

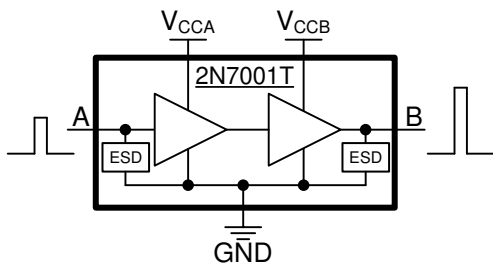
2N7001T 单位双电源缓冲电压信号转换器

1 特性

- 在 1.65V 至 3.6V 范围内进行上行和下行电平转换
- 工作温度：-40°C 至 +125°C
- 最大静态电流 ($I_{CCA} + I_{CCB}$) 14 μ A (最高 125°C)
- 在整个电源电压范围内支持高达 100Mbps 的速率
- V_{CC} 隔离特性
 - 如果任何一个 V_{CC} 输入低于 100mV，则输出处于高阻态
- I_{off} 支持局部关断模式运行
- 门锁性能超过 100mA，符合 JESD 78 II 类规范的要求
- ESD 保护性能超过 JESD 22 规范要求
 - 2000V 人体放电模型
 - 1000V 充电器件模型

2 应用

- MCU/FPGA/处理器 GPIO 转换
- 通信模块至处理器转换
- 推挽式 I/O 缓冲



3 说明

2N7001T 是一款采用两个独立可配置电源轨的 single-bit 缓冲电压信号转换器，可对单向信号进行上行或下行电平转换。该器件可在低至 1.65V 和高达 3.60V 的 V_{CCA} 和 V_{CCB} 电源下运行。 V_{CCA} 定义了 A 输入端的输入阈值电压。 V_{CCB} 定义了 B 输出端的输出驱动电压。

该器件完全符合使用 I_{off} 电流的部分断电应用的规范要求。当器件断电时， I_{off} 保护电路可确保不从输入、输出或偏置到特定电压的组合 I/O 获取多余电流，也不向其提供多余电流。

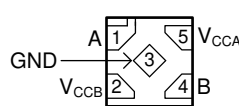
V_{CC} 隔离功能确保当 V_{CCA} 或 V_{CCB} 低于 100mV 时，输出端口 (B) 进入高阻态。

封装信息

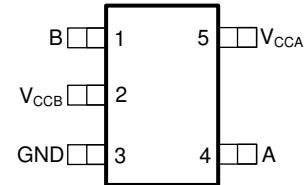
器件型号	封装 ⁽¹⁾	本体尺寸 (标称值)
2N7001TDCK	SC70 (5)	2.00mm x 1.25mm
2N7001TDPW	X2SON (5)	0.80mm x 0.80mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

DPW Package



DCK Package



方框图和引脚配置



内容

1 特性	1	7.2 功能方框图	10
2 应用	1	7.3 特性说明	10
3 说明	1	7.4 器件功能模式	11
4 引脚配置和功能	3	8 应用和实施	12
5 规格	4	8.1 应用信息	12
5.1 绝对最大额定值.....	4	8.2 典型应用	12
5.2 ESD 等级.....	4	8.3 电源相关建议	14
5.3 建议运行条件.....	5	8.4 布局	14
5.4 热性能信息.....	5	9 器件和文档支持	15
5.5 电气特性.....	6	9.1 文档支持	15
5.6 开关特性.....	6	9.2 接收文档更新通知	15
5.7 工作特性.....	6	9.3 支持资源	15
5.8 典型特性.....	8	9.4 商标	15
6 参数测量信息	9	9.5 静电放电警告	15
6.1 负载电路和电压波形.....	9	9.6 术语表	15
7 详细说明	10	10 修订历史记录	15
7.1 概述.....	10	11 机械、封装和可订购信息	16

4 引脚配置和功能

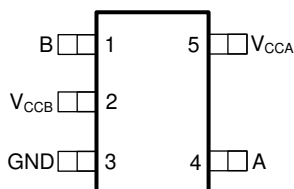


图 4-1. DCK 封装 5 引脚 SC70 顶视图

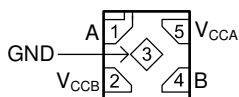


图 4-2. DPW 封装 5 引脚 X2SON 透明顶视图

表 4-1. 引脚功能

名称	引脚		类型	说明
	DCK	DPW		
A	4	1	I	数据输入。这个引脚以 V_{CCA} 为基准。
B	1	4	O	数据输出。这个引脚以 V_{CCB} 为基准。
V_{CCA}	5	5	—	输入电源电压。 $1.65V \leq V_{CCA} \leq 3.6V$ 。
V_{CCB}	2	2	—	输出电源电压。 $1.65V \leq V_{CCB} \leq 3.6V$ 。
GND	3	3	—	接地

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

		最小值	最大值	单位
V _{CCA}	电源电压, A 端口	-0.5	4.2	V
V _{CCB}	电源电压, B 端口	-0.5	4.2	V
V _I	输入电压 ⁽²⁾	-0.5	4.2	V
V _O	施加到处于高阻抗或断电状态输出的电压 ⁽²⁾	-0.5	4.2	V
V _O	施加到处于高电平或低电平状态输出的电压 ^{(2) (3)}	-0.5	V _{CCB} + 0.2	V
I _{IK}	输入钳位电流	V _I < 0	-50	mA
I _{OK}	输出钳位电流	V _O < 0	-50	mA
I _O	持续输出电流	-50	50	mA
I _O	通过 V _{CCB} 或 GND 的持续电流	-50	50	mA
I _O	通过 V _{CCA} 的持续电流	-10	10	mA
T _J	工作结温	-40	150	°C
T _{stg}	贮存温度	-65	150	°C

- (1) 应力超出绝对最大额定值表下列的值有可能会对器件造成损坏。上述数值仅是工作条件最大值，我们建议不要使器件工作在 5.3 最大值甚至超过最大值的条件下。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
- (2) 如果遵守输入和输出电流额定值，有可能超过输入负电压和输出电压额定值。
- (3) 如果遵守输出电流额定值，则输出正电压额定值可能超过最大 4.2V。

5.2 ESD 等级

		值	单位
$V_{(ESD)}$ 静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2000	V
	充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101 ⁽²⁾	±1000	

- (1) JEDEC 文档 JEP155 指出：500V HBM 能够在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	最大值	单位
V_{CCA}	电源电压, V_{CCA}	1.65	3.6	V
V_{CCB}	电源电压, V_{CCB}	1.65	3.6	V
V_{IH}	高电平输入电压	$V_{CCA} = 1.65V$ 至 $1.95V$	$V_{CCA} \times 0.65$	V
		$V_{CCA} = 2.30V$ 至 $2.70V$	1.60	
		$V_{CCA} = 3.00V$ 至 $3.60V$	2.00	
V_{IL}	低电平输入电压	$V_{CCA} = 1.65V$ 至 $1.95V$	$V_{CCA} \times 0.35$	V
		$V_{CCA} = 2.30V$ 至 $2.70V$	0.70	
		$V_{CCA} = 3.00V$ 至 $3.60V$	0.80	
V_I	输入电压	0	3.6	V
V_O	输出电压	有效状态	0	V
		三态	V_{CCB} 3.6	
$\frac{\Delta t}{\Delta V}$	输入转换上升或下降速率		100	ns/V
T_A	自然通风条件下的工作温度范围	-40	125	°C

5.4 热性能信息

热指标 ⁽¹⁾		2N7001T		单位
		DCK (SC70)	DPW (X2SON)	
		5 引脚	5 引脚	
$R_{\theta JA}$	结至环境热阻	253.5	462.7	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	162.6	227.7	°C/W
$R_{\theta JB}$	结至电路板热阻	140.6	326.5	°C/W
ψ_{JT}	结至顶部特征参数	69.8	33.8	°C/W
ψ_{JB}	结至电路板特征参数	139.7	325.1	°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标](#) 应用报告。

5.5 电气特性

在自然通风条件下的建议工作温度范围内测得（除非另有说明）

参数	测试条件		V _{CCA}	V _{CCB}	最小值	典型值 ⁽¹⁾	最大值	单位
V _{OH} 高电平输出电压	V _I = V _{IH}	I _{OH} = -100μA	1.65V 至 3.6V	1.65V 至 3.6V	V _{CCB} - 0.1			V
		I _{OH} = -8mA	1.65V	1.65V	1.2			
		I _{OH} = -9mA	2.3V	2.3V	1.75			
		I _{OH} = -12mA	3V	3V	2.3			
V _{OL} 低电平输出电压	V _I = V _{IL}	I _{OL} = 100μA	1.65V 至 3.6V	1.65V 至 3.6V	0.1			V
		I _{OL} = 8mA	1.65V	1.65V	0.45			
		I _{OL} = 9mA	2.3V	2.3V	0.55			
		I _{OL} = 12mA	3V	3V	0.7			
I _{off} 局部关断电流	V _I 或 V _O = 0V 至 3.6V		0V	0V 至 3.6V	-8	8		μA
	V _I 或 V _O = 0V 至 3.6V		0V 至 3.6V	0V	-8	8		
I _{CCA} V _{CCA} 电源电流	V _I = V _{CCA} 或 GND , I _O = 0mA		1.65V 至 3.6V	1.65V 至 3.6V	8			μA
			0V	3.6V	-8			
			3.6V	0V	8			
I _{CCB} V _{CCB} 电源电流	V _I = V _{CCB} 或 GND , I _O = 0mA		1.65V 至 3.6V	1.65V 至 3.6V	8			μA
			0V	3.6V	8			
			3.6V	0V	-8			
I _{CCA} + I _{CCB} 联合电源电流	V _I = V _{CCB} 或 GND , I _O = 0mA		1.65V 至 3.6V	1.65V 至 3.6V	14			μA
C _I 输入电容	V _I = 1.65V 直流 + 1MHz -16dBm 正弦波		3.3V	0V	2			pF
C _O 输出电容	V _I = 1.65V 直流 + 1MHz -16dBm 正弦波		0V	3.3V	4			pF

(1) 所有典型值均在 T_A = 25°C 下测得

5.6 开关特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件		最小值	最大值	单位
t _{pd}	传播延迟	V _{CCA} = 1.80V ± 0.15V	V _{CCB} = 1.80V ± 0.15V	0.5	20	ns
			V _{CCB} = 2.50V ± 0.20V	0.5	17	
			V _{CCB} = 3.30V ± 0.30V	0.5	14	
	V _{CCA} = 2.50V ± 0.20V	V _{CCB} = 1.80V ± 0.15V	0.5	18		
		V _{CCB} = 2.50V ± 0.20V	0.5	15		
		V _{CCB} = 3.30V ± 0.30V	0.5	12		
	V _{CCA} = 3.30V ± 0.30V	V _{CCB} = 1.80V ± 0.15V	0.5	16		
		V _{CCB} = 2.50V ± 0.20V	0.5	13		
		V _{CCB} = 3.30V ± 0.30V	0.5	10		

5.7 工作特性

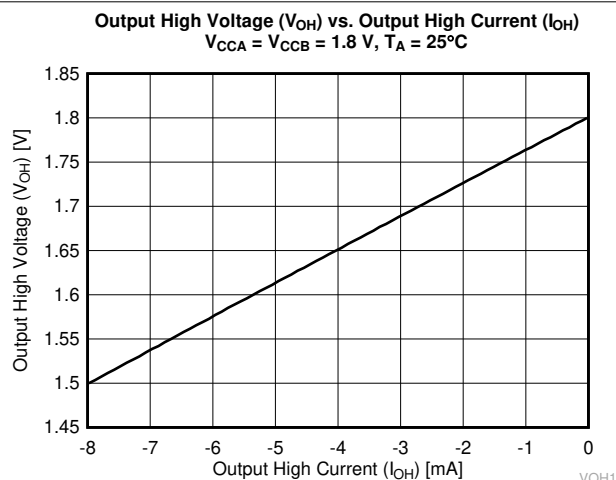
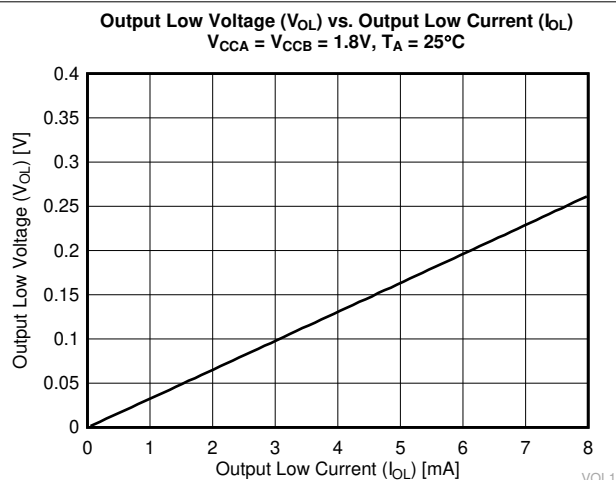
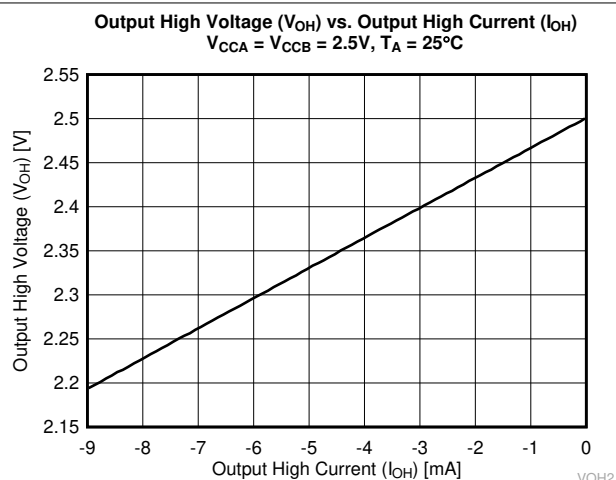
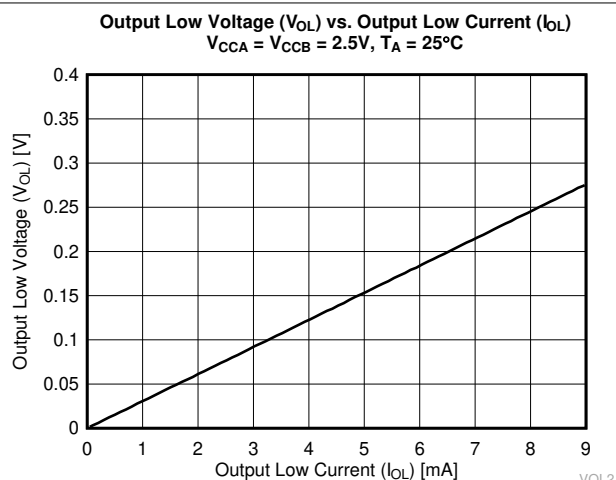
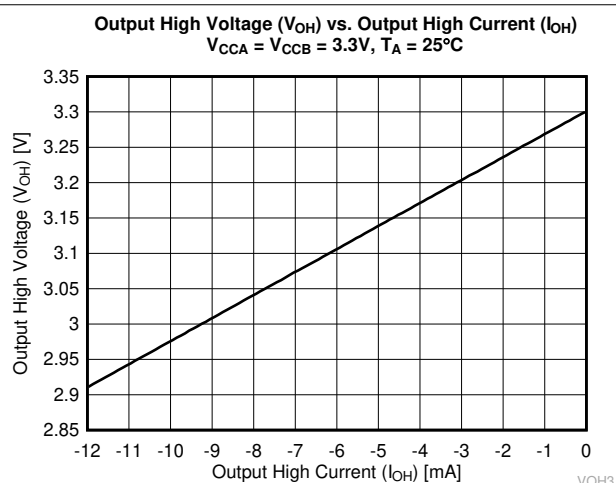
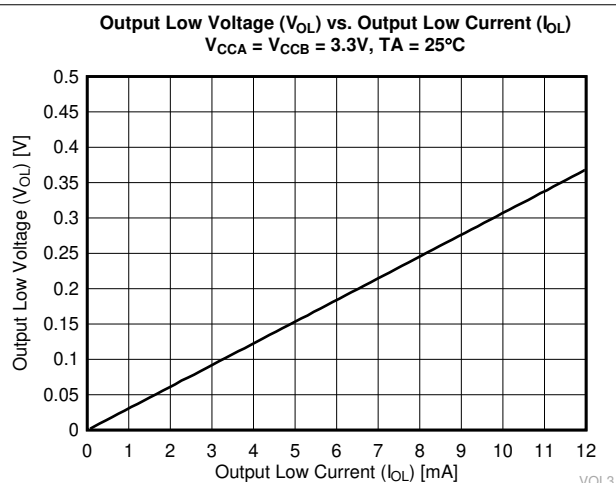
T_A = 25°C

参数	测试条件	最小值	典型值	最大值	单位
C _{pdA} 功率耗散电容 - 端口 A	I _O = 0mA C _L = 0pF , f = 1MHz , t _r = t _f = 1ns	V _{CCA} = V _{CCB} = 1.8V	1		pF
		V _{CCA} = V _{CCB} = 2.5V	1.3		
		V _{CCA} = V _{CCB} = 3.3V	1.8		

T_A = 25°C

参数	测试条件		最小值	典型值	最大值	单位
C _{pdB} 功率耗散电容 - B 端口	I _O = 0mA C _L = 0pF , f = 1MHz , t _r = t _f = 1ns	V _{CCA} = V _{CCB} = 1.8V		12		pF
		V _{CCA} = V _{CCB} = 2.5V		15		
		V _{CCA} = V _{CCB} = 3.3V		18		

5.8 典型特性

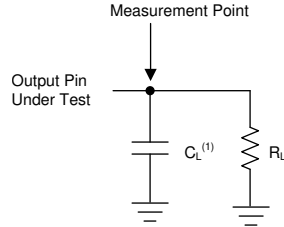
图 5-1. V_{OH} 与 I_{OH} 间的关系, 1.8V图 5-2. V_{OL} 与 I_{OL} 间的关系, 1.8V图 5-3. V_{OH} 与 I_{OH} 间的关系, 2.5V图 5-4. V_{OL} 与 I_{OL} 间的关系, 2.5V图 5-5. V_{OH} 与 I_{OH} 间的关系, 3.3V图 5-6. V_{OL} 与 I_{OL} 间的关系, 3.3V

6 参数测量信息

6.1 负载电路和电压波形

除非另有说明，否则所有输入脉冲由具有以下特性的发生器提供：

- $f = 1\text{MHz}$
- $Z_O = 50\ \Omega$
- $dv/dt \leq 1\text{ns/V}$

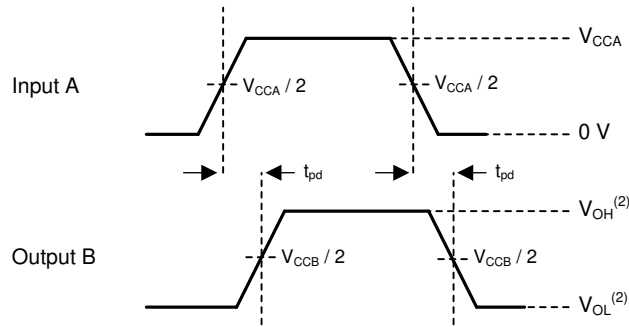


A. C_L 包括探针和夹具电容。

图 6-1. 负载电路

表 6-1. 负载电路条件

参数	V_{CC}	R_L	C_L
t_{pd} 传播（延迟）时间	1.65V 至 3.6V	2k Ω	15pF



A. V_{CCI} 是与输入端口相关的电源引脚。

B. V_{OH} 和 V_{OL} 是在指定 R_L 和 C_L 下出现的典型输出电压电平。

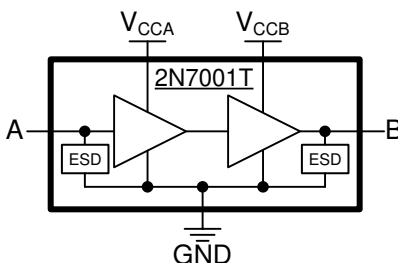
图 6-2. 传播延迟

7 详细说明

7.1 概述

2N7001T 是一款 Single-Bit 双电源缓冲电压信号转换器，可用于对单一单向信号进行上行或下行电平转换。该器件通过 1.65V 至 3.60V 的 V_{CCA} 和 V_{CCB} 电源供电。 V_{CCA} 定义了 A 输入端的输入阈值电压，而 V_{CCB} 定义了 B 输出端的输出电压。

7.2 功能方框图



7.3 特性说明

7.3.1 从 1.65V 到 3.60V 的上行转换或下行转换

可以在 1.65V 至 3.6V 的电压范围内为 V_{CCA} 和 V_{CCB} 引脚供电。该电压范围使器件适合在任何电压节点 (1.8V、2.5V 和 3.3V) 之间进行转换。

7.3.2 平衡 CMOS 推挽式输出

平衡输出使器件能够灌入和拉取相似的电流。此器件的驱动能力可能在轻负载时产生快速边缘，因此应考虑布线和负载条件以防止振铃。此外，该器件的输出能够驱动比此器件能够承受的电流更大，而不会损坏器件。务必限制器件的输出功率，以避免因过电流而损坏器件。必须始终遵守 [绝对最大额定值](#) 中规定的电气和热限值。

7.3.3 标准 CMOS 输入

标准 CMOS 输入为高阻抗，通常建模为与输入电容并联的电阻器，如 [电气特性](#) 中所示。最坏情况下的电阻是根据 [绝对最大额定值](#) 中给出的最大输入电压和 [电气特性](#) 中给出的最大输入漏电流，使用欧姆定律 ($R = V \div I$) 计算得出的。

施加到输入端的信号需要具有快速的边沿速率 (由 [建议运行条件](#) 中的 $\Delta t / \Delta v$ 定义)，以避免过多的电流消耗和振荡。如果需要缓慢或有噪声的输入信号，应使用带有施密特触发输入的器件在标准 CMOS 输入之前调节输入信号。

7.3.4 负钳位二极管

该器件的输入和输出具有负钳位二极管，如图 7-1 所示。

小心

电压超出 [绝对最大额定值](#) 表中规定的值可能会损坏器件。如果遵守输入和输出钳制电流额定值，有可能超过输入负电压和输出电压额定值。

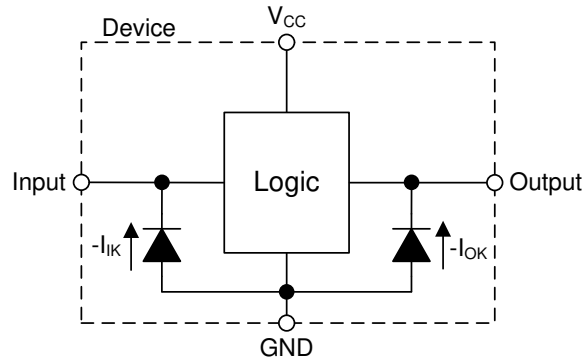


图 7-1. 每个输入和输出的钳位二极管的电气布置

7.3.5 局部断电 (I_{off})

当电源电压为 0V 时，该器件的输入和输出进入高阻抗状态。[电气特性](#) 中的 I_{off} 指定了进出器件任何输入或输出引脚的最大漏电流。

7.3.6 过压耐受输入

此器件的输入信号只要保持在低于 [建议运行条件](#) 中指定的最大输入电压值，就可以驱动到高于输入电源电压 (V_{CCA}) 的电压。

7.4 器件功能模式

[表 7-1](#) 列出了 2N7001T 器件的功能模式。

表 7-1. 功能表

输入	输出
L (以 V_{CCA} 为基准)	L (以 V_{CCB} 为基准)
H (以 V_{CCA} 为基准)	H (以 V_{CCB} 为基准)

8 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

在电平转换应用中，2N7001T 器件可用于连接在不同接口电压下运行的器件或系统。

8.2 典型应用

8.2.1 处理器错误上行转换

图 8-1 展示了 2N7001T 用于单向逻辑电平转换应用的示例。

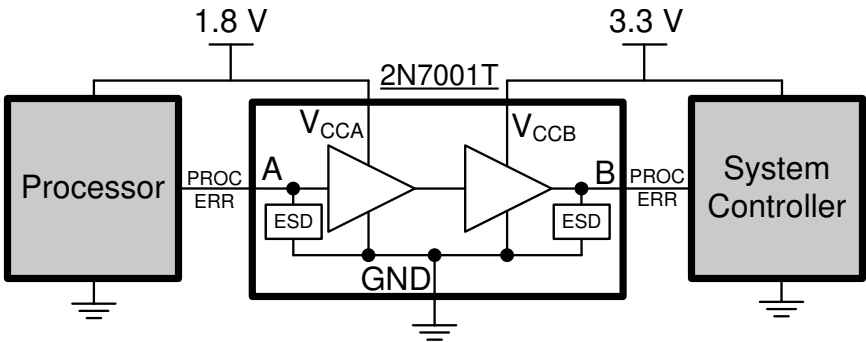


图 8-1. 处理器错误上行转换应用

8.2.1.1 设计要求

对于这个设计示例，请使用表 8-1 中显示的参数。

表 8-1. 设计参数

设计参数	示例值
输入电压电源	1.8V
输出电压电源	3.3V

8.2.1.2 详细设计过程

要开始设计过程，请确定以下内容：

- 输入电压范围
 - 上游器件（驱动输入引脚 A 的器件）的电源电压将决定合适的输入电压范围。要获得一个有效的逻辑高电平，这个值必须超过输入端口的高电平输入电压 (V_{IH})。要获得一个有效的逻辑低电平，这个值必须小于输入端口的低电平输入电压 (V_{IL})。
- 输出电压范围
 - 下游器件（输出引脚 B 正在驱动的器件）的电源电压将决定合适的输出电压范围。

8.2.1.3 应用曲线

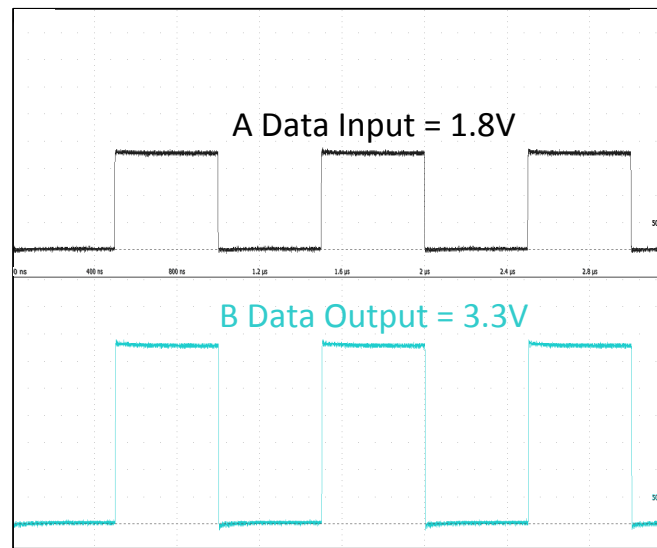


图 8-2. 上行转换 (1.8V 至 3.3V) (1MHz 时)

8.2.2 分立式 FET 转换替代

如图 8-3 所示，2N7001T 器件是替代分立式转换器的理想选择，在分立式转换实现方面具有以下优点：

- 单器件解决方案与四元件解决方案的对比
- 超小的实施尺寸
- 更低功耗
- V_{CC} 隔离特性
- 更高的数据速率
- 集成型 ESD 保护
- 更高的防干扰性能

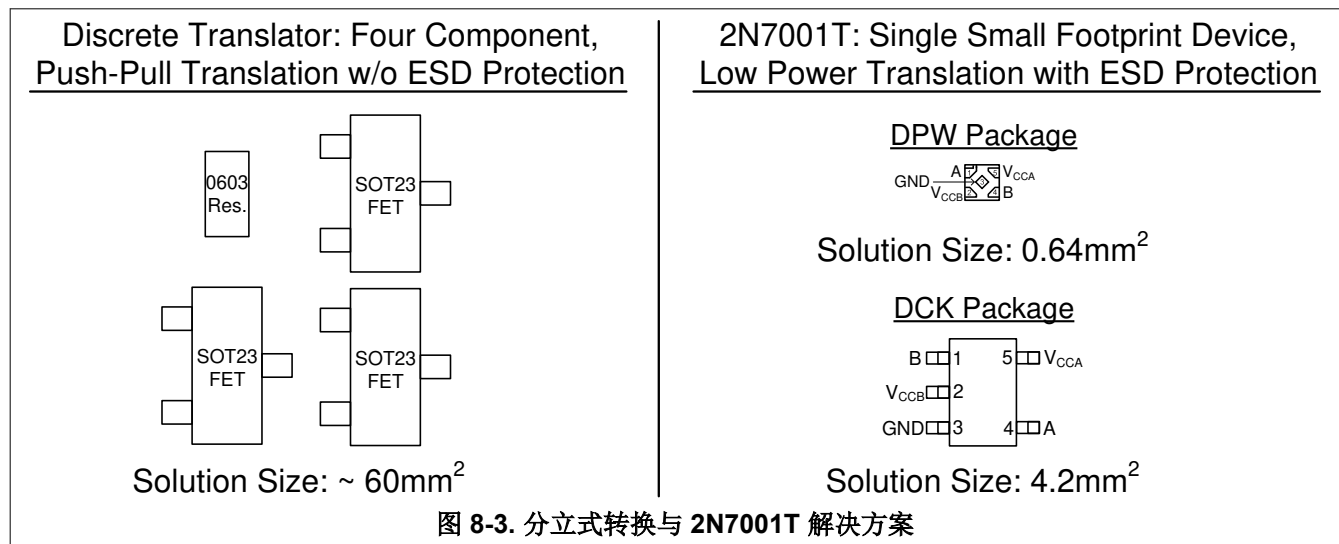


图 8-3. 分立式转换与 2N7001T 解决方案

8.3 电源相关建议

2N7001T 器件使用两个独立的可配置电源轨 V_{CCA} 和 V_{CCB} 。 V_{CCA} 和 V_{CCB} 电源轨可承受 1.65V 至 3.6V 的电源电压。A 输入端和 B 输出端分别以 V_{CCA} 和 V_{CCB} 为基准，允许在 1.8V、2.5V 和 3.3V 电压节点之间进行上行或下行转换。建议在所有 V_{CC} 引脚上使用 0.1 μ F 旁路电容器。

始终首先对 GND 引脚应用接地基准。对电源时序控制没有额外的要求。

8.4 布局

8.4.1 布局指南

为确保器件的可靠性，请按照下列常见印刷电路板布局布线指南进行操作：

- 在电源上使用旁路电容器。
- 使用较短的布线长度以避免过大的负载。

图 8-4 中提供了 DPW (X2SON-5) 封装的示例布局。该示例布局包括两个 0402 (公制) 电容器，并使用附加在本数据表末尾的封装外形图中的测量值。直径为 0.1mm (3.973mil) 的过孔直接放置在器件中心。该过孔可用于通过另一层电路板引出中心引脚连接，也可以不在布局中使用该过孔。

8.4.2 布局示例

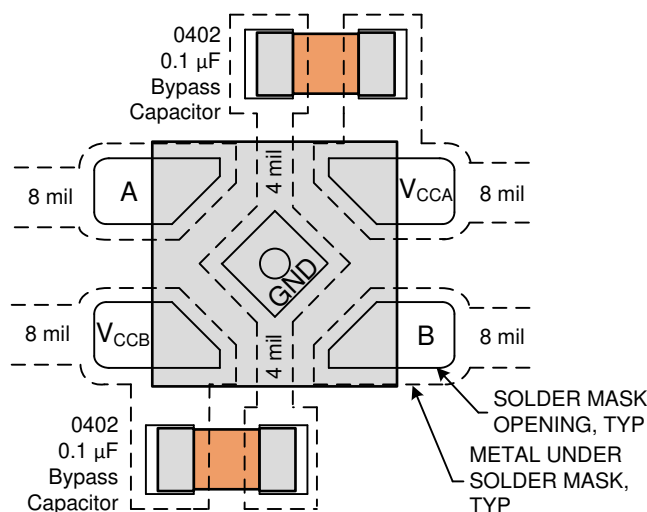


图 8-4. DPW (X2SON-5) 封装的示例布局

9 器件和文档支持

9.1 文档支持

9.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，[慢速或浮点 CMOS 输入的影响](#) 应用报告
- 德州仪器 (TI)，[使用 TI X2SON 封装进行设计和制造](#) 应用报告

9.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

9.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision B (March 2020) to Revision C (May 2024)	Page
---	------

- | | |
|--------------------------------|---|
| • 更新了整个文档中的表格、图和交叉参考的编号格式..... | 1 |
|--------------------------------|---|

Changes from Revision A (June 2018) to Revision B (March 2020)	Page
--	------

- | | |
|---|---|
| • 将 V_{ILMAX} 从 $V_{CCA} \times 0.65$ 更改为 $V_{CCA} \times 0.35$ | 5 |
|---|---|

Changes from Revision * (May 2018) to Revision A (June 2018)	Page
--	------

- | | |
|-------------------------|---|
| • 将“预告信息”更改为“量产数据”..... | 1 |
|-------------------------|---|

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件的最新可用数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
2N7001TDCKR	ACTIVE	SC70	DCK	5	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	(DQ, DQL)	Samples
2N7001TDPWR	ACTIVE	X2SON	DPW	5	3000	RoHS & Green	NIPDAU NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	(D, DP)	Samples

⁽¹⁾ The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

⁽²⁾ **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

⁽³⁾ MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

⁽⁴⁾ There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

⁽⁵⁾ Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

⁽⁶⁾ Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

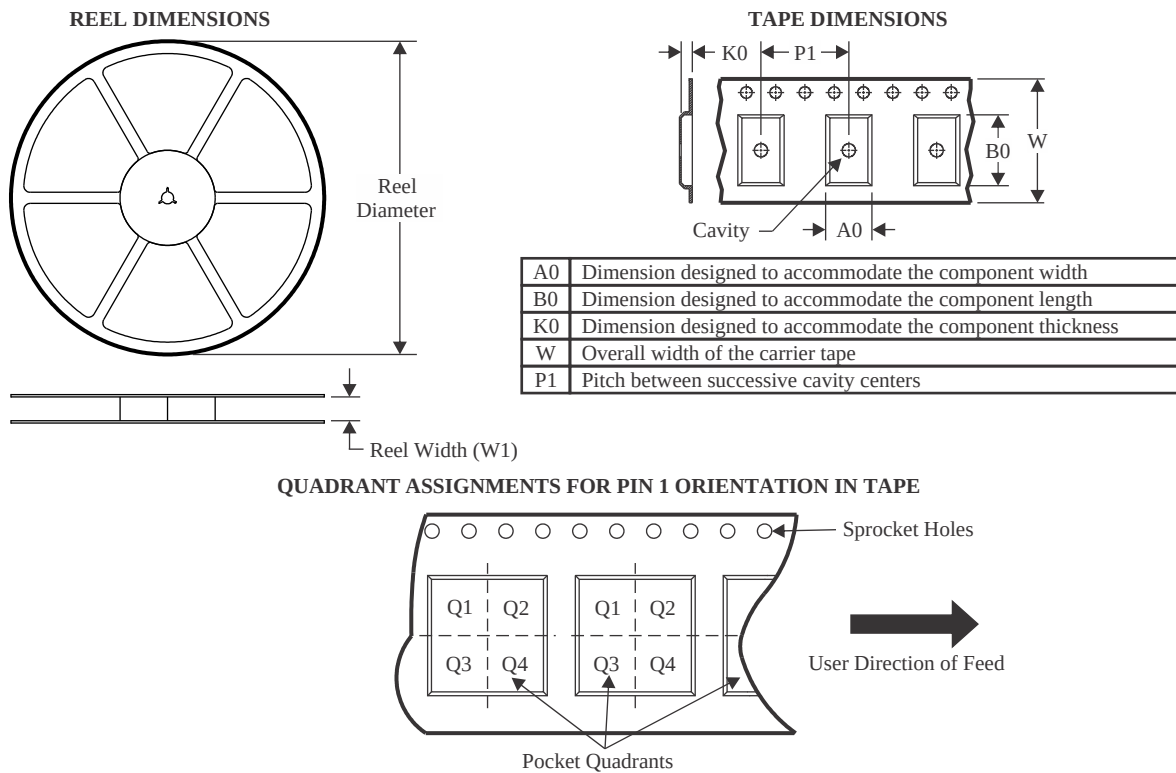
OTHER QUALIFIED VERSIONS OF 2N7001T :

- Automotive : [2N7001T-Q1](#)

NOTE: Qualified Version Definitions:

- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

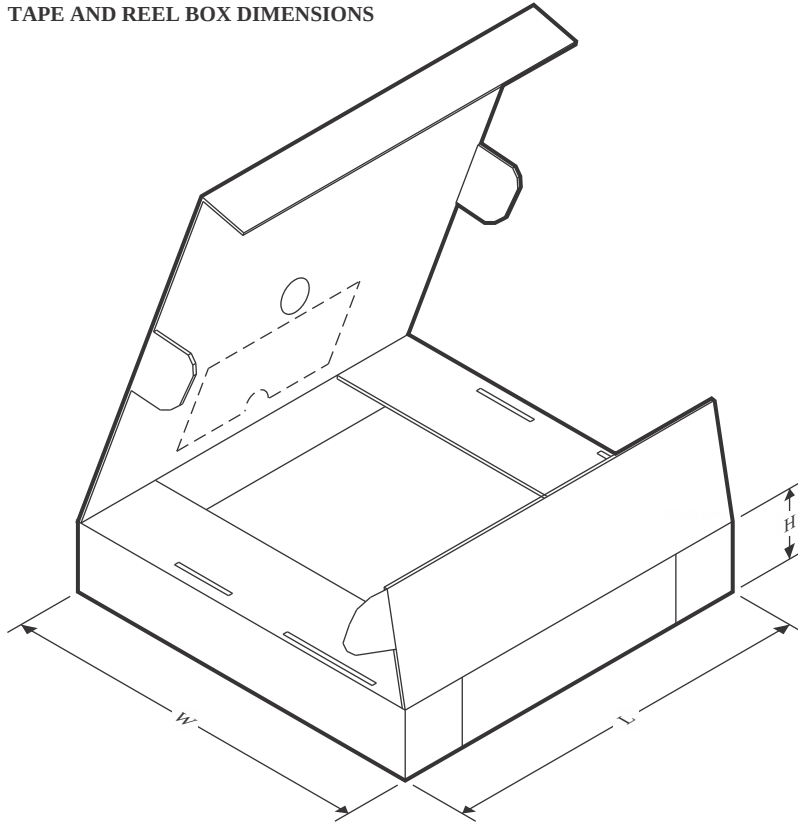
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
2N7001TDCKR	SC70	DCK	5	3000	178.0	9.0	2.4	2.5	1.2	4.0	8.0	Q3
2N7001TDPWR	X2SON	DPW	5	3000	180.0	8.4	0.91	0.91	0.5	2.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
2N7001TDCKR	SC70	DCK	5	3000	180.0	180.0	18.0
2N7001TDPWR	X2SON	DPW	5	3000	210.0	185.0	35.0

GENERIC PACKAGE VIEW

DPW 5

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

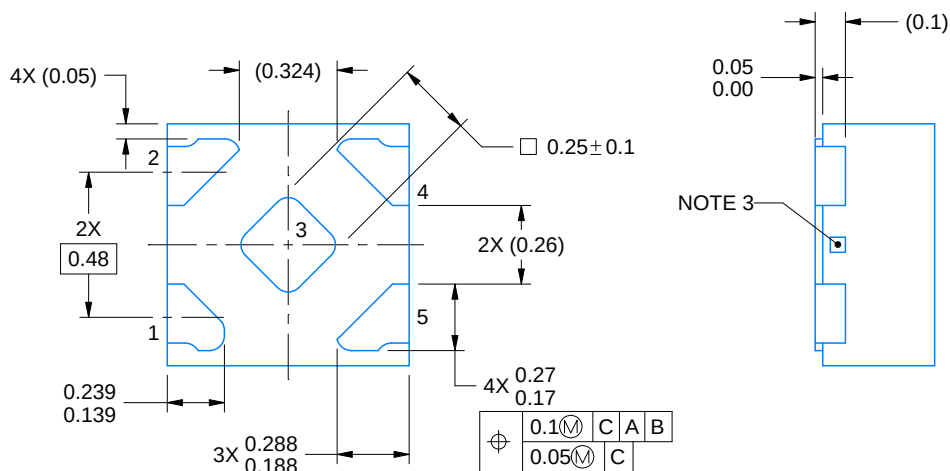
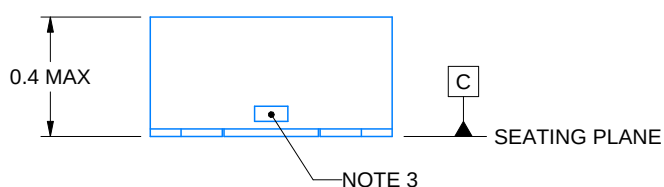
4211218-3/D



X2SON - 0.4 mm max height

Diagram illustrating the dimensions and pin index area of a component:

- The component is a rectangle with a width of 0.85 and a height of 0.75.
- A shaded rectangular area in the top-left corner is labeled "PIN 1 INDEX AREA".
- Dimension lines indicate the overall width (0.85) and height (0.75) of the component.
- Reference points A and B are marked at the top corners of the component.



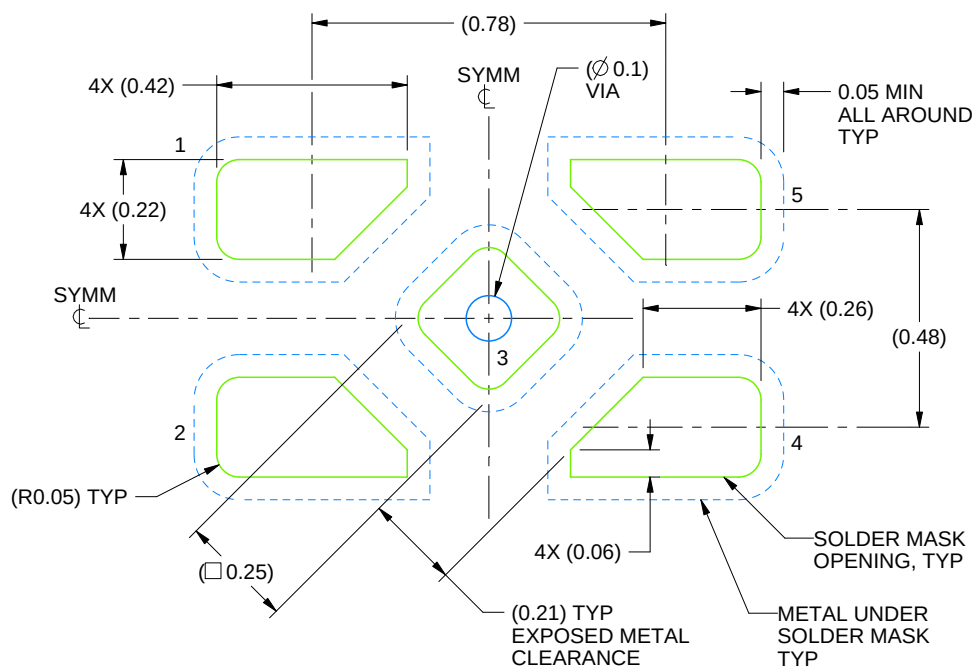
NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The size and shape of this feature may vary.

DPW0005A

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
SOLDER MASK DEFINED
SCALE:60X

4223102/D 03/2022

NOTES: (continued)

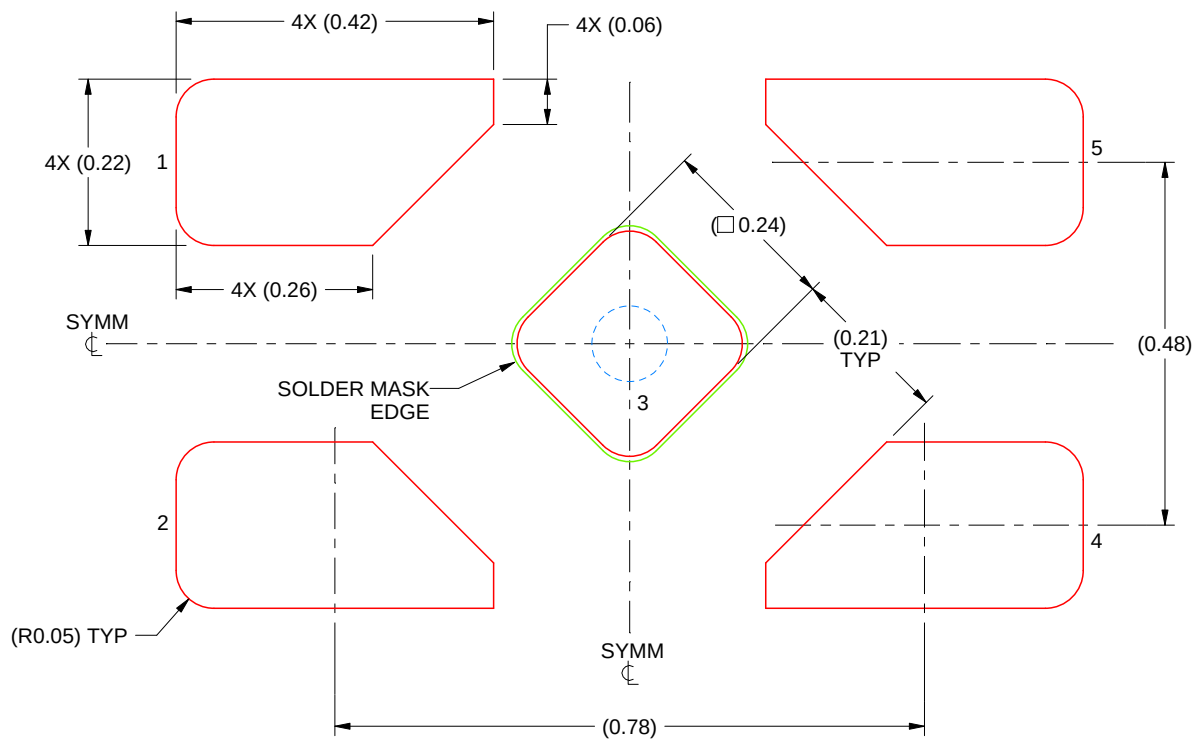
4. This package is designed to be soldered to a thermal pad on the board. For more information, refer to QFN/SON PCB application note in literature No. SLUA271 (www.ti.com/lit/sluea271).

EXAMPLE STENCIL DESIGN

DPW0005A

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



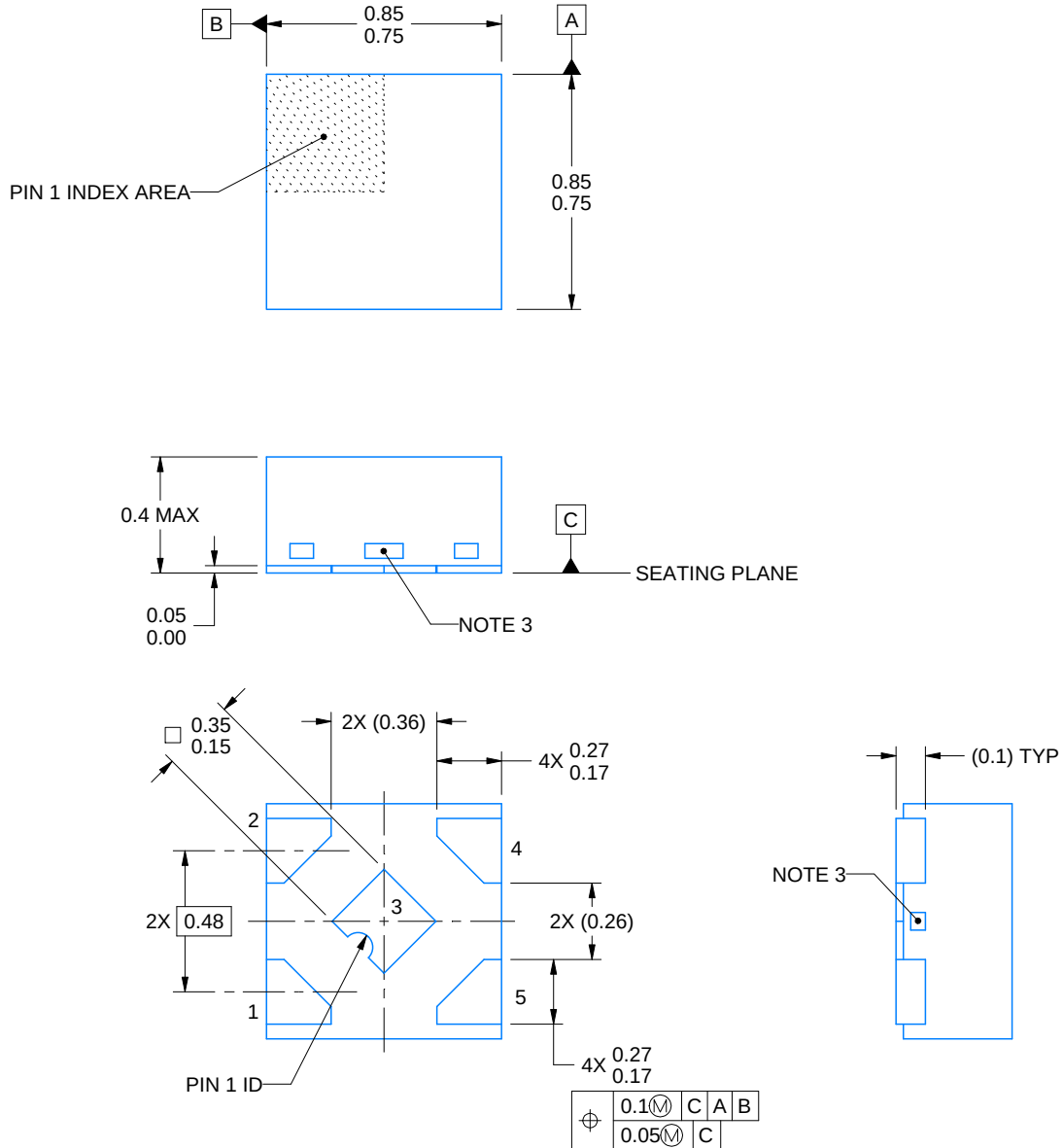
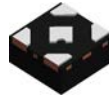
SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL

EXPOSED PAD 3
92% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:100X

4223102/D 03/2022

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.



4228233/D 09/2023

NOTES:

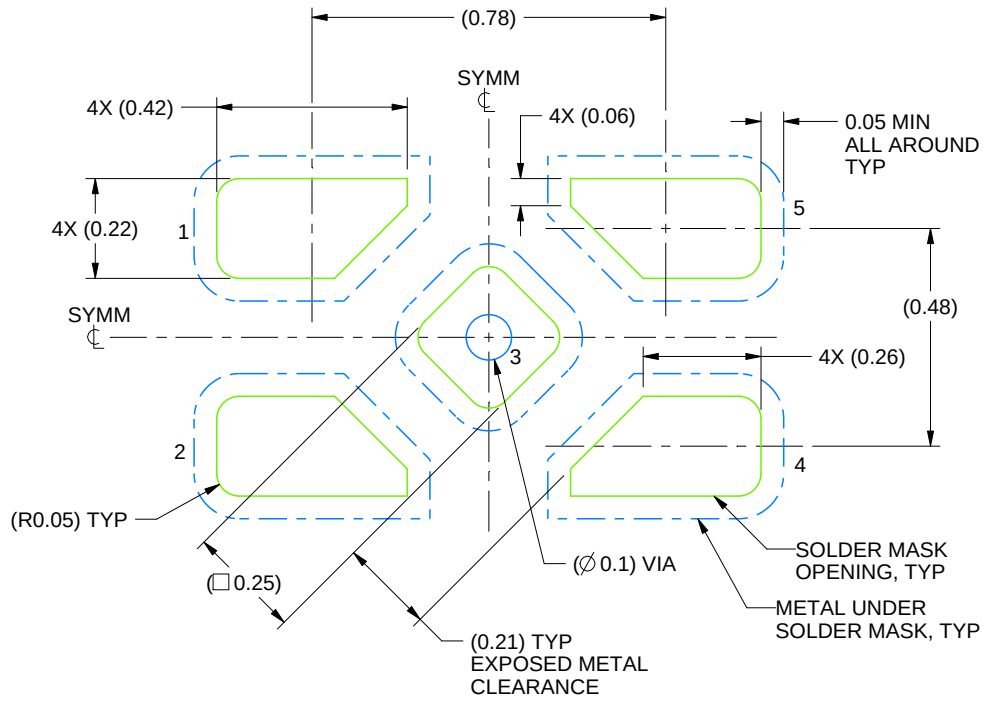
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The size and shape of this feature may vary.

EXAMPLE BOARD LAYOUT

DPW0005B

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
SOLDER MASK DEFINED
SCALE: 60X

4228233/D 09/2023

NOTES: (continued)

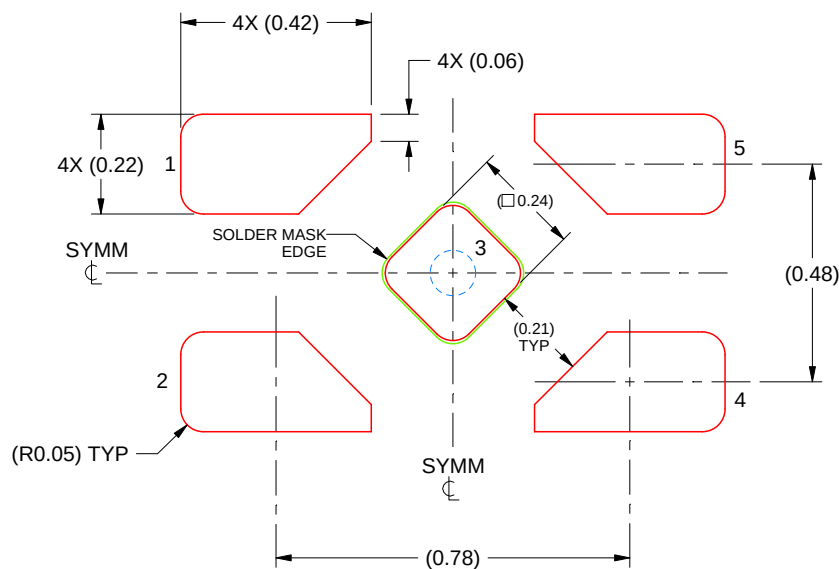
4. This package is designed to be soldered to a thermal pad on the board. For more information, refer to QFN/SON PCB application note in literature No. SLUA271 (www.ti.com/lit/sl原因271).

EXAMPLE STENCIL DESIGN

DPW0005B

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



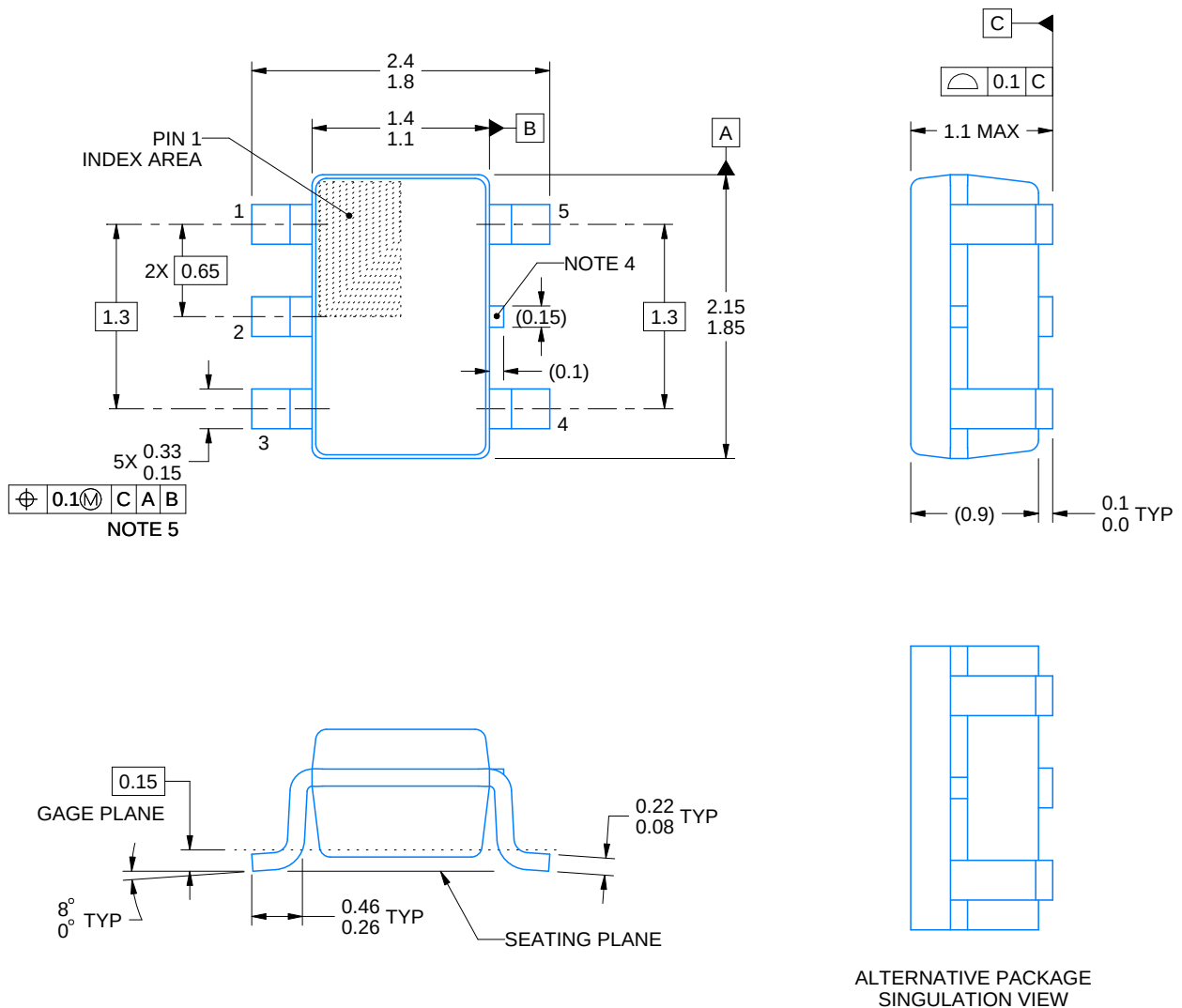
SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL

EXPOSED PAD 5
92% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:60X

4228233/D 09/2023

NOTES: (continued)

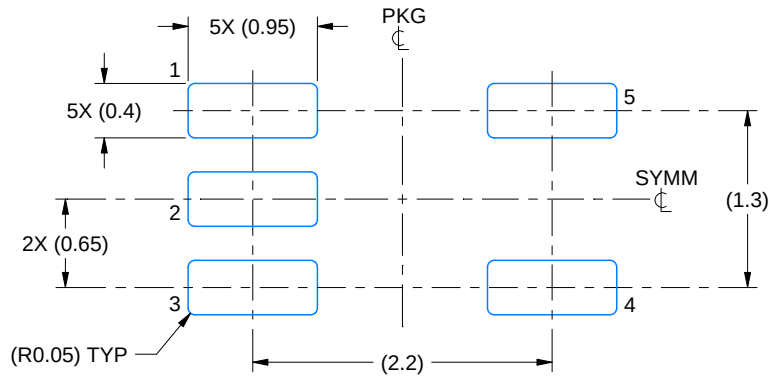
5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.



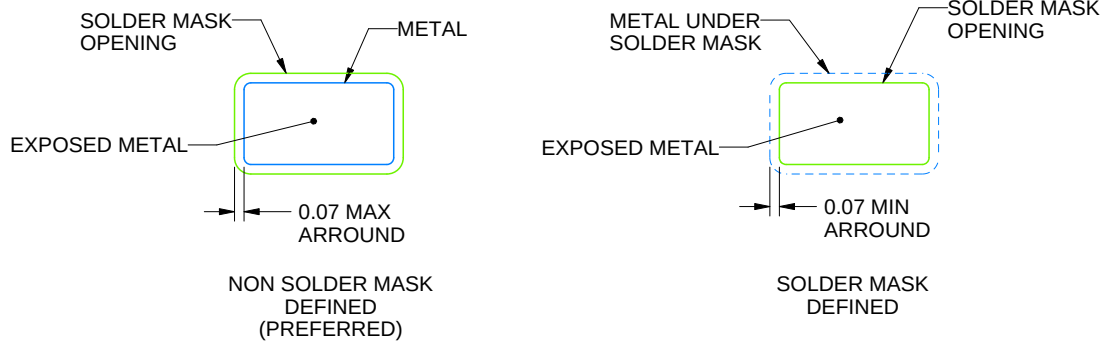
4214834/E 06/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC MO-203.
4. Support pin may differ or may not be present.
5. Lead width does not comply with JEDEC.
6. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25mm per side



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:18X

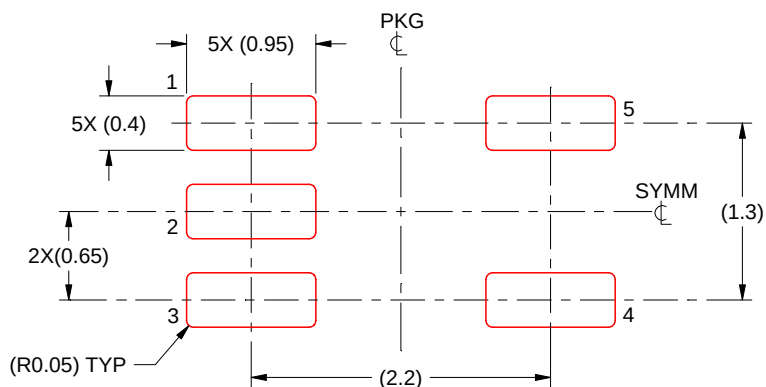


SOLDER MASK DETAILS

4214834/E 06/2024

NOTES: (continued)

7. Publication IPC-7351 may have alternate designs.
8. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 THICK STENCIL
SCALE:18X

4214834/E 06/2024

NOTES: (continued)

9. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
10. Board assembly site may have different recommendations for stencil design.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司