TEXAS INSTRUMENTS
TPSM86637, TPSM86638
ZHCSVK1 – MAY 2024

TPSM8663x 4.5V 至 28V 输入、6A 同步降压电源模块

1 特性

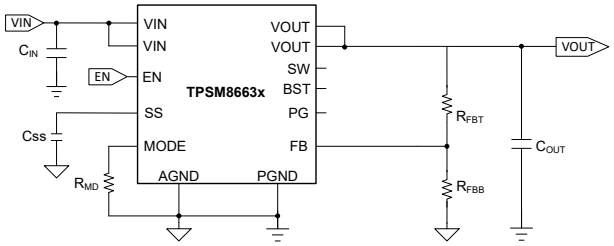
- 4.5V 至 28V 输入电压范围
- 0.6V 至 13V 输出电压范围
- 6A 持续输出电流能力
- 集成 MOSFET、电感器和基本无源器件
- 在 25°C 下，具有 0.6V ±1% 的基准电压
- D-CAP3™ 控制模式，用于快速瞬态响应
- TPSM86638 具有 FCCM，可实现伪固定频率和较低的输出纹波
- TPSM86637 具有 Eco-mode，可实现高的轻负载效率
- 可调节软启动时间（通过 SS 电容器调节）
- 内置输出放电功能
- 可选 800kHz 和 1200kHz 开关频率
- 电源正常状态指示器，可监测输出电压
- 支持高达 98% 的负荷运行
- 非闭锁 UV、OV、OT 和 UVLO 保护
- –40°C 至 +150°C 的工作结温范围
- 19 引脚 5.0mm × 5.5mm QFN HotRod™ 封装

2 应用

- 工业应用：医疗应用、工厂自动化和控制（IPC、机器人）、测试和测量、专业音频视频
- 适用于 12V、19V 和 24V 电源总线应用的空间受限 POL

3 说明

TPSM8663x 是一款高效、高压输入、易于使用的同步降压电源模块。该器件集成了功率 MOSFET、屏蔽式电感器和基本无源器件，更大限度地减小了设计尺寸。



简化原理图

该器件具有 4.5V 至 28V 的宽工作输入电压范围，非常适合由 12V、19V、24V 总线电源轨供电的系统。TPSM8663x 支持高达 6A 的持续输出电流，相应的输出电压介于 0.6V 和 13V 之间。

TPSM8663x 使用 DCAP3 控制模式来提供快速瞬态响应、良好的线性调整率和负载调整率，无需外部补偿，并支持低等效串联电阻 (ESR) 输出电容器（如 MLCC）。

在轻负载期间，TPSM86638 在强制连续导通模式 (FCCM) 下运行，可在所有负载条件下保持较低的输出纹波。TPSM86637 在 Eco-mode 下运行，可在轻负载下实现高效率。

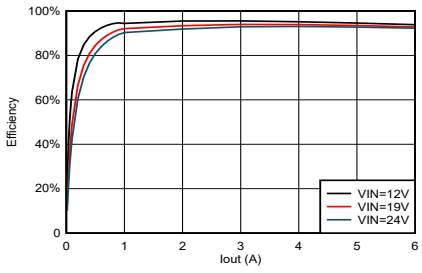
TPSM8663x 提供完整的非锁存 OV（过压）、UV（欠压）、OC（过流）、OT（过热）以及 UVLO（欠压锁定）保护，以及电源正常状态指示器和输出放电功能特性。

TPSM8663x 可采用 19 引脚 5.0mm × 5.5mm HotRod QFN 封装，额定结温范围为 –40°C 至 150°C。

器件信息

器件型号	模式	封装和封装尺寸(1) (2)
TPSM86638	FCCM	RCG（B3QFN、19）、5.0mm × 5.5mm
TPSM86637	ECO	

(1) 有关更多信息，请参阅节 10。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



TPSM86638 效率，Vout = 5V，Fsw = 800kHz

本资源的原文使用英文撰写。为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 引脚配置和功能.....3
5 规格.....4
5.1 绝对最大额定值.....4
5.2 ESD 等级.....4
5.3 建议运行条件.....4
5.4 热性能信息.....5
5.5 电气特性.....5
5.6 典型特性.....7
6 详细说明.....13
6.1 概述.....13
6.2 功能方框图.....14
6.3 特性说明.....14
6.4 器件功能模式.....18
7 应用和实施.....19
7.1 应用信息.....19
7.2 典型应用.....19
7.3 电源相关建议.....24
7.4 布局.....25
8 器件和文档支持.....27
8.1 器件支持.....27
8.2 文档支持.....27
8.3 接收文档更新通知.....27
8.4 支持资源.....27
8.5 商标.....27
8.6 静电放电警告.....27
8.7 术语表.....27
9 修订历史记录.....27
10 机械、封装和可订购信息.....27

Copyright © 2024 Texas Instruments Incorporated

4 引脚配置和功能

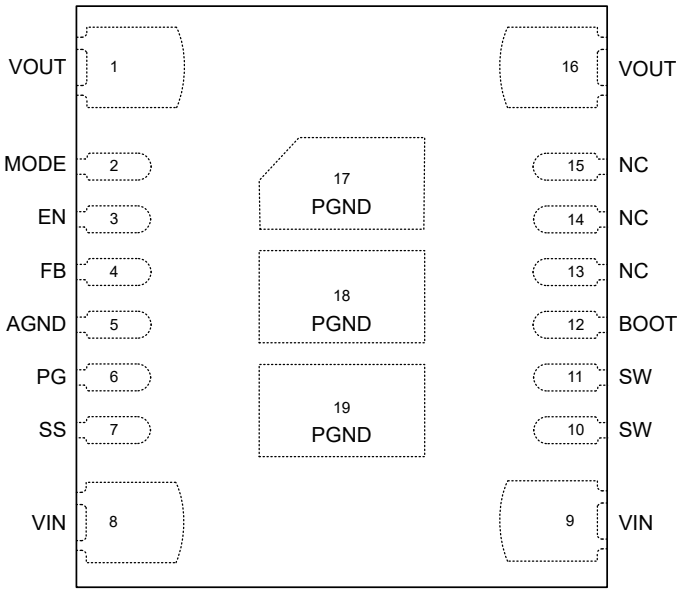


图 4-1. 19 引脚 B3QFN RCG 封装（顶视图）

表 4-1. 引脚功能

引脚		类型(1)	说明
名称	编号		
VOUT	1、16	O	输出电压。这些引脚连接到内部降压电感器。将这些引脚连接到输出负载，并在这些引脚和 PGND 之间连接外部输出电容器。
模式	2	I	开关频率选择设置引脚。针对表 6-1 中所示的不同开关频率选项，将此引脚通过一个电阻器连接到 AGND。
EN	3	I	启用输入控制。将 EN 驱动为高电平或让该引脚悬空可启用模块。可使用电阻分压器来表示 UVLO 功能。
FB	4	I	反馈输入。将反馈电阻分压器的中点连接到此引脚。将反馈分压器的上部电阻器 (RFBT) 连接到所需调节点的 VOUT。将反馈分压器的下部电阻器 (RFBB) 连接至 AGND。请勿保持悬空或接地。
AGND	5	G	内部模拟电路的地。将 AGND 单点连接至 PGND 平面。
PG	6	O	开漏电源正常状态监控器输出，如果因过压、欠压、热关断、EN 关断或在软启动期间输出电压超出 PG 阈值，则该引脚将置为低电平。
SS	7	I	软启动时间选择引脚。将外部电容器连接到 AGND 以设置软启动时间。必须在该引脚上连接一个最小 22nF 的陶瓷电容器，这会将最小软启动时间设置为约 2.2ms。不能悬空。
VIN	8、9	P	输入电源电压。一个 100nF 输入电容器在内部从此引脚连接至模块内的 PGND。在外部连接这些引脚和 PGND 层之间靠近器件的输入电容器。
SW	10、11	O	开关节点。*请勿在此引脚上放置任何外部元件或连接到任何信号。*必须将此引脚上的覆铜量保持在最小，以防止出现噪声和 EMI 问题。
BOOT	12	I/O	内部高侧栅极驱动器的自动加载 (bootstrap) 引脚。一个 100nF 自举电容器在内部从此引脚连接至模块内的 SW，以提供自举电压。*请勿在此引脚上放置任何外部元件或连接到任何信号。*
NC	13、14、15	—	无连接。连接至 GND 以提高热性能。
PGND	17、18、19	G	电源地。此引脚是此器件功率级的电流回流路径。将这些焊盘连接到输入电源回路、负载回路以及与 VIN 和 VOUT 引脚关联的电容器。

(1) I = 输入，O = 输出，G = 地，P = 电源

Copyright © 2024 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在推荐的 -40°C 到 +150°C 工作结温范围内测得（除非另外说明）(1)

		最小值	最大值	单位
输入电压	V_{IN}	-0.3	32	V
	BOOT	-0.3	SW + 6	V
	BOOT-SW	-0.3	6	V
	EN、FB、MODE	-0.3	6	V
	PGND、AGND	-0.3	0.3	V
输出电压	SW	-2	32	V
	SW（< 10ns 瞬态值）	-5	35	V
	PG	-0.3	6	V
机械振动	Mil-STD-883D，方法 2007.2，20Hz 至 2kHz		20	G
机械冲击	MIL-STD-883D，方法 2002.3，1ms，1/2 正弦，已安装		500	G
工作结温，T_J		-40	150	°C
贮存温度，T_{stg}		-65	150	°C

(1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

5.2 ESD 等级

			值	单位
V_{ESD}	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001(1)	±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准(2)	±500	

(1) JEDEC 文档 JEP155 规定：500V HBM 可实现在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 规定：250V CDM 可实现在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在推荐的 -40°C 到 150°C 工作结温范围内测得（除非另外说明）。

		最小值	标称值	最大值	单位
输入电压	V_{IN}	4.5		28	V
	BOOT	-0.1		SW + 5.5	V
	BOOT-SW	-0.1		5.5	V
	EN、FB、MODE	-0.1		5.5	V
	PGND、AGND	-0.1		0.1	V
输出电压	SW	-1		28	V
	PG	-0.1		5.5	V
工作结温，T_J		-40		150	°C

Copyright © 2024 Texas Instruments Incorporated

5.4 热性能信息

热指标 [1]		TPSM8663x RCG (B3QFN) 19 引脚	单位
Eff $R_{\theta JA}$	结至环境的有效热阻 (TPSM86638 EVM)	24	°C/W
$R_{\theta JA}$	结至环境热阻 (JEDEC)	36	°C/W
Ψ_{JT}	结至顶部特征参数 [2]	0.5	°C/W
Ψ_{JB}	结至电路板特征参数 [3]	12	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用手册。
(2) 使用 JESD51-2A（第 6 章和第 7 章）中所述的步骤，可利用结至顶层板特性参数（ψ_{JT}）来估算真实系统中器件的结温（T_J）。$T_J = \Psi_{JT} \times P_{DIS} + T_T$；其中 P_{DIS} 是器件中耗散的功率，T_T 是器件顶部的温度。
(3) 使用 JESD51-2A（第 6 章和第 7 章）中所述的步骤，可利用结至顶层板特性参数（Ψ_{JB}）来估算真实系统中器件的结温（T_J）。$T_J = \Psi_{JB} \times P_{DIS} + T_B$；其中 P_{DIS} 是器件中耗散的功率，T_B 是距器件 1mm 的电路板的温度。

5.5 电气特性

除非另外注明，否则本部分规定的电气额定值适用于本文档的所有规格。这些规格可解释为在该产品的使用寿命范围内，不会导致器件参数或功能规格下降的各项条件。典型值对应于 T_J = 25°C，V_{IN} = 24V。最小值和最大值限值基于 T_J = –40°C 至 +150°C，V_{IN} = 4.5V 至 28V（除非另有说明）。

参数		测试条件	最小值	典型值	最大值	单位
电源电流						
I_Q	工作静态电流 [1]	T_J = 25°C，V_{EN} = 5V，V_{FB} = 0.7V (TPSM86638)		350		µA
		T_J = 25°C，V_{EN} = 5V，V_{FB} = 0.65V (TPSM86637)		45		µA
I_{SD}	关断电源电流	T_J = 25°C，V_{EN} = 0V		3		µA
UVLO						
UVLO	V_{IN} 欠压锁定	唤醒 V_{IN} 电压	4.0	4.2	4.4	V
		关断 V_{IN} 电压	3.5	3.65	3.8	V
		迟滞 V_{IN} 电压		550		mV
使能（EN 引脚）						
I_{EN_INPUT}	输入电流	V_{EN} = 1.1V		1		µA
I_{EN_HYS}	迟滞电流	V_{EN} = 1.3V		3		µA
V_{EN_ON}	启用阈值	EN 上升		1.18	1.26	V
V_{EN_OFF}		EN 下降	1	1.07		V
反馈电压						
V_{FB}	反馈电压	V_{OUT} = 5V，连续模式运行，T_J = 25°C	0.594	0.6	0.606	V
		V_{OUT} = 5V，连续模式运行，T_J = –40°C 至 150°C	0.591	0.6	0.609	V
电流限值						
I_{LS_OCL}	低侧 MOSFET 谷值电流限制		6	7.2	8.5	A
I_{HS_OCL}	高侧 MOSFET 峰值电流限制		12.75	15	17.25	A
I_{NOC}	FCCM 的反向电流限制		3			A
占空比和频率控制						

Copyright © 2024 Texas Instruments Incorporated

5.5 电气特性（续）

除非另外注明，否则本部分规定的电气额定值适用于本文档的所有规格。这些规格可解释为在该产品的使用寿命范围内，不会导致器件参数或功能规格下降的各项条件。典型值对应于 T_J = 25°C，V_{IN} = 24V。最小值和最大值限值基于 T_J = –40°C 至 +150°C，V_{IN} = 4.5V 至 28V（除非另有说明）。

参数		测试条件	最小值	典型值	最大值	单位
F_{SW}	开关频率	V_{IN} = 24V，V_{OUT} = 5V，连续模式运行，模式设置为 800kHz		800		kHz
$t_{ON(MIN)}$	最小导通时间短 [2]			50		ns
$t_{OFF(MIN)}$	最短关断时间 [2]	T_J = 25°C		150		ns
软启动						
I_{SS}	软启动充电电流			6		uA
电源正常						
V_{PGTH}	PG 阈值下限 - 下降	V_{FB} 的百分比		85%		
	PG 下限阈值 - 上升	V_{FB} 的百分比		90%		
	PG 上限阈值 - 下降	V_{FB} 的百分比		110%		
	PG 上限阈值 - 上升	V_{FB} 的百分比		115%		
t_{PG_DLY}	PG 延迟	PG 从低电平到高电平		64		us
		PG 从高电平到低电平		32		us
V_{OVP}	输出 OVP 阈值	OVP 检测 (L->H)		125%		
t_{OVP_DEG}	OVP 传播抗尖峰脉冲	T_J = 25°C		32		us
V_{UVP}	输出 UVP 阈值	断续检测 (H->L)		65%		
t_{UVP_WAIT}	UV 保护断续等待时间			256		us
t_{UVP_HICCUP}	恢复前的 UV 保护断续时间			10.5		*t_{SS}
热关断						
热关断阈值 [3]		温度上升	150	165		°C
		迟滞		30		°C
SW 放电电阻						
V_{OUT} 放电电阻		V_{EN} = 0，V_{SW} = 0.5V，T_J = 25°C		200		Ω

(1) 并不代表稳压时系统的总输入电流。根据设计和特性测试确定。
(2) 未经生产测试。根据设计确定。
(3) 未经生产测试。根据设计和工程样品相关性确定。

Copyright © 2024 Texas Instruments Incorporated

5.6 典型特性

V_{IN} = 12V（除非另有说明）

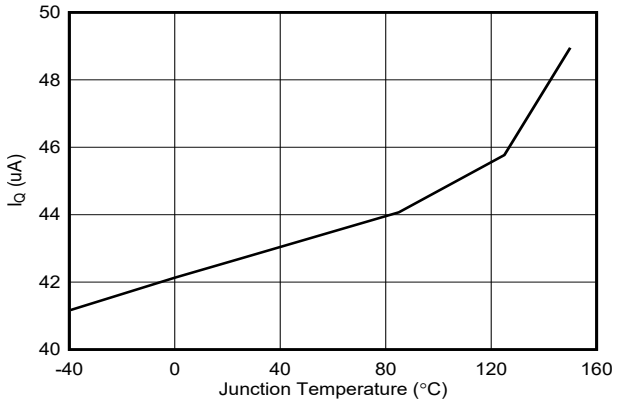


图 5-1. TPSM86637 静态电流与温度间的关系

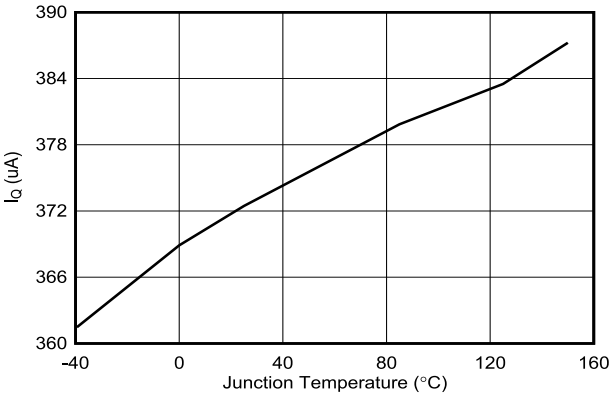


图 5-2. TPSM86638 静态电流与温度间的关系

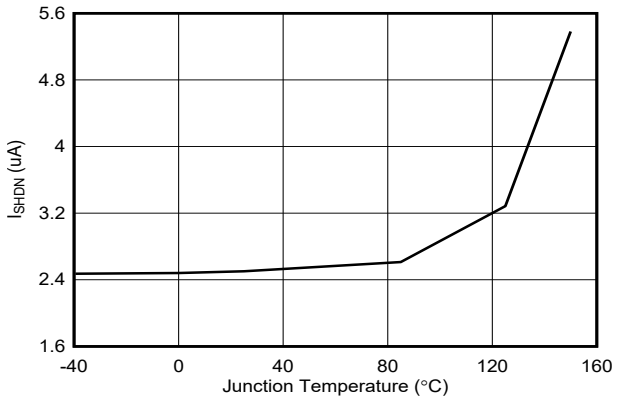


图 5-3. 关断电流与温度间的关系

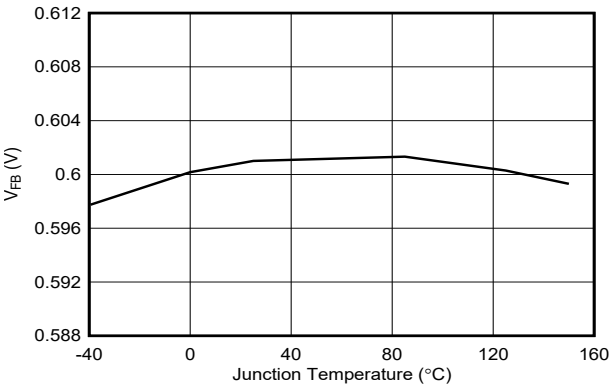


图 5-4. 反馈电压与温度之间的关系

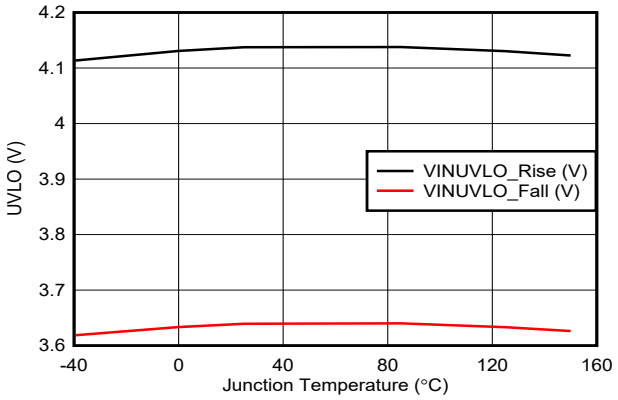


图 5-5. VIN UVLO 阈值与温度间的关系

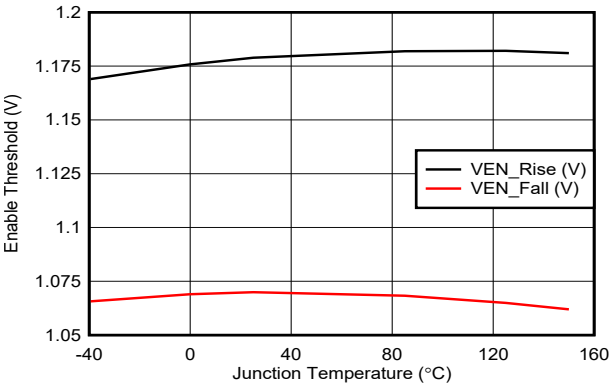


图 5-6. EN 阈值与温度间的关系

5.6 典型特性（续）

V_{IN} = 12V（除非另有说明）

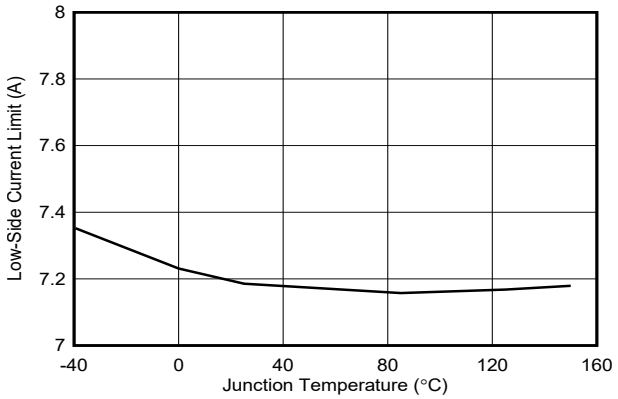


图 5-7. 低侧谷值电流限制与温度间的关系

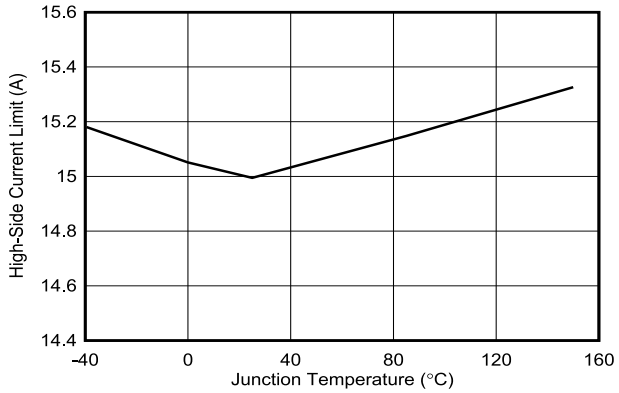


图 5-8. 高侧峰值电流限制与温度间的关系

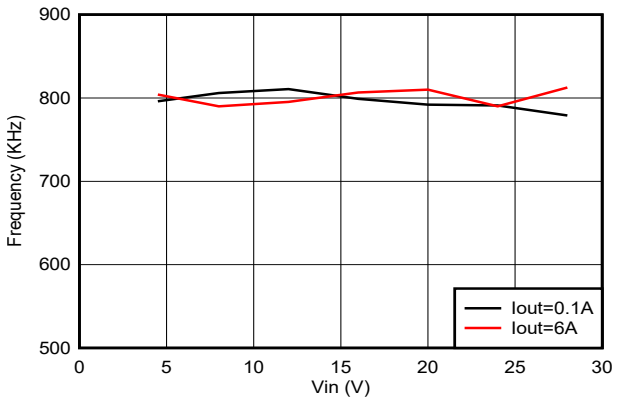


图 5-9. TPSM86638 开关频率与输入电压间的关系，Fsw = 800kHz，Vo = 1.8V

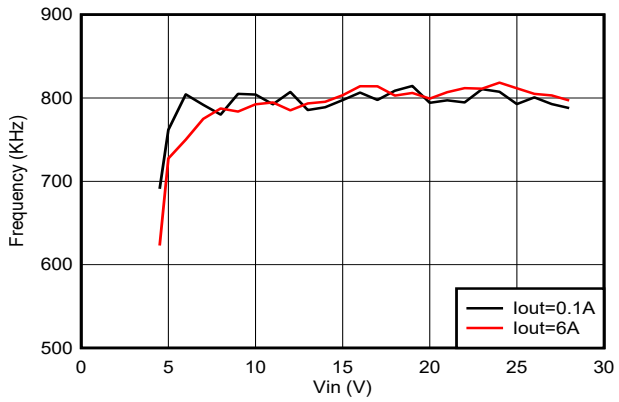


图 5-10. TPSM86638 开关频率与输入电压间的关系，Fsw = 800kHz，Vo = 3.3V

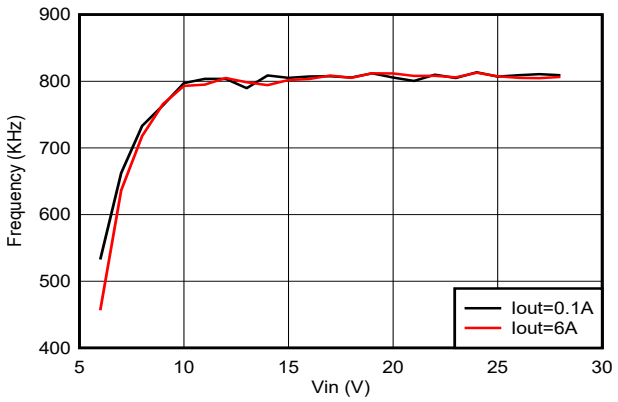


图 5-11. TPSM86638 开关频率与输入电压间的关系，Fsw = 800kHz，Vo = 5V

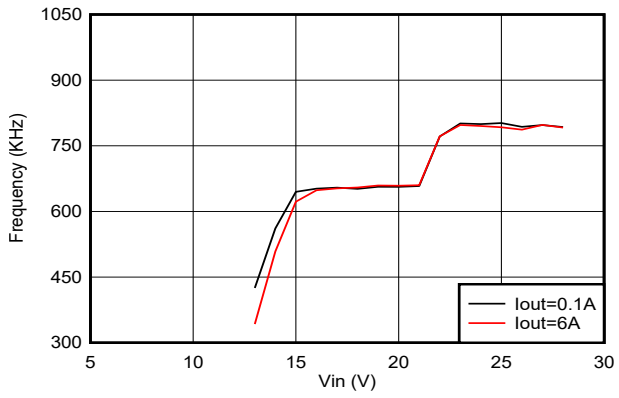


图 5-12. TPSM86638 开关频率与输入电压间的关系，Fsw = 800kHz，Vo = 12V

Copyright © 2024 Texas Instruments Incorporated

5.6 典型特性（续）

V_{IN} = 12V（除非另有说明）

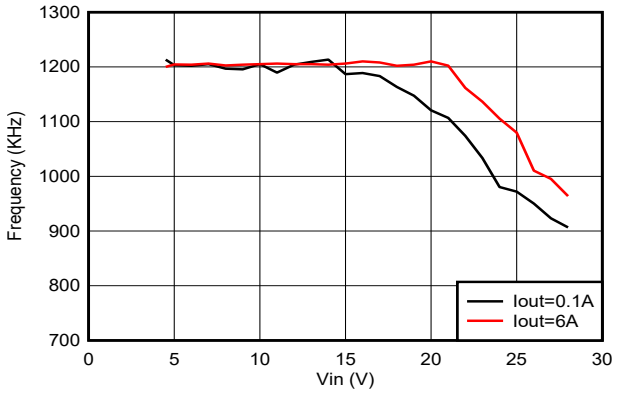


图 5-13. TPSM86638 开关频率与输入电压间的关系，Fsw = 1200kHz，Vo = 1.8V

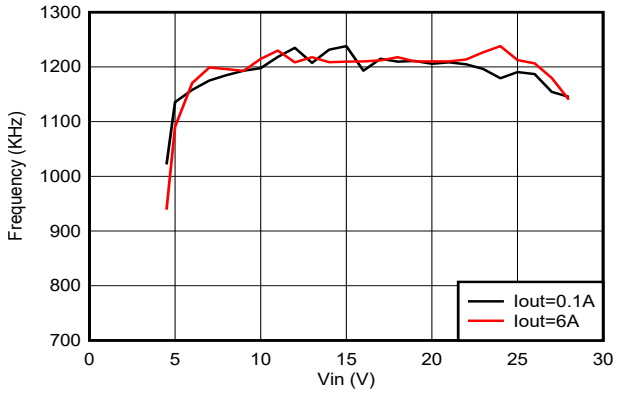


图 5-14. TPSM86638 开关频率与输入电压间的关系，Fsw = 1200kHz，Vo = 3.3V

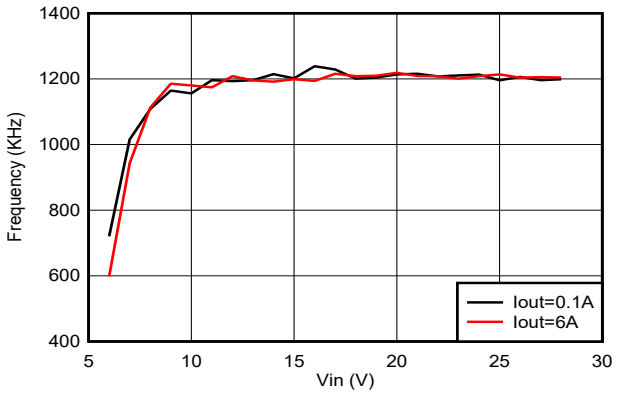


图 5-15. TPSM86638 开关频率与输入电压间的关系，Fsw = 1200kHz，Vo = 5V

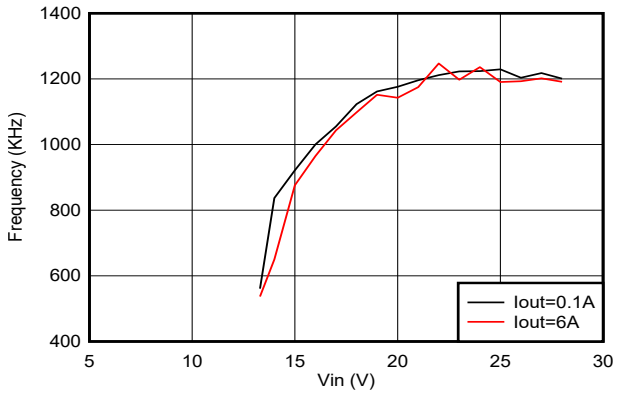


图 5-16. TPSM86638 开关频率与输入电压间的关系，Fsw = 1200kHz，Vo = 12V

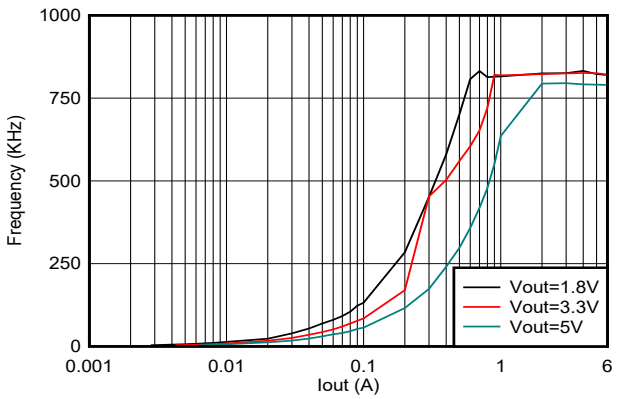


图 5-17. TPSM86637 开关频率与输出电流间的关系，Fsw = 800kHz，Vin = 24V

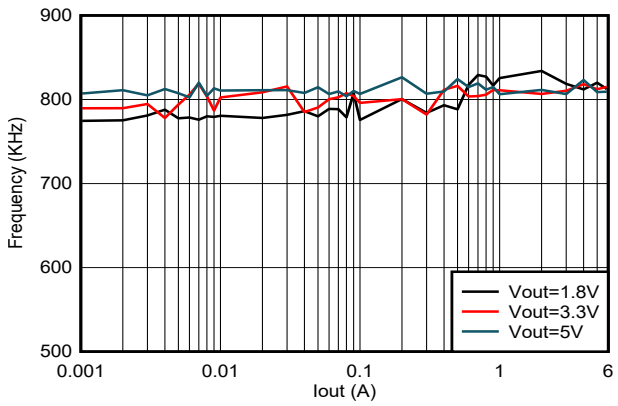


图 5-18. TPSM86638 开关频率与输出电流间的关系，Fsw = 800kHz，Vin = 24V

Copyright © 2024 Texas Instruments Incorporated

5.6 典型特性（续）

V_{IN} = 12V（除非另有说明）

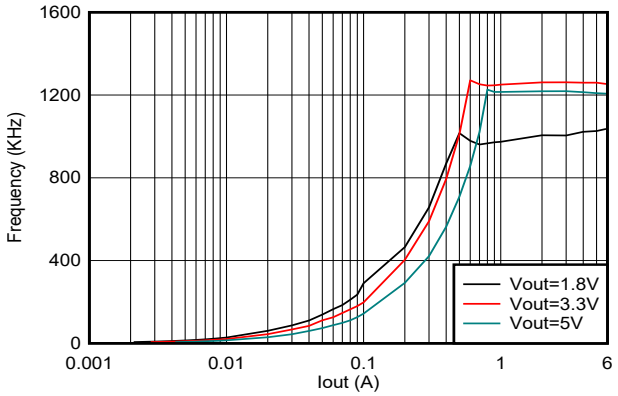


图 5-19. TPSM86637 开关频率与输出电流间的关系，Fsw = 1200kHz，Vin = 24V

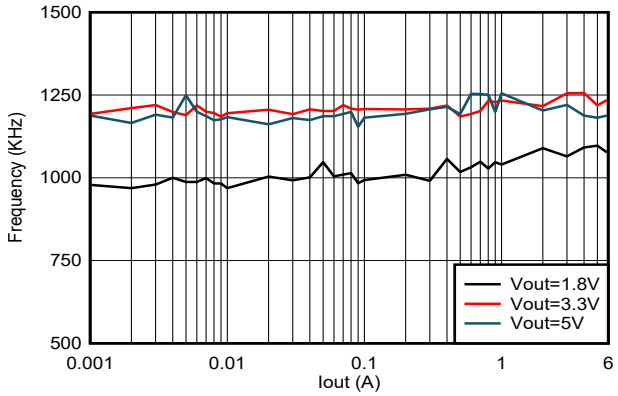


图 5-20. TPSM86638 开关频率与输出电流间的关系，Fsw = 1200kHz，Vin = 24V

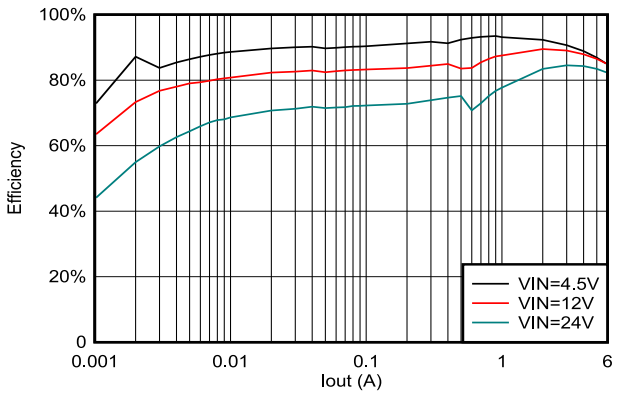


图 5-21. TPSM86637 效率，VOUT = 1.8V，Fsw = 800kHz

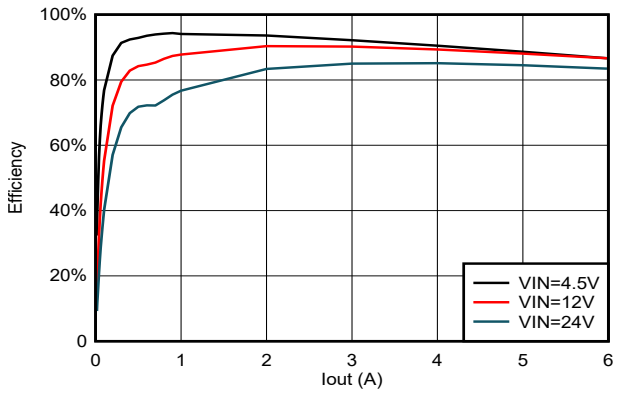


图 5-22. TPSM86638 效率，VOUT = 1.8V，Fsw = 800kHz

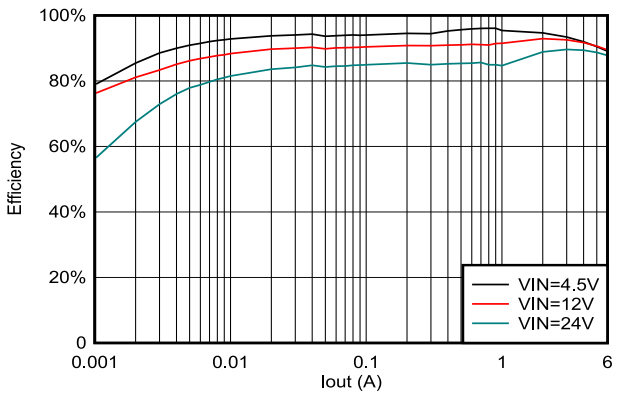


图 5-23. TPSM86637 效率，VOUT = 3.3V，Fsw = 800kHz

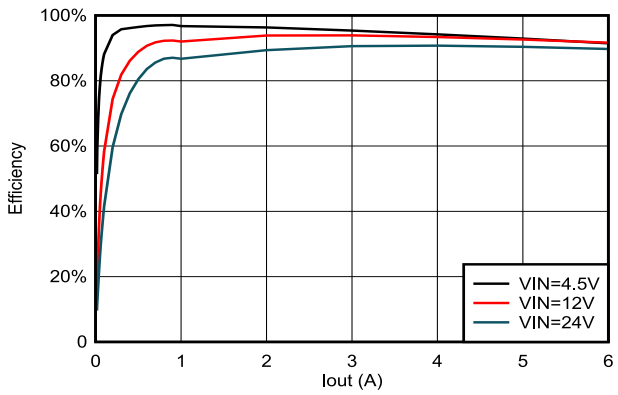


图 5-24. TPSM86638 效率，VOUT = 3.3V，Fsw = 800kHz

Copyright © 2024 Texas Instruments Incorporated

5.6 典型特性（续）

V_{IN} = 12V（除非另有说明）

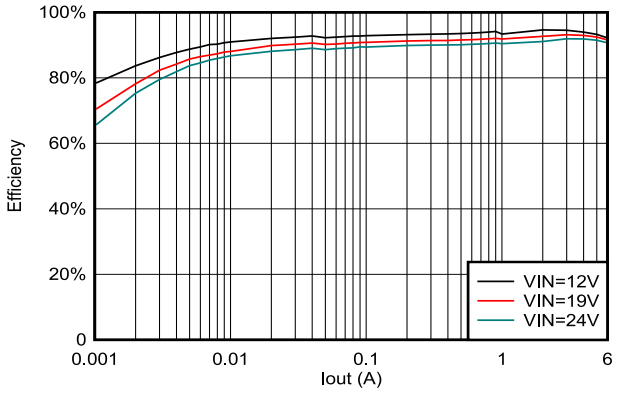


图 5-25. TPSM86637 效率，VOUT = 5V，Fsw = 800kHz

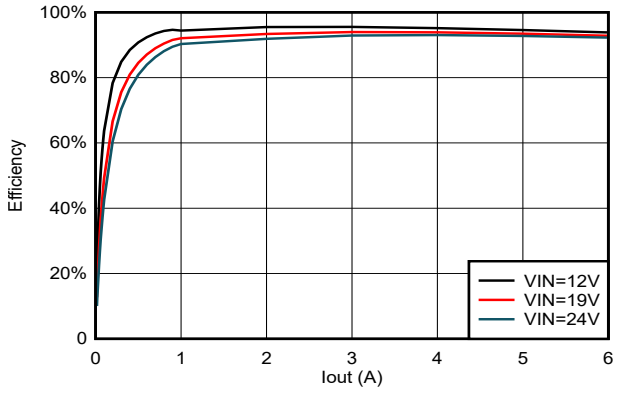


图 5-26. TPSM86638 效率，VOUT = 5V，Fsw = 800kHz

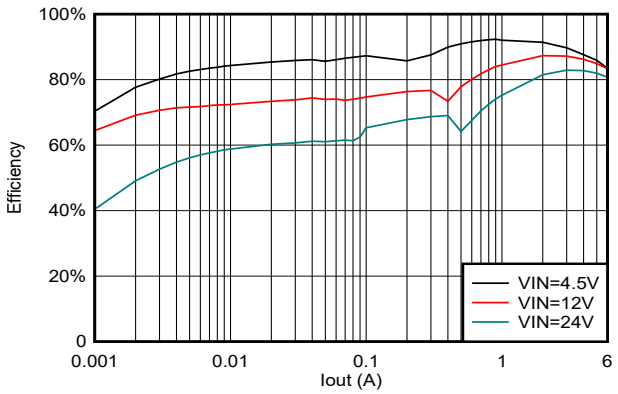


图 5-27. TPSM86637 效率，VOUT = 1.8V，Fsw = 1200kHz

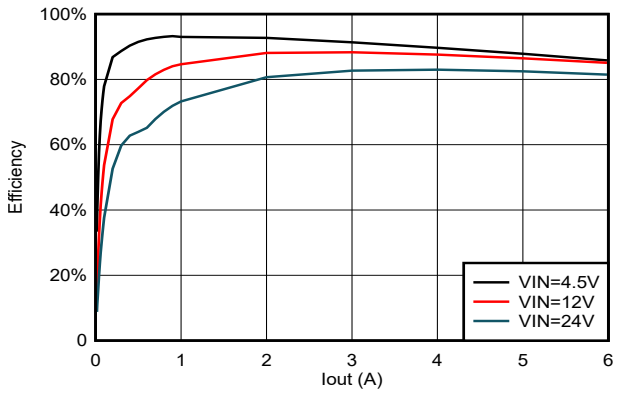


图 5-28. TPSM86638 效率，VOUT = 1.8V，Fsw = 1200kHz

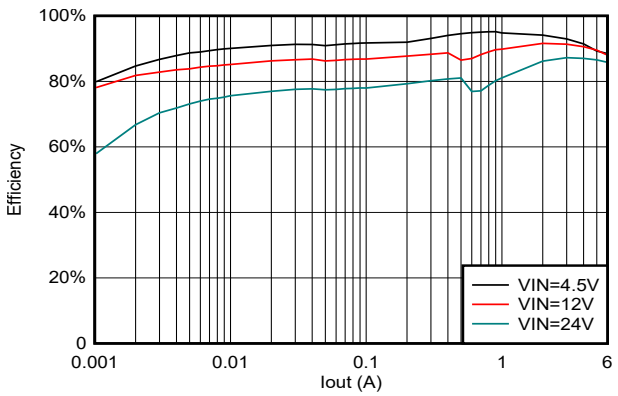


图 5-29. TPSM86637 效率，VOUT = 3.3V，Fsw = 1200kHz

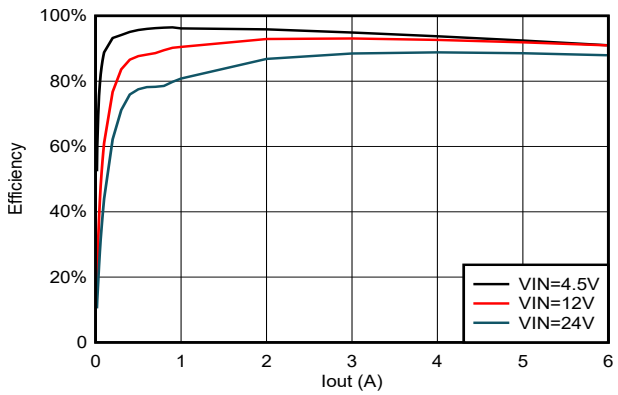


图 5-30. TPSM86638 效率，VOUT = 3.3V，Fsw = 1200kHz

Copyright © 2024 Texas Instruments Incorporated

5.6 典型特性（续）

V_{IN} = 12V（除非另有说明）

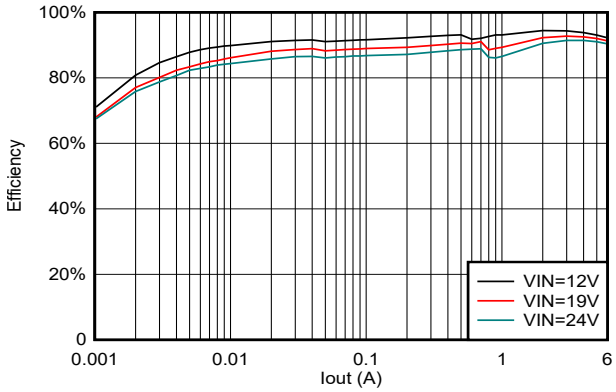


图 5-31. TPSM86637 效率，VOUT = 5V，Fsw = 1200kHz

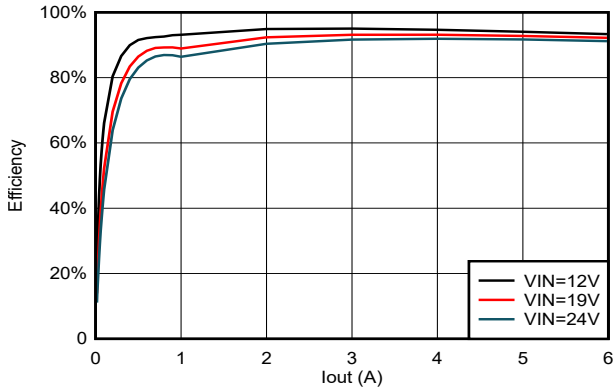


图 5-32. TPSM86638 效率，VOUT = 5V，Fsw = 1200kHz

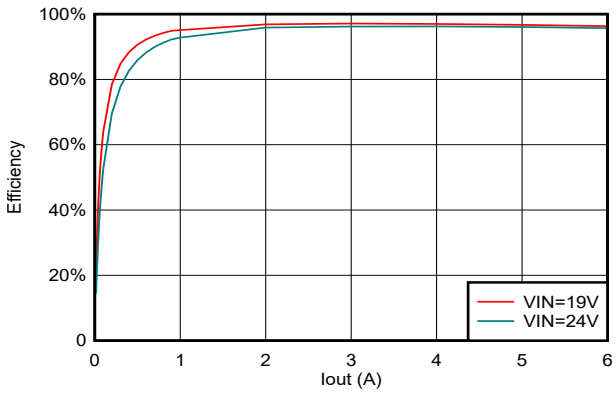


图 5-33. TPSM86638 效率，VOUT = 12V，Fsw = 800kHz

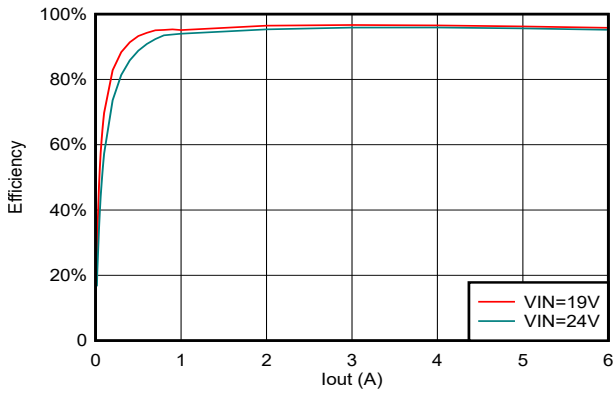


图 5-34. TPSM86638 效率，VOUT = 12V，Fsw = 1200kHz

Copyright © 2024 Texas Instruments Incorporated

6 详细说明

6.1 概述

TPSM8663x 是一款易于使用的同步直流/直流降压电源模块，专为注重可靠性、小巧设计尺寸和低 EMI 特性的各种应用而设计。TPSM8663x 带有集成式功率 MOSFET、屏蔽式降压电感器和基本无源器件，是一款 6A 同步降压模块，工作输入电压为 4.5V 至 28V (V_{IN})，输出电压范围为 0.6V 至 13V。专有 D-CAP3 控制模式可减少外部元件数量，简化设计，并针对功率、尺寸和效率优化电源设计。该器件采用 D-CAP3 控制模式，无需外部补偿元件即可提供快速瞬态响应，并提供精确的反馈电压。TPSM86637 在 Eco-mode 下运行，可在轻负载下实现高效率。TPSM86638 在 FCCM 模式下运行，在轻负载和重负载下都具有准固定的开关频率。TPSM8663x 既能够适应低等效串联电阻 (ESR) 输出电容器（例如 POSCAP 或 SP-CAP），也能够适应超低 ESR 陶瓷电容器。

TPSM8663x 整合了多项特定功能，可提高噪声敏感型应用中的 EMI 性能：

- 经过优化的封装和引脚排列设计能实现屏蔽式开关节点布局，可降低辐射 EMI。
- 具有对称电容器布局的并行输入和输出路径可更大限度地减少寄生电感、开关电压振铃和辐射场耦合
- 具有增强型栅极驱动控制的集成功率 MOSFET 可实现低噪声 PWM 开关。

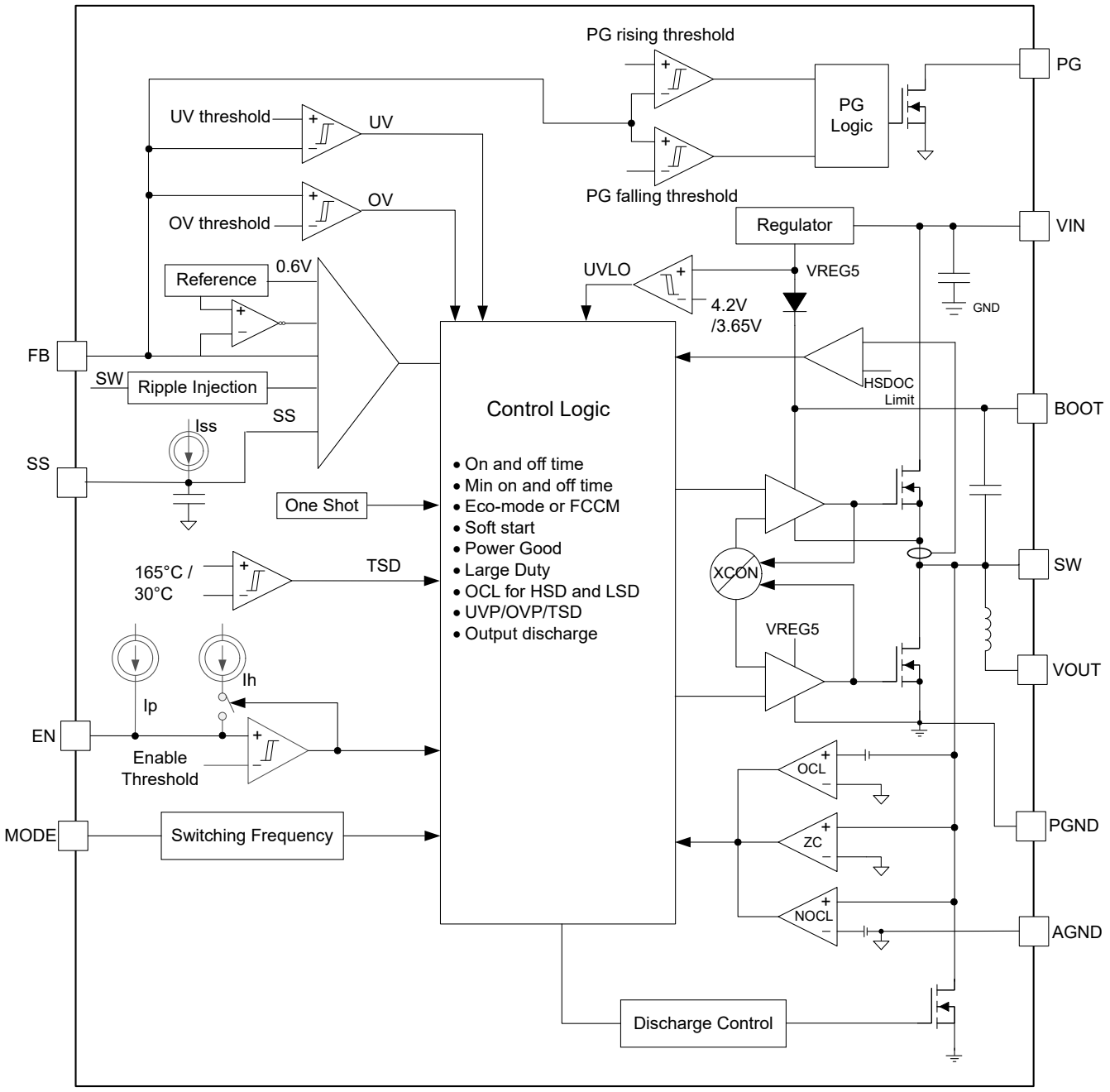
TPSM8663x 模块还包括固有保护功能，可满足稳健的系统要求：

- 用于电源轨时序控制和故障报告的开漏 PGOOD 指示器
- 具有迟滞功能的精密使能输入，可提供可编程非锁存输入欠压锁定 (UVLO)
- 非锁存过压保护
- 具有逐周期谷值电流限制的断续过流保护
- 具有自动恢复功能的热关断。

TPSM8663x 采用专为简单布局而设计的引脚排列，只需少量外部元件，规定的最大结温为 150°C。

Copyright © 2024 Texas Instruments Incorporated

6.2 功能方框图



6.3 特性说明

6.3.1 自适应导通时间控制和 PWM 运行

TPSM8663x 的主控制环路是自适应导通时间脉宽调制 (PWM) 控制器，支持专有 D-CAP3 控制模式。D-CAP3 控制模式将自适应导通时间控制与内部补偿电路相结合，在使用低 ESR 和陶瓷输出电容器时，实现准固定频率和较少的外部元件数配置。即使输出端几乎没有纹波，D-CAP3 控制模式也很稳定。TPSM8663x 还包含一个误差放大器，可使输出电压变得非常准确。D-CAP3 控制拓扑不需要外部电流检测网络或环路补偿。

在每个周期的开始，高侧 MOSFET 将开启。内部一次性计时器到时后，此 MOSFET 将关闭。这个一次性计时器持续时间是根据输出电压 V_{OUT} 按比例设置的，它与模块输入电压 V_{IN} 成反比，以便在输入电压范围内保持伪固定

Copyright © 2024 Texas Instruments Incorporated

频率，因此称为自适应导通时间控制。当反馈电压降至基准电压之下时，一次性计时器将重置，高侧 MOSFET 将再次开启。在基准电压中添加了内部纹波生成电路来模拟输出纹波，此操作支持使用 ESR 非常低的输出电容器，例如多层陶瓷电容器 (MLCC)。

6.3.2 模式选择

TPSM8663x 有一个 MODE 引脚用于配置开关频率，如表 6-1 中所示。该器件在启动期间读取 MODE 引脚上的电压，并锁存至表 6-1 中列出的 MODE 选项之一。可通过将一个电阻器连接到 AGND 来设置 MODE 引脚上的电压。表 6-1 展示了 1% 电阻器中的 MODE 电阻器准则。MODE 引脚设置只能通过 VIN 或 EN 下电上电进行复位。

图 6-1 展示了使能信号触发 EN 开启阈值后器件的典型启动序列。在内部 VCC 的电压超过 UVLO 上升阈值后，读取 MODE 设置。在此过程之后，MODE 被锁存并且不会改变，直到 VIN 或 EN 切换以重新启动该器件。然后，经过一段延迟后，内部软启动功能开始斜升，Vout 平稳斜升。当 Vout 达到基准电压时，PGOOD 在延迟后变为高电平。

表 6-1. TPSM86638 的 MODE 引脚设置

MODE 引脚	开关频率
R = 102KΩ	800kHz
R = 249KΩ	1200kHz

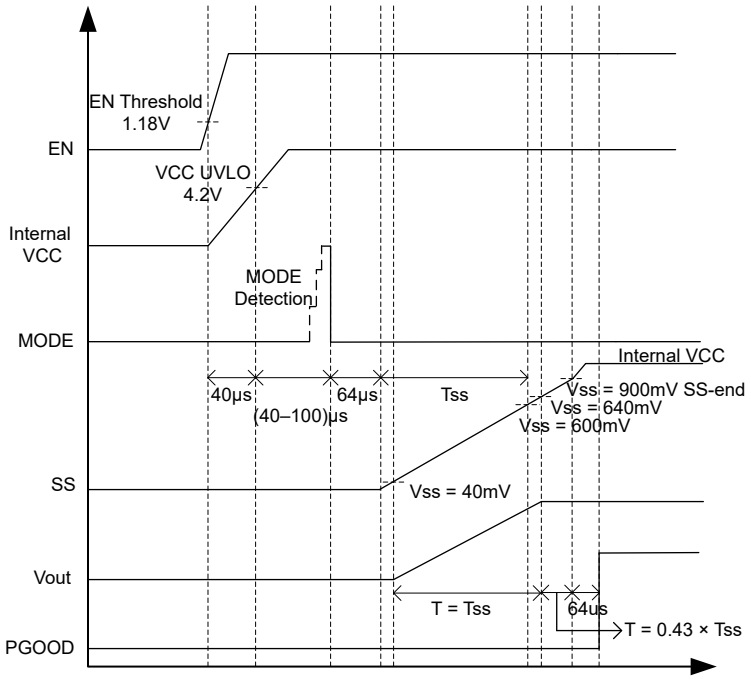


图 6-1. 上电序列

6.3.2.1 FCCM 控制和 Eco-Mode 控制

TPSM86638 在轻负载条件下以强制连续导通模式 (FCCM) 运行，并允许电感器电流变为负值。在 FCCM 模式下，开关频率在整个负载范围内维持在一个准固定的水平，因此适用于需要严格控制开关频率和输出电压纹波的应用，但其代价是轻负载条件下的效率较低（与在 Eco-mode 模式下相比）。这种模式还有助于避免开关频率降至可闻范围内，从而引入一些可闻“噪声”。

TPM86637 设置为 Eco-mode，以保持较高的轻负载效率。当输出电流从重负载状态降低时，电感器电流也会减小，最终纹波谷值达到零电平，这是连续导通模式与不连续导通模式的边界。检测到电感器电流为零后，整流 MOSFET 会关断。随着负载电流进一步降低，转换器会进入不连续导通模式。导通时间几乎与连续导通模式时相

Copyright © 2024 Texas Instruments Incorporated

同，因此需要更长时间通过更低的负载电流将输出电容器放电至基准电压的水平。此过程会降低开关频率，与负载电流成正比，从而保持较高的轻负载效率。轻负载运行 IOUT(LL) 电流的过渡点计算方法为方程式 1。

$$I_{OUT(LL)} = \frac{1}{2 \times L \times Fsw} \times \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{V_{IN}} \quad (1)$$

6.3.3 软启动和预偏置软启动

TPSM8663x 具有可调软启动时间，可通过在 SS 和 AGND 之间连接电容器来设置软启动时间。当 EN 引脚变为高电平时，软启动充电电流 (I_{SS}) 开始为 SS 和 AGND 之间连接的外部电容器 (C_{SS}) 充电。方程式 2 计算软启动时间 (T_{SS})：

$$T_{ss} = \frac{C_{SS} \times V_{REF}}{I_{SS}} \quad (2)$$

如果外部电容器 (C_{SS}) 在启动时已预先存储电压，则器件会先将外部电容电压放电至较低电压，然后再充电以防止浪涌启动。

如果输出电容器在启动时预偏置，器件将开始切换，只有在内部基准电压大于反馈电压 VFB 时才会开始逐步升高。此方案可确保转换器顺畅上升至调节点。

6.3.4 启用并调节欠压锁定

器件的 EN 引脚可提供电气开/关控制功能。当 EN 引脚电压超过阈值电压时，器件便开始工作。如果 EN 引脚电压被拉至阈值电压以下，则稳压器停止开关并进入待机操作。

EN 引脚具备一个内部上拉电流源，使用户能够悬空 EN 引脚以启用器件。如果应用需要控制 EN 引脚，可采用一个漏极开路或集电极开路输出逻辑与该引脚连接。

TPSM8663x 可在 V_{IN} 引脚上实现内部欠压锁定 (UVLO) 电路。当 VIN 引脚电压降至内部 V_{IN} UVLO 阈值以下时，器件被禁用。内部 V_{IN} UVLO 阈值的迟滞为 550mV。

如果应用需要 VIN 引脚上具有更高的 UVLO 阈值，则可以如图 6-2 中所示配置 EN 引脚。使用外部 UVLO 功能时，TI 建议将迟滞值设置为大于 500mV。

EN 引脚具有较小的上拉电流 I_p，该电流将引脚的默认状态设置为在未连接任何外部元件时启用。上拉电流还用于控制 UVLO 功能的电压迟滞，因为当 EN 引脚超过使能阈值时，上拉电流会增加 I_h。使用方程式 3 和方程式 4 来计算 R1 和 R2 在指定 UVLO 阈值下的值。确定 R1 和 R2 后，V_{EN} 电压可通过方程式 5 计算，它必须低于 V_{IN} 最大值 5.5V。

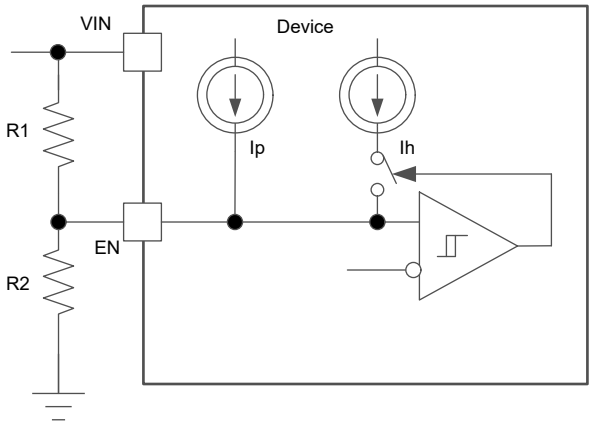


图 6-2. 可调节 VIN 欠压锁定

Copyright © 2024 Texas Instruments Incorporated

$$R_1 = \frac{V_{START} \times \frac{V_{ENfalling}}{V_{ENrising}} - V_{STOP}}{I_p \times \left(1 - \frac{V_{ENfalling}}{V_{ENrising}}\right) + I_h} \quad (3)$$

$$R_2 = \frac{R_1 \times V_{ENfalling}}{V_{STOP} - V_{ENfalling} + R_1 \times \left(I_p + I_h\right)} \quad (4)$$

$$V_{EN} = \frac{R_2 \times V_{IN} + R_1 \times R_2 \times \left(I_p + I_h\right)}{R_1 + R_2} \quad (5)$$

其中

- I_p = 1μA
- I_h = 3μA
- $V_{ENfalling}$ = 1.07V
- $V_{ENrising}$ = 1.18V

6.3.5 输出过流限制和欠压保护

使用逐周期低侧 MOSFET 谷值电流检测和高侧 MOSFET 峰值电流检测来实现输出过流保护 (OCP)。通过测量 MOSFET 漏源电压来监控开关电流。此电压与开关电流成正比。为了提升精确度，对电压感测进行了温度补偿。

对于此类过流限制，有一些重要的注意事项。当负载电流高于 I_{LS_LIMIT} 与一半的峰峰值电感器纹波电流之和，或者高于 I_{HS_LIMIT} 与一半的峰峰值电感器纹波电流之差时，OCP 被触发，电流受到限制，输出电压往往会下降，因为负载需求高于模块可以支持的水平。当输出电压降至低于目标电压的 65% 时，UVP 比较器会检测到这种情况并在 256 μ s 抗尖峰脉冲等待时间过后关断器件，然后在断续时间（10.5 个周期的软启动时间）后重新启动。过流条件消失后，输出恢复。

6.3.6 过压保护

当输出电压高于目标电压的 125% 时，将触发 OVP。在 32 μ s 的抗尖峰脉冲时间后，输出放电，高侧 MOSFET 驱动器和低侧 MOSFET 驱动器都关断。过压条件消失后，输出电压恢复。

6.3.7 UVLO 保护

欠压锁定 (UVLO) 保护功能会监测内部稳压器电压。如果电压低于 UVLO 阈值电压，器件会关断。这是非闩锁保护。

6.3.8 热关断

器件的结温 (T_J) 由内部温度传感器监控。如果 T_J 超过 165°C（典型值），器件将进入热关断状态。高侧和低侧功率 FET 均关断，放电路径开启。当 T_J 降至迟滞量以下时，模块会从软启动开始恢复正常运行。为了避免不稳定条件，在热关断温度下通常会实现 30°C 的迟滞。

6.3.9 输出电压放电

TPSM8663x 使用具有 200Ω $R_{DS(on)}$ 的集成 MOSFET 来实现内置放电功能，该 MOSFET 连接到输出端子 SW。由于 MOSFET 的电流能力较低，放电速度较慢。当该器件因 UV、OV、OT 和 EN 关断条件而关断时，放电路径会打开。

6.3.10 电源正常

TPSM8663x 具有内置电源正常 (PG) 功能，可指示输出电压是否已达到适当水平。PG 信号可用于多个电源轨的启动时序控制。PG 引脚是开漏输出，需要一个上拉电阻（上拉至任何低于 13V 的电压）。TI 建议使用 100kΩ 的上拉电阻将该引脚上拉至 5V 电压。该引脚可以提供 10mA 的灌电流并保持其指定的逻辑低电平。一旦 FB 引脚电压介于内部基准电压 (V_{REF}) 的 90% 和 110% 之间并且经过 64μs 的抗尖峰时间，PG 将变为高阻抗状态。当 FB 引脚电压低于内部基准电压的 85% 或高于内部基准电压的 115%，或者发生热关断、EN 关断、UVLO 时，

Copyright © 2024 Texas Instruments Incorporated

PG 引脚会在 32 μs 的抗尖峰时间后被拉低。V_{IN} 必须保持存在以使 PG 引脚保持低电平。表 6-2 给出了 PG 引脚要求。

表 6-2. 电源正常引脚逻辑表

器件状态		PG 逻辑状态	
		高阻态	低
启用（EN = 高电平）	V_{FB} 不会触发 V_{PGTH}	√	
	V_{FB} 会触发 V_{PGTH}		√
关断（EN = 低电平）			√
UVLO	$2V < V_{IN} < V_{UVLO}$		√
热关断	$T_J > T_{SD}$		√
电源移除	$V_{IN} < 2V$	√	

6.3.11 大占空比运行

TPSM8663x 可以通过平稳降低开关频率来支持高占空比运行。允许开关频率平稳下降，从而使 T_{ON} 延长以实现大占空比运行，并提高负载瞬态性能。TPSM86638 可支持以高达 98% 的占空比运行。

6.4 器件功能模式

6.4.1 待机运行

TPSM8663x 可通过将 EN 引脚拉至低电平来进入待机模式。该器件在待机状态下的关断电流约为 3μA（典型值）。

6.4.2 轻负载运行

TPSM86637 在 Eco-Mode 下运行，该模式可在轻负载条件下保持高效率。当输出电流从重负载状态降低时，电感器电流也会减小，最终纹波谷值电流达到零电平，这是连续导通模式与不连续导通模式的边界。检测到电感器电流为零后，整流 MOSFET 会关断。随着负载电流进一步降低，转换器会进入不连续导通模式。导通时间几乎与连续导通模式中的导通时间相同，并且由于负载电流相比基准电压的电平更低，输出电容器放电需要更长时间。此事实会降低开关频率，与负载电流成正比，从而保持较高的轻负载效率。

TPSM86638 在强制 CCM (FCCM) 模式下运行。开关频率在整个负载范围内维持在一个几乎恒定的水平，因此适用于需要严格控制开关频率和输出电压纹波的应用，但其代价是轻负载条件下效率较低。

Copyright © 2024 Texas Instruments Incorporated

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

7.1 应用信息

图 7-1 的原理图展示了 TPSM8663x 的典型应用。此设计可将 4.5V 至 28V 的输入电压范围降压转换为 1.8V，最大输出电流为 6A。

7.2 典型应用

图 7-1 中的应用原理图展示了满足 6A 输出要求的 TPSM8663x 4.5V 至 28V 输入、1.8V 输出模块设计。本电路作为评估模块 (EVM) 提供。以下各节介绍了设计过程。

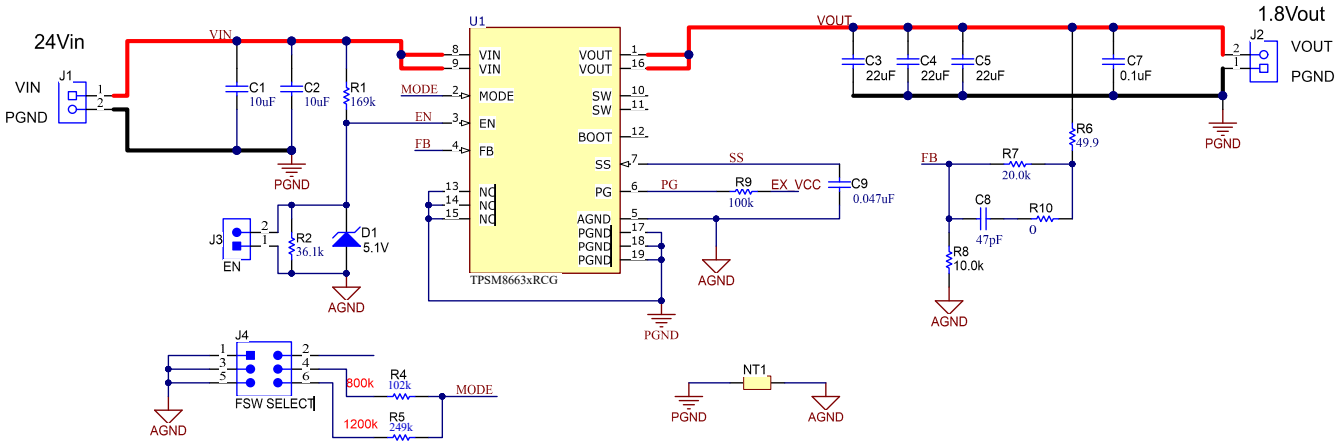


图 7-1. TPSM8663x 1.8V、6A 参考设计

7.2.1 设计要求

表 7-1 展示了该应用的设计参数。

表 7-1. 设计参数

参数	示例值
输入电压范围	标称 24V，4.5V 至 28V
输出电压	1.8V
瞬态响应，6A 负载阶跃	ΔV_{OUT} = ±5%
输出纹波电压	20mV
输出电流额定值	6A
工作频率	800kHz

7.2.2 详细设计过程

7.2.2.1 输出电压电阻器选型

输出电压可通过输出节点和 V_{FB} 引脚间的电阻分压器进行设置。TI 建议采用容差为 1% 或更优的分压电阻器。首先使用 方程式 6 计算 V_{OUT}。R_6 是可选的，可用于测量控制环路频率响应。

为了提高极轻负载时的效率，请考虑使用具有更大阻值的电阻。如果电阻太大，器件更容易受到噪声的影响，并且 V_{FB} 输入电流产生的电压误差也更为明显。请注意，TI 不建议动态调整输出电压。

$$V_{OUT} = 0.6 \times \left(1 + \frac{R7}{R8}\right) \tag{6}$$

7.2.2.2 输出滤波器选型

用作输出滤波器的 LC 滤波器具有双极，公式为：

$$f_p = \frac{1}{2\pi \times \sqrt{L_{OUT} \times C_{OUT}}} \tag{7}$$

在低频率下，整体环路增益是由输出设定点电阻分压器网络和器件的内部增益设定的。低频相位是 180 度。在输出滤波器极点频率下，增益以每十倍频程 –40dB 的速率滚降，且相位快速下降。D-CAP3 控制模式引入了高频零点，将增益滚降的速率降为每十倍频程 –20dB，并在零点频率之上将相位增加到每十倍频程 90 度。必须选择输出滤波器的电感器和电容器，使 方程式 7 的双极位于高频零点之下，但又与之足够接近，使得高频零点所提供的相位提升为稳定电路提供了足够的相位裕度。若要满足此要求，请使用表 7-2 中推荐的值。

表 7-2. 建议的元件值

开关频率 (kHz)	输出电压 (V)[1]	R7 (kΩ)[2]	R8 (kΩ)	C_{OUT} (µF)[3]		C8 (pF)[4]
				典型值	最大值	
800	1.05	7.5	10	22uF × 3	22uF × 10	
	1.8	20	10	22uF × 3	22uF × 10	30 至 100（典型值 47）
	3.3	45.3	10	22uF × 3	22uF × 10	30 至 100（典型值 47）
	5	73.2	10	22uF × 2	22uF × 10	30 至 100（典型值 47）
	12	190	10	22uF × 4	22uF × 10	30 至 100（典型值 47）

Copyright © 2024 Texas Instruments Incorporated

表 7-2. 建议的元件值（续）

开关频率 (kHz)	输出电压 (V)(1)	R7 (kΩ)(2)	R8 (kΩ)	C_{OUT} (μF)(3)		C8 (pF)(4)
				典型值	最大值	
1200	1.05	7.5	10	22uF × 3	22uF × 10	
	1.8	20	10	22uF × 3	22uF × 10	30 至 100（典型值 47）
	3.3	45.3	10	22uF × 3	22uF × 10	30 至 100（典型值 47）
	5	73.2	10	22uF × 2	22uF × 10	100 至 200（典型值 150）
	12	190	10	22uF × 4	22uF × 10	30 至 100（典型值 47）

(1) 对于未列出的输出轨，请使用最接近较高输出轨的建议 C_{OUT}。
(2) V_{OUT} = 0.6V 时，R7 = 0Ω。
(3) 本数据表中的 COUT 使用 Murata GRM32ER71E226KE15L 25VDC 电容器。TI 建议使用相同的有效输出电容。有效电容值定义为直流偏置和温度下的实际电容，而不是额定值或铭牌值。除了正常的容差和温度影响外，所有高容值陶瓷电容器还具有大电压系数。必须仔细研究任何电容器组的偏置和温度变化，以确保提供有效电容的最小值。请参阅陶瓷电容器制造商提供的直流偏置和温度特性信息。通过针对前馈补偿的具体细节进行调优，可以允许电容高于 Cout_max。
(4) R10 和 C8 可用于改善负载瞬态响应或提高环路相位裕度。在使用前馈电容器进行实验时，*使用前馈电容器优化内部补偿直流/直流转换器的瞬态响应* 应用报告非常有用。

电容器值和 ESR 决定输出电压纹波量。TPSM86638 旨在与陶瓷或其他低 ESR 电容器配合使用。使用方程式 8 确定输出电容器所需的额定 RMS 电流。

$$I_{CO(RMS)} = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{\sqrt{12} \times V_{IN} \times L_{OUT} \times Fsw} \quad (8)$$

对于此设计，使用了三个 MuRata GRM32ER71E226KE15L 25VDC 22μF 输出电容器，因此在 1.8V 直流偏置电压下的有效电容为 68μF。

7.2.2.3 输入电容器选型

根据应用，TPSM8663x 需要多个输入去耦电容器和一个大容量电容器。TI 建议去耦电容器至少使用两个 10μF 陶瓷电容器。额定电容器电压必须大于最大输入电压。可使用方程式 9 计算输入电压纹波。

$$\Delta V_{IN} = \frac{I_{OUTMAX} \times 0.25}{C_{IN} \times Fsw} \quad (9)$$

电容器的纹波电流额定值也必须大于应用的最大输入电流纹波。可使用方程式 10 计算输入纹波电流：

$$I_{CIN(RMS)} = I_{OUT} \times \sqrt{\frac{V_{OUT}}{V_{IN(MIN)}} \times \frac{V_{IN(MIN)} - V_{OUT}}{V_{IN(MIN)}}} \quad (10)$$

Copyright © 2024 Texas Instruments Incorporated

7.2.3 应用曲线

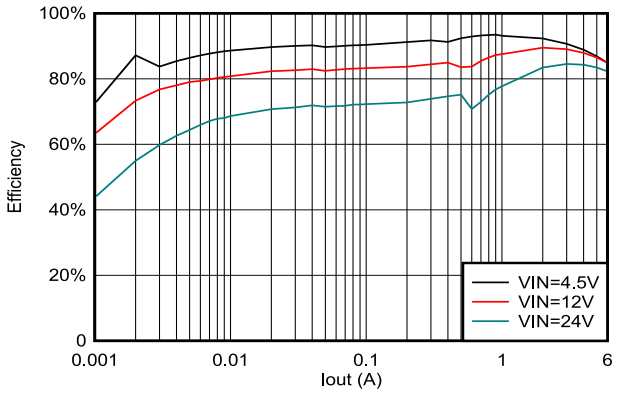


图 7-2. TPSM86637 效率

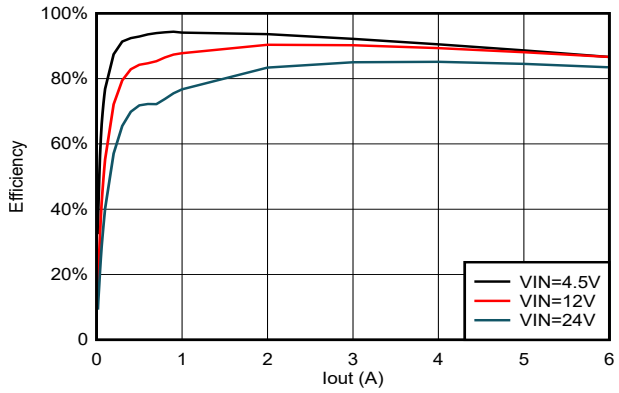


图 7-3. TPSM86638 效率

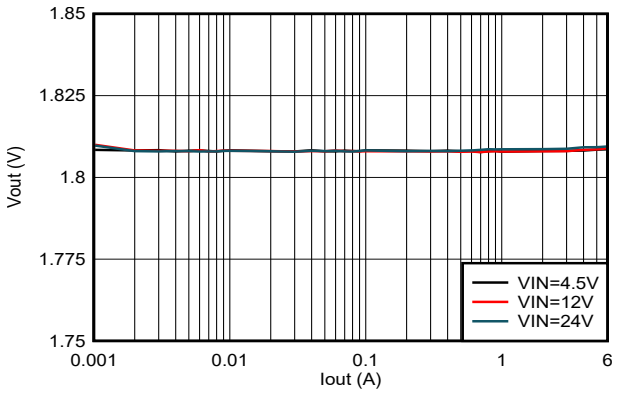


图 7-4. TPSM86638 负载调整率

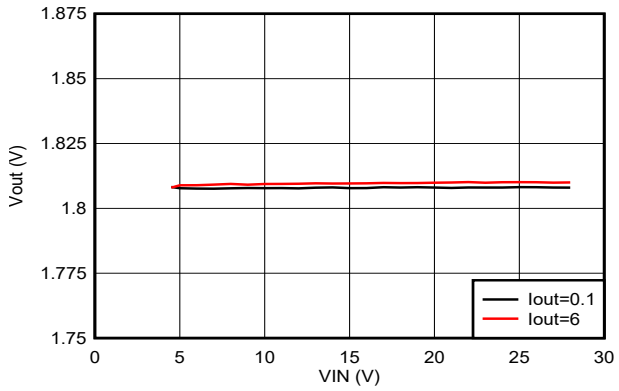


图 7-5. TPSM86638 线性调整率

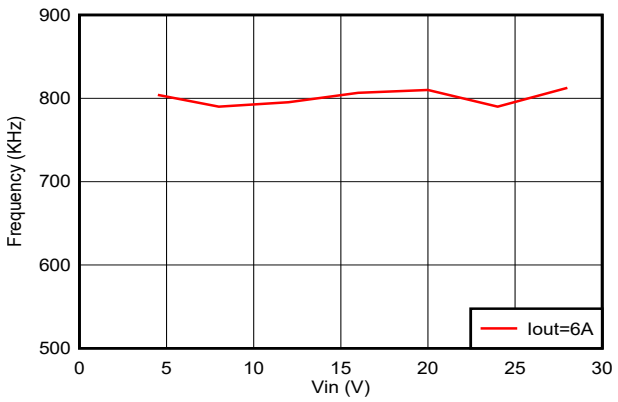


图 7-6. 开关频率与输入电压间的关系

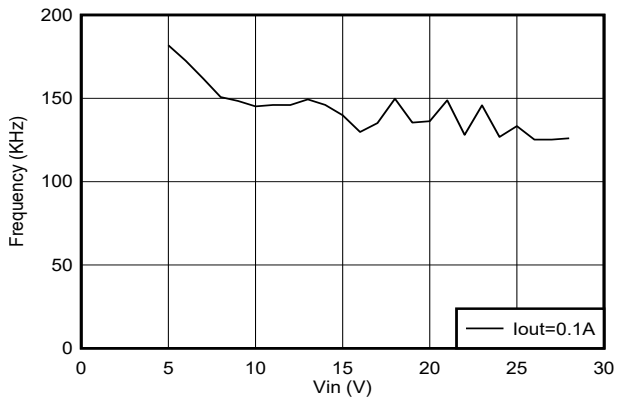


图 7-7. TPSM86637 开关频率与输入电压间的关系

Copyright © 2024 Texas Instruments Incorporated

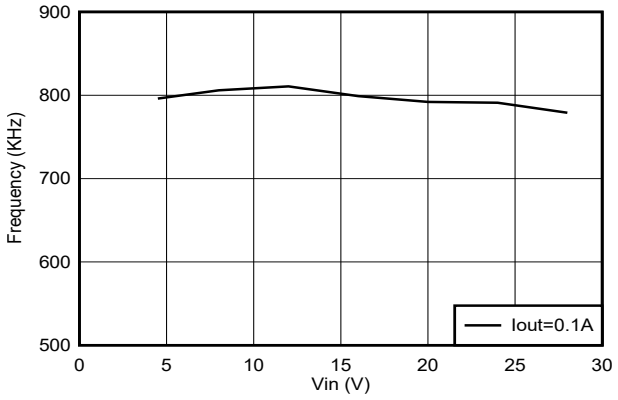


图 7-8. TPSM86638 开关频率与输入电压间的关系

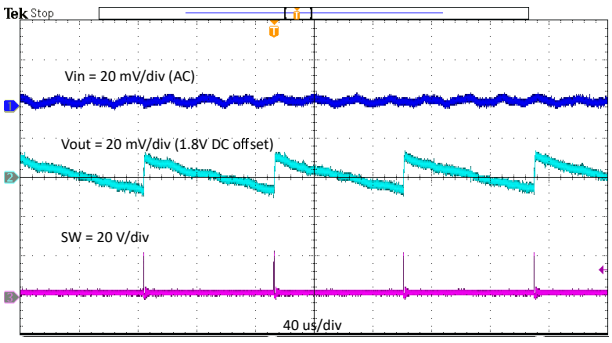


图 7-9. TPSM86637 稳态波形，I_{OUT} = 0.01A

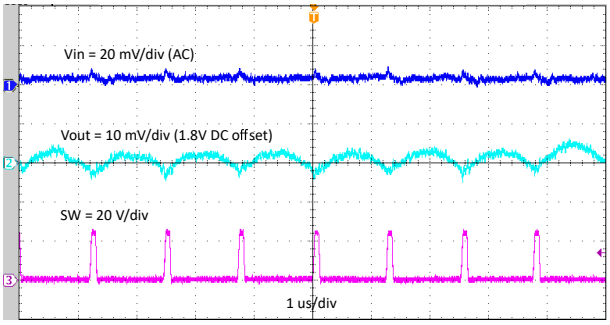


图 7-10. TPSM86638 稳态波形，I_{OUT} = 0.01A

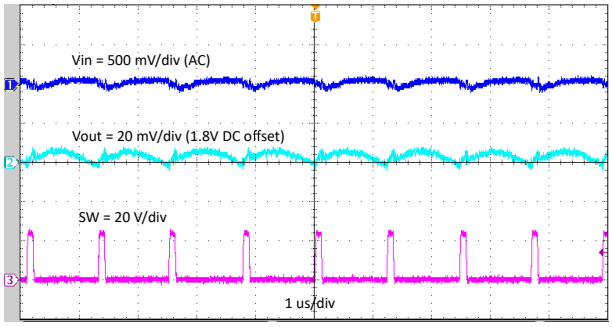


图 7-11. 稳态波形，I_{OUT} = 6A

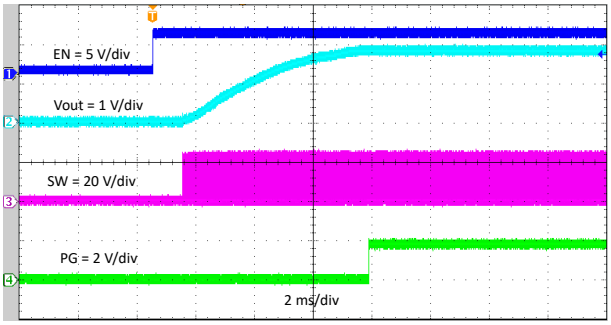


图 7-12. 相对于 EN 的启用

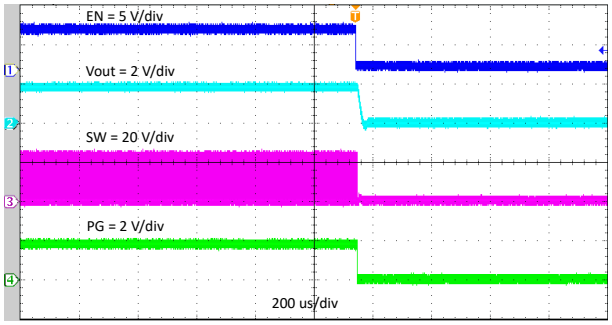


图 7-13. 相对于 EN 的禁用

Copyright © 2024 Texas Instruments Incorporated

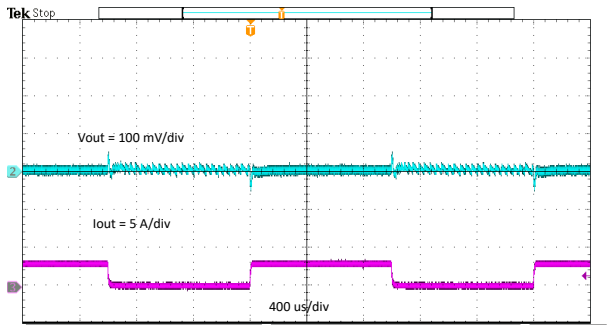


图 7-14. TPSM86637 瞬态响应 0A 至 3A

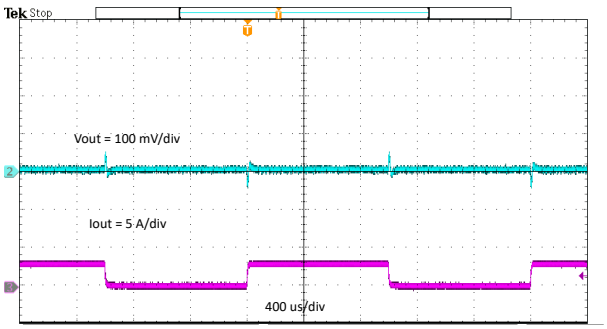


图 7-15. TPSM86638 瞬态响应 0A 至 3A

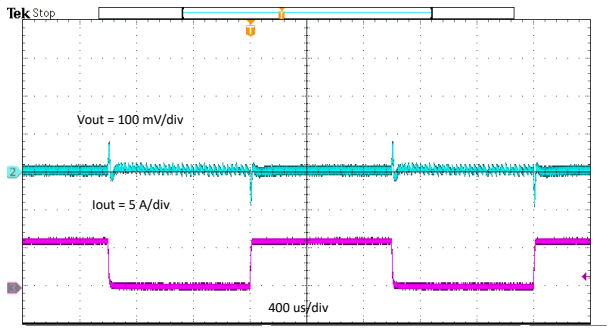


图 7-16. TPSM86637 瞬态响应 0A 至 6A

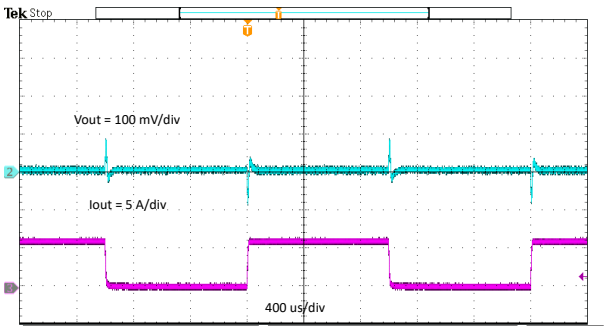


图 7-17. TPSM86638 瞬态响应 0A 至 6A

7.3 电源相关建议

TPSM8663x 设计为在 4.5V 至 28V 范围内的输入电源电压下运行。降压模块要求输入电压高于输出电压才能正常工作。输入电源电流必须适合所需的输出电流。如果输入电压电源远离 TPSM8663x 电路，TI 建议使用一些额外的输入大容量电容。

7.3.1 应用散热注意事项

该电源模块将主要功耗元件（电源开关和磁性元件）全部集成到一个封装中，从而实现更小的设计尺寸并简化开发。因此，除了 IC 损耗外，电感器直流电阻 (DCR) 产生的热量和磁芯损耗也会使封装的总功耗增加。与分立式模块（具有外部电感器）相比，在同样的工作条件下，该模块面临着以更小的表面积散发更多热量的挑战。由于电感器和 IC 的最高温度额定值受到限制，因此该模块在较高的工作环境温度下可以提供的最大输出电流存在限制。

该模块的温升可通过使用效率和 EVM 有效 $R_{\theta JA}$ 计算得出。方程式 11 根据数据表的效率曲线计算功率损耗：

$$Power\ Loss = \left(V_{OUT} \times I_{OUT}\right) \times \left(\frac{1}{\eta} - 1\right) \quad (11)$$

其中 η 是应用条件效率。

Copyright © 2024 Texas Instruments Incorporated

7.4 布局

7.4.1 布局指南

以下列表总结了用于优化直流/直流模块性能（包括热特性和 EMI 签名）的 PCB 布局和元件放置基本指南。

1. 采用使用 2 盎司的铜制作的四层 PCB，以获得良好的热性能和更大的接地层。
2. 将输入电容器尽可能靠近 VIN 引脚放置。请注意，输入电容器基于模块封装每一侧的 VIN1 和 VIN2 引脚的双对称排列。高频电流分为两个部分并有效地反向流动，使相关磁场相互抵消，从而提高 EMI 性能。
   - 使用具有 X7R 或 X7S 电介质的低 ESR 1206 或 1210 陶瓷电容器。
   - 让输入电容器的接地返回路径包含连接到模块下方 PGND 焊盘的局部顶层平面。
   - 为减少布线阻抗，VIN 布线越宽越好。从散热的角度来看，宽阔的区域也是有利的。即使 VIN 引脚在内部连接，也要在 PCB 底层上使用宽多边形平面将这些引脚连接在一起并连接到输入电源。
3. 将输出电容器尽可能靠近 VOUT 引脚放置。输出电容器采用类似的双路对称布置，可消除磁场并降低 EMI。
   - 让输出电容器的接地返回路径包含连接到模块下方 PGND 焊盘的局部顶层平面。
   - 为减少布线阻抗，VOUT 布线越宽越好。从散热的角度来看，宽阔的区域也是有利的。即使 VOUT 引脚在内部连接，也要在 PCB 底层上使用宽多边形平面将这些引脚连接在一起并连接到负载，从而减少传导损耗和热应力。
4. 通过将反馈电阻器靠近 FB 引脚放置，使 FB 走线尽可能短。通过将电阻分压器靠近 FB 引脚而不是靠近负载放置，降低输出电压反馈路径的噪声敏感度。FB 是电压环路误差放大器的输入，并代表对噪声敏感的高阻抗节点。将上部反馈电阻器布线到所需的输出电压调节点。使电压反馈环路远离高压开关布线的位置，并且最好具有接地屏蔽。
5. 提供足够大的 PCB 面积，以实现适当的散热。使用足够的覆铜区实现与最大负载电流和环境温度条件相称的低热阻抗。对于满额定负载运行，顶面接地平面是重要的散热区域。使用矩阵式散热过孔将封装的外露焊盘 (PGND) 连接到 PCB 接地层。如果 PCB 具有多个铜层，请将这些散热过孔连接到内层接地平面。

7.4.2 布局示例

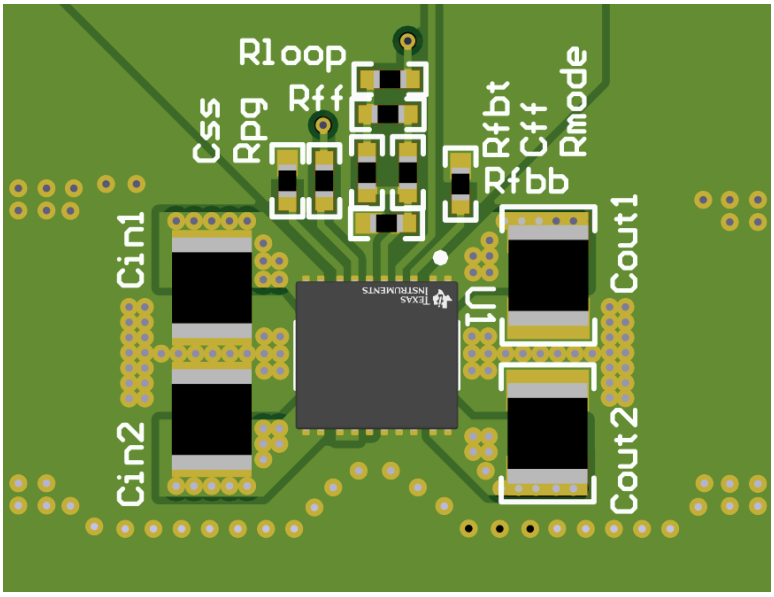


图 7-18. TPSM8663x 布局

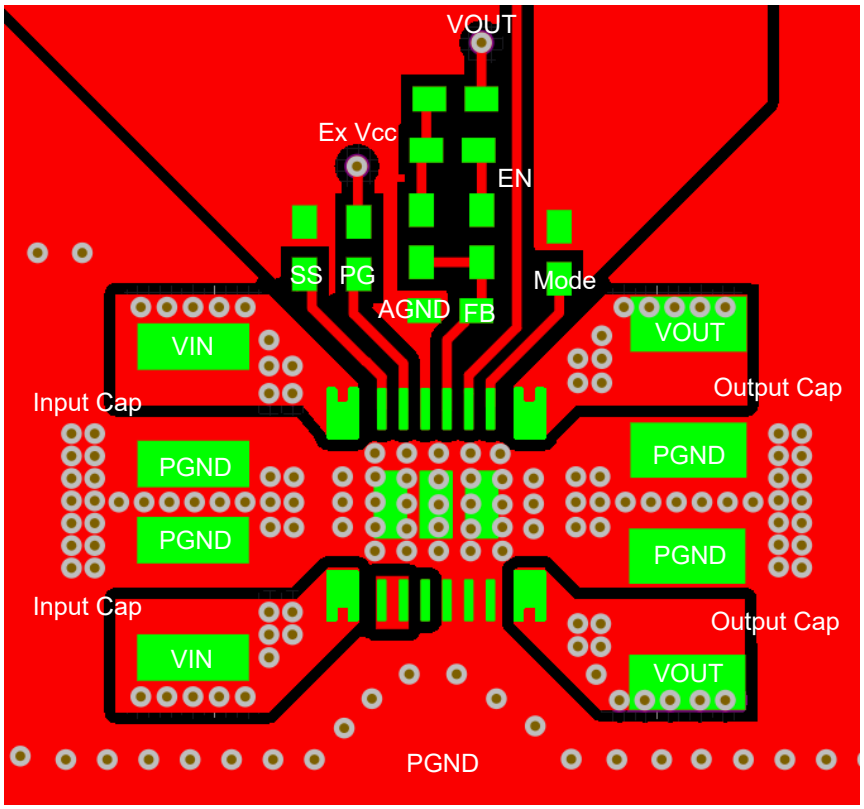


图 7-19. TPSM8663x 顶层设计

Copyright © 2024 Texas Instruments Incorporated

8 器件和文档支持

8.1 器件支持

8.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

8.2 文档支持

8.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*采用前馈电容器优化内部补偿直流/直流转换器的瞬态响应* 应用报告

8.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

8.5 商标

D-CAP3™, HotRod™, and TI E2E™ are trademarks of Texas Instruments.
所有商标均为其各自所有者的财产。

8.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
May 2024	*	初始发行版

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件的最新可用数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2024 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TPSM86637RCGR	ACTIVE	B3QFN	RCG	19	1000	RoHS & Green	NIPDAU	Level-3-245C-168 HR	-40 to 150	TPSM86637	Samples
TPSM86638RCGR	ACTIVE	B3QFN	RCG	19	1000	RoHS & Green	NIPDAU	Level-3-245C-168 HR	-40 to 150	TPSM86638	Samples

(1) The marketing status values are defined as follows:
ACTIVE: Product device recommended for new designs.
LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.
NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.
PREVIEW: Device has been announced but is not in production. Samples may or may not be available.
OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".
RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.
Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

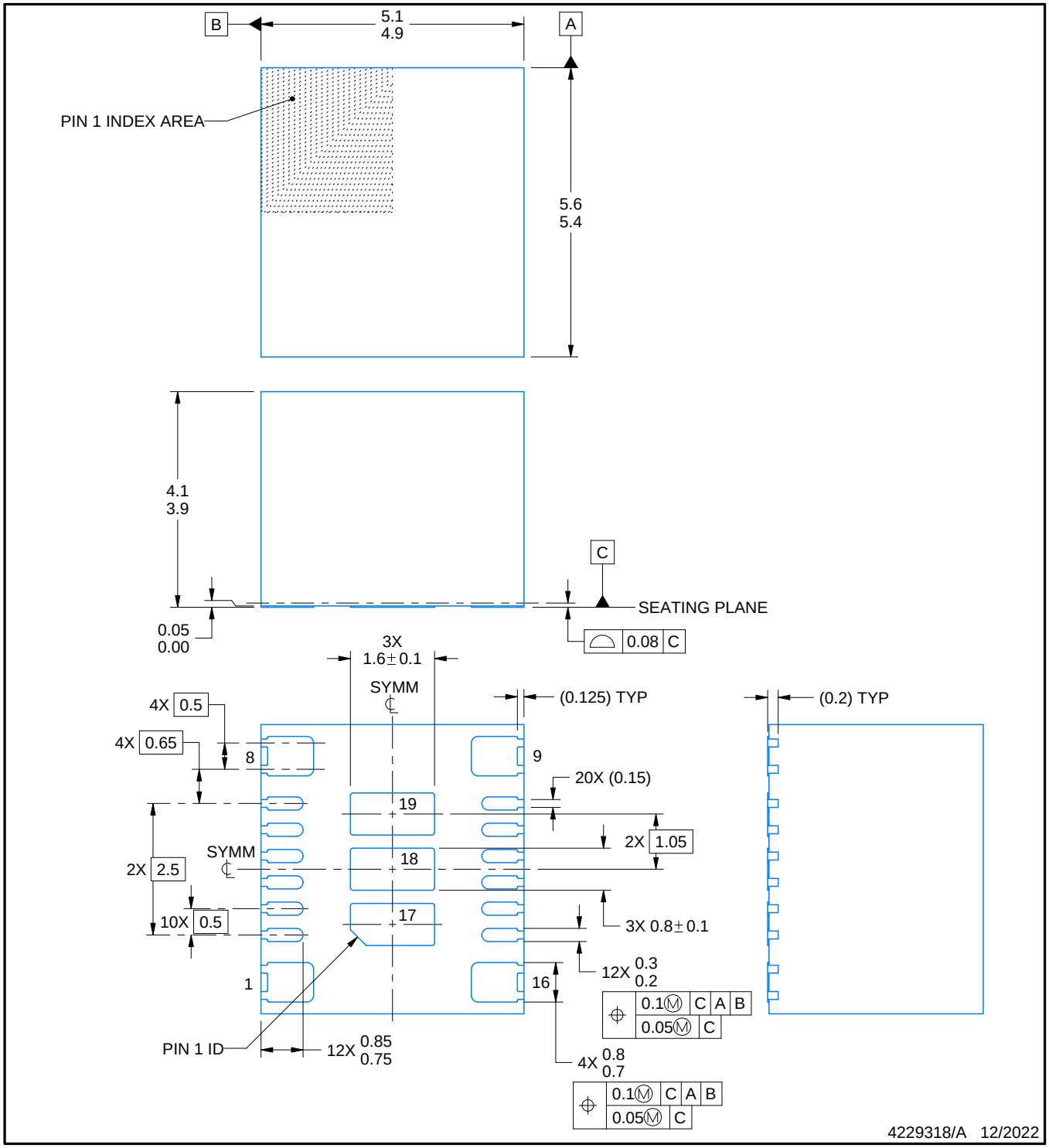
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

PACKAGE OUTLINE

RCG0019A

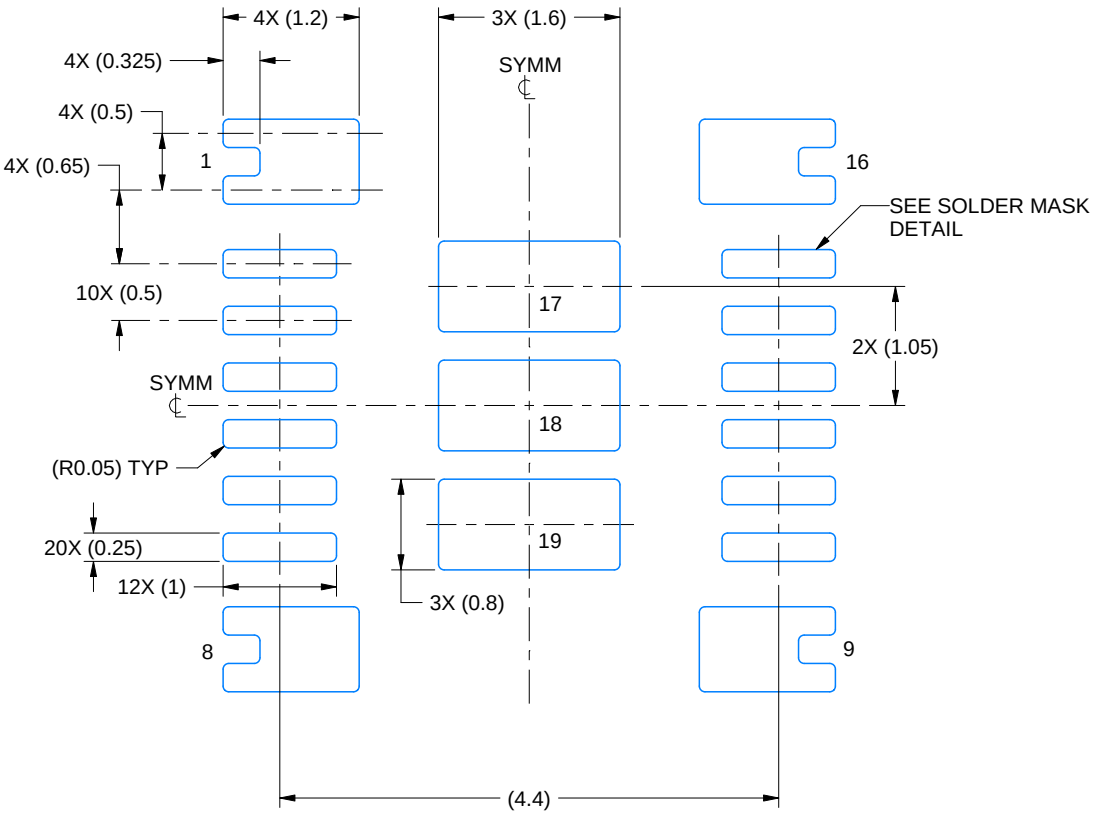
B3QFN - 4.1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

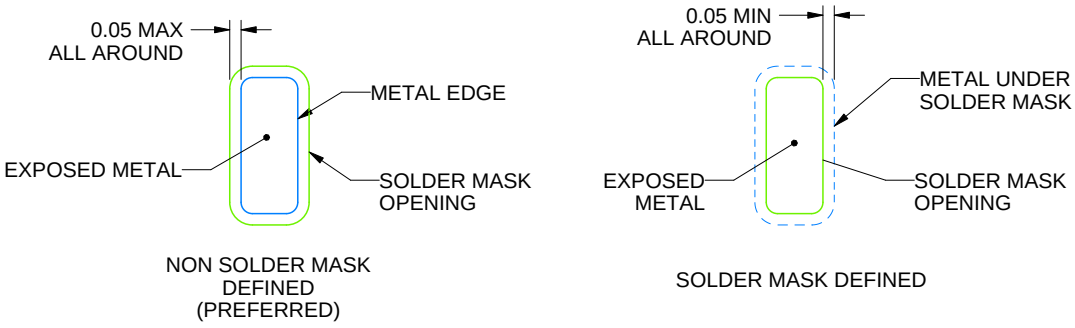


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 15X



SOLDER MASK DETAILS
NOT TO SCALE

4229318/A 12/2022

NOTES: (continued)

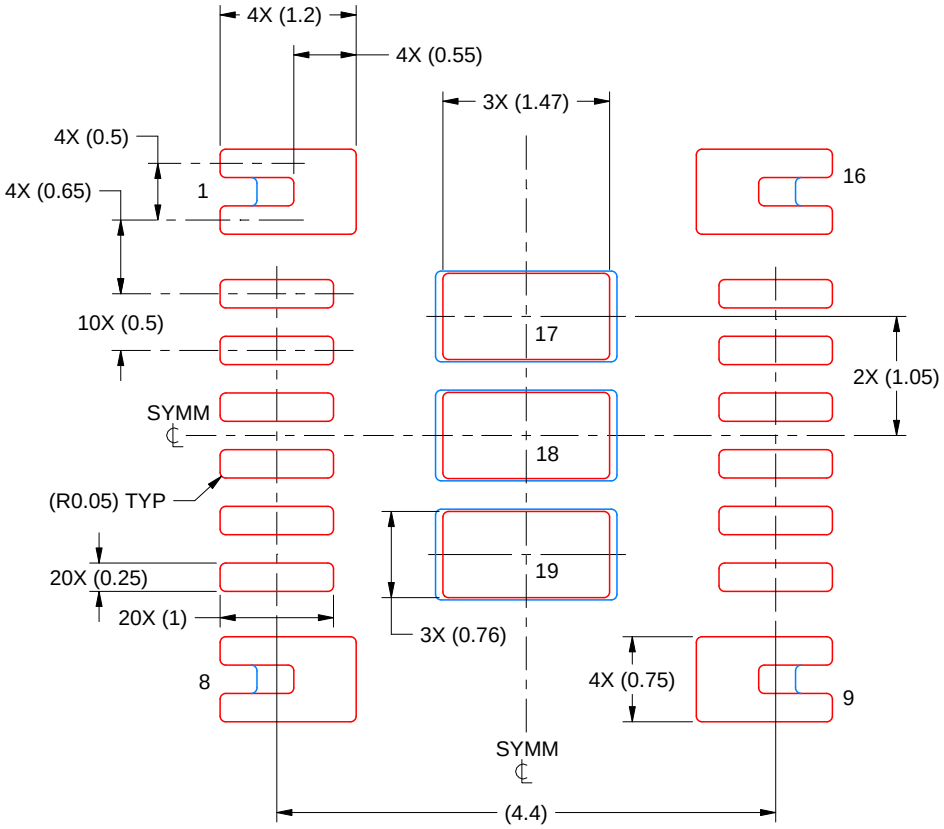
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RCG0019A

B3QFN - 4.1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 15X

PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
PADS 1, 8, 9 & 16: 90%
PADS 17, 18 & 19: 82%

4229318/A 12/2022

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司