

TPS61289 23V_{LOW}、25V_{HIGH}、20A 双向降压/升压转换器

1 特性

- V_{LOW} 电压范围：0.5V 至 23V
 - 最小 V_{LOW} 电压由 V_{LOW}/V_{HIGH} 比和频率确定。
- V_{HIGH} 电压范围：4.5V 至 25V
- 引脚可选双向降压或升压模式
- 降压/升压强制 PWM 模式运行
- 较高的效率和功率容量
 - 可编程电流限制：5A 至 20A
 - 集成式 8.5mΩ 高侧 MOSFET
- 开关频率
 - 当 V_{LOW} > 1.7V 时，F_{SW} 250kHz
 - 当 V_{LOW} < 1.5V 时，F_{SW} 降至 100kHz
 - 当 V_{LOW} < 0.5V 时，F_{SW} 低至 50kHz
 - 200mV 迟滞可防止频率抖动
- 同步外部时钟功能
- 丰富的保护特性
 - 27V 时的 V_{HIGH} 过压保护
 - 3.1V 时的 V_{HIGH} 欠压保护
 - 2.15V 时的 V_{CC} 欠压保护
 - 精密 EN/UVLO 阈值
 - 逐周期过流保护
 - 热关断
- 2.5mm × 3.0mm VQFN 14 HotRod™ Lite 封装

2 应用

- 电池测试系统 (BTS)
- 超级电容或备用电池电源转换器
- USB Type-C® 电力输送

3 说明

TPS61289 是一款双向降压/升压同步转换器，集成了高侧同步整流器 MOSFET，并使用一个外部低侧 MOSFET。可以使用 MODE 引脚将 TPS61289 配置为降压或升压转换器。TPS61289 可支持 20A 开关电流，V_{HIGH} 电压支持高达 25V。最小 V_{LOW} 电压由 V_{LOW}/V_{HIGH} 比和频率决定，例如，在 V_{HIGH} = 15V 条件下，V_{LOW} 电压可支持低至 0.5V。该器件在效率、散热和解决方案尺寸之间实现了出色的平衡，适用于高功率双向转换。

TPS61289 提供可调节开关电流限值的功能。此外，该器件还提供有 V_{HIGH} 过压和欠压保护、逐周期过流保护和热关断保护。

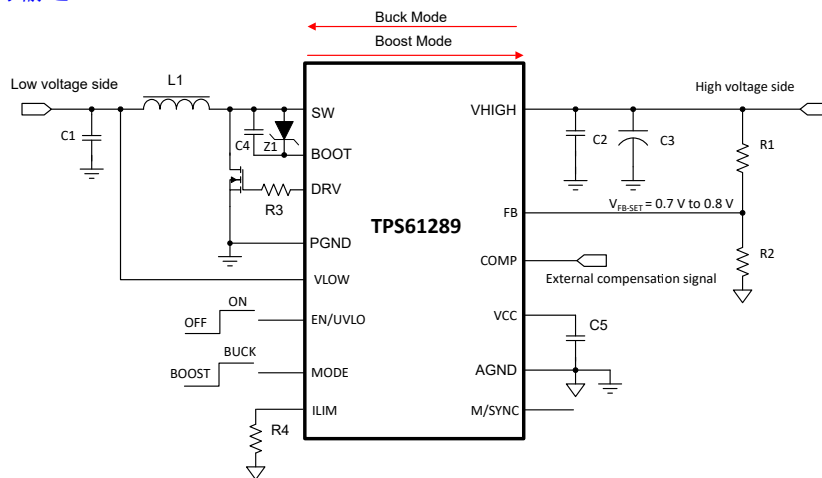
TPS61289 采用 2.5mm × 3.0mm VQFN HotRod™ Lite 封装，尽可能减少了外部元件的数量，因而拥有非常小巧的解决方案尺寸。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TPS61289	VQFN (14)	2.5mm × 3.0mm

(1) 有关详细信息，请参阅节 10。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



典型应用电路



内容

1 特性	1	7 应用和实施	12
2 应用	1	7.1 应用信息.....	12
3 说明	1	7.2 典型应用.....	12
4 引脚配置和功能	3	7.3 电源相关建议.....	17
5 规格	4	7.4 布局.....	17
5.1 绝对最大额定值.....	4	8 器件和文档支持	19
5.2 ESD 等级.....	4	8.1 文档支持.....	19
5.3 建议工作条件.....	4	8.2 接收文档更新通知.....	19
5.4 热性能信息.....	4	8.3 支持资源.....	19
5.5 电气特性.....	5	8.4 商标.....	19
5.6 典型特性.....	7	8.5 静电放电警告.....	19
6 详细说明	8	8.6 术语表.....	19
6.1 概述.....	8	9 修订历史记录	19
6.2 功能方框图.....	8	10 机械、封装和可订购信息	20
6.3 特性说明.....	9		

4 引脚配置和功能

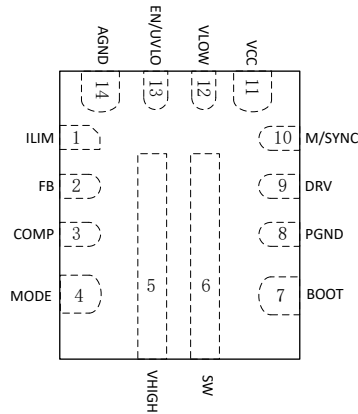


图 4-1. 14 引脚 RZP VQFN 封装 (顶视图)

表 4-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	编号		
ILIM	1	I	可编程开关峰值/谷值电流限制。必须在该引脚和 AGND 引脚之间连接一个外部电阻器。
FB	2	I	对于双向运行，连接到电阻分压器的中心抽头以使 $V_{FB} = 0.7V$ 至 $0.8V$ 。
COMP	3	I	外部环路补偿信号输入引脚。
模式	4	I	模式选择引脚，该引脚不得悬空。 MODE = 逻辑高电平，降压模式。 MODE = 逻辑低电平，升压模式。
VHIG	5	P	高压侧引脚。
SW	6	P	开关节点引脚。该引脚连接到外部低侧功率 MOSFET 的漏极，以及内部高侧 MOSFET 的源极。
BOOT	7	O	高侧 MOSFET 栅极驱动器的电源。必须在此引脚和 SW 引脚之间连接一个 $0.1\mu F$ 至 $1.0\mu F$ 的陶瓷电容器和 $5.6V$ 齐纳二极管。
PGND	8	G	外部低侧 MOSFET 的电源地。外部低侧 MOSFET 的源极必须连接至该引脚。
DRV	9	O	外部低侧 MOSFET 的栅极驱动器输出。
M/SYNC	10	I	当 M/SYNC 引脚短接地或悬空时，器件以内部配置的开关频率工作。当一个有效时钟信号被施加到这个引脚上时，器件的开关频率被强制为外部时钟。
VCC	11	O	内部稳压器的输出。在此引脚和 AGND 之间需要一个大于 $1.0\mu F$ 的陶瓷电容器。
VLOW	12	P	低电压侧引脚。
EN/UVLO	13	I	启用逻辑输入和可编程输入电压欠压锁定 (UVLO) 输入。逻辑高电平可启用器件。逻辑低电平可禁用器件并使其进入关断模式。通过电阻分压器将该引脚连接到电源电压，可以对转换器的启动和关断电平进行编程。该引脚不得悬空，必须进行端接。
模拟地 (AGND)	14	G	模拟信号地。

(1) I = 输入，O = 输出，G = 地，P = 电源。

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

		最小值	最大值	单位
电压	V _{LOW} 、EN/UVLO	-0.3	30	V
电压	SW、V _{HIGH}	-0.3	32	V
电压	BOOT	SW - 0.3	SW+6	V
电压	M/SYNC、MODE、VCC、COMP、FB、DRV、ILIM	- 0.3	7	V
T _J	工作结温	-40	150	°C
T _{stg}	贮存温度	- 65	150	°C

- (1) 超出绝对最大额定值运行可能会对器件造成损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

5.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001，所有引脚 ⁽¹⁾	±2000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JS-002，所有引脚 ⁽²⁾	±500	

- (1) HBM：JEDEC 文档 JEP155 规定：500V HBM 可实现在标准 ESD 控制流程下安全生产

- (2) CDM：JEDEC 文档 JEP157 规定：250V CDM 可实现在标准 ESD 控制流程下安全生产

5.3 建议工作条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
V _{LOW}	V _{LOW} 电压范围			23	V
V _{HIGH}	V _{VHIGH} 电压范围	4.5		25	V
L	有效电感范围		3.3		μH
T _J	工作结温	-40		125	°C

5.4 热性能信息

热指标 ⁽¹⁾		TPS61289	单位
		RZP (VQFN) - 14 引脚	
		标准	
R _{θJA}	结至环境热阻	64.5	°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	41.2	°C/W
R _{θJB}	结至电路板热阻	18.8	°C/W
Ψ _{JT}	结至顶部特征参数	1.4	°C/W
Ψ _{JB}	结至电路板特征参数	18.4	°C/W
R _{θJC(bot)}	结至外壳 (底部) 热阻	不适用	°C/W

- (1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标](#) 应用手册。

5.5 电气特性

$T_J = -40^{\circ}\text{C}$ 至 125°C , $V_{\text{LOW}} = 3.6\text{V}$ 和 $V_{\text{HIGH}} = 18\text{V}$ 。典型值是在 $T_J = 25^{\circ}\text{C}$ 时给出 (除非另有说明)

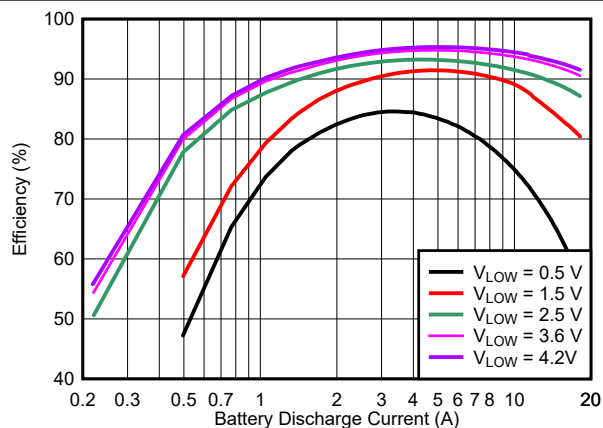
参数		测试条件	最小值	典型值	最大值	单位
电源						
V_{LOW}	V_{LOW} 电压范围				23	V
V_{HIGH}	V_{HIGH} 电压范围		4.5		25	V
$V_{\text{HIGH_UVLO}}$	欠压锁定阈值	$V_{\text{HIGH_UVLO}}$ 上升	3.2	3.4	3.6	V
$V_{\text{HIGH_UVLO}}$	欠压锁定阈值	$V_{\text{HIGH_UVLO}}$ 下降	2.9	3.1	3.3	V
V_{CC}	内部稳压器输出	$I_{\text{VCC}} = 15\text{mA}$		5.1		V
$V_{\text{CC_UVLO}}$	VCC UVLO 阈值	VCC 上升		2.3		V
$V_{\text{CC_UVLO}}$	VCC UVLO 阈值	VCC 下降		2.15		V
$V_{\text{CC_HYS}}$	VCC UVLO 迟滞	VCC 迟滞		0.15		V
$I_{\text{SD_VLOW}}$	流入 VLOW 引脚的关断电流	IC 禁用, $V_{\text{LOW}} = \text{SW} = 2.3\text{V}$ 至 23V , T_J 最高 85°C		1.5	6	μA
$I_{\text{SD_SW}}$	流入 SW 引脚的关断电流	IC 禁用, $V_{\text{LOW}} = \text{SW} = 2.3\text{V}$ 至 23V , T_J 最高 85°C		0.2	4	μA
$I_{\text{FB_LKG}}$	流入 FB 引脚的漏电流				50	nA
逻辑接口						
$V_{\text{EN_H}}$	EN 高电平电压阈值	$V_{\text{CC}} = 5.0\text{V}$			1.15	V
$V_{\text{EN_L}}$	EN 低电平电压阈值	$V_{\text{CC}} = 5.0\text{V}$	0.4			V
$V_{\text{EN/UVLO_RISE}}$	EN/UVLO 上的 UVLO 上升阈值	$V_{\text{CC}} = 5.0\text{V}$	1.20	1.23	1.27	V
$I_{\text{EN/UVLO}}$	EN/UVLO 引脚上的拉电流	$V_{\text{EN/UVLO}} = 1.3\text{V}$	4.4	5	5.6	μA
$V_{\text{MODE_H}}$	MODE 高电平电压阈值	$V_{\text{CC}} = 5.0\text{V}$			1.2	V
$V_{\text{MODE_L}}$	MODE 低电平电压阈值	$V_{\text{CC}} = 5.0\text{V}$	0.4			V
输出						
V_{REF}	FB 引脚上的基准电压	PWM 模式	0.985	1	1.015	V
$V_{\text{HIGH_OVP}}$	V_{HIGH} 过压保护阈值	V_{HIGH} OVP 上升	26	27	28	V
$V_{\text{HIGH_OVP_HYS}}$	V_{HIGH} OVP 保护迟滞			1		V
电源开关						
$R_{\text{DS(on)}}$	高侧 MOSFET 导通电阻	$V_{\text{CC}} = 5.0\text{V}$		8.5		$\text{m}\Omega$
F_{SW}	$V_{\text{LOW}} > 1.7\text{V}$ 时的 F_{SW}	$V_{\text{LOW}} = 3.6\text{V}$		250		kHz
	$0.5\text{V} < V_{\text{LOW}} < 1.5\text{V}$ 时的 F_{SW}	$V_{\text{LOW}} = 1.2\text{V}$		100		kHz
	$V_{\text{LOW}} < 0.5\text{V}$ 时的 F_{SW}	$V_{\text{LOW}} = 0.3\text{V}$		50		kHz
$t_{\text{OFF_min}}$	升压模式下的最短关断时间			90	130	ns
$t_{\text{ON_min}}$	降压模式下的最短导通时间			90	130	ns
t_{DLH}	LS-GATE 关闭到 HS-GATE 开启死区时间			35		ns
t_{DHL}	HS-GATE 关闭到 LS-GATE 开启死区时间			25		ns
I_{LIM}	高钳位谷值电流限值 (升压模式)	$R_{\text{ILIM}} = 20\text{k}\Omega$	17	20	23	A
	低钳位谷值电流限值 (升压模式)			-3.3		A
	高钳位峰值电流限制 (降压模式)	$R_{\text{ILIM}} = 20\text{k}\Omega$	17	20	23	A
	低钳位峰值电流限制 (降压模式)			-1.5		A

$T_J = -40^{\circ}\text{C}$ 至 125°C , $V_{\text{LOW}} = 3.6\text{V}$ 和 $V_{\text{HIGH}} = 18\text{V}$ 。典型值是在 $T_J = 25^{\circ}\text{C}$ 时给出 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
软启动						
t_{SS}	内部基准软启动时间			8		ms
误差放大器						
I_{SINK}	COMP 引脚灌电流	$V_{\text{FB}} = V_{\text{REF}} + 400\text{mV}$, $V_{\text{COMP}} = 1.5\text{V}$		20		μA
I_{SOURCE}	COMP 引脚拉电流	$V_{\text{FB}} = V_{\text{REF}} - 400\text{mV}$, $V_{\text{COMP}} = 1.5\text{V}$		20		μA
V_{COMPH}	COMP 引脚上的高钳位电压	$R_{\text{ILIM}} = 20\text{k}\Omega$, PWM 模式		1.6		V
V_{COMPL}	COMP 引脚上的低钳位电压			0.6		V
G_{EA}	误差放大器跨导	$V_{\text{CC}} = 5.0\text{V}$		180		$\mu\text{A/V}$
同步时钟						
R_{SYNC}	SYNC 引脚的内部下拉电阻器			800		$\text{k}\Omega$
$V_{\text{M/SYNC_H}}$	M/SYNC 高电平电压阈值			1.2		V
$V_{\text{M/SYNC_L}}$	M/SYNC 低电平电压阈值		0.4			V
$T_{\text{SYNC_MIN}}$	同步时钟最小脉冲宽度		50			ns
保护						
T_{SD}	热关断	结温上升		160		$^{\circ}\text{C}$
$T_{\text{SD_HYS}}$	热关断迟滞			20		$^{\circ}\text{C}$

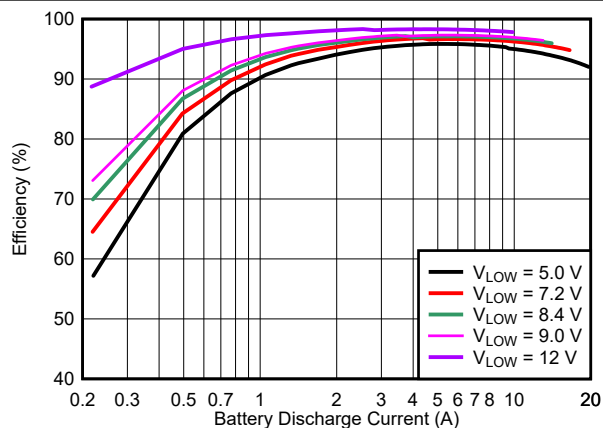
5.6 典型特性

$T_A = 25^\circ\text{C}$ ，效率数据基于 EVM，除非另有说明。



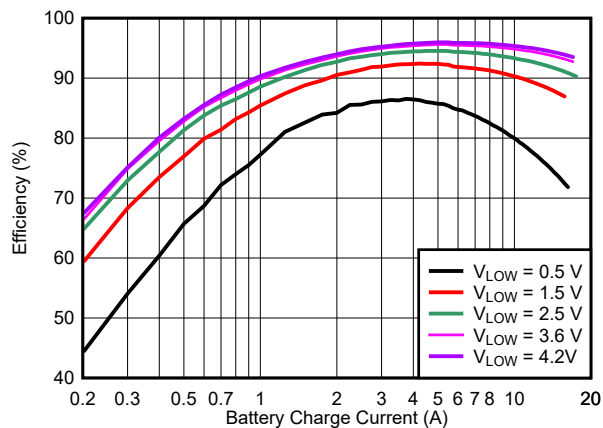
$V_{\text{LOW}} = 0.5\text{V}; 1.5\text{V}; 2.5\text{V}; 3.6\text{V}; 4.2\text{V}$

图 5-1. 效率, $V_{\text{HIGH}} = 15\text{V}$ (升压模式)



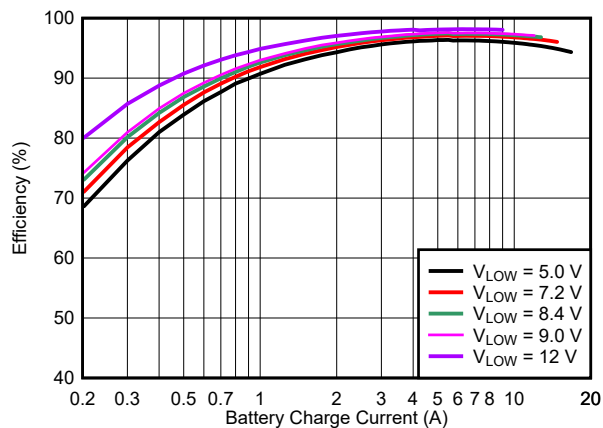
$V_{\text{LOW}} = 5.0\text{V}; 7.2\text{V}; 8.4\text{V}; 9.0\text{V}; 12\text{V}$

图 5-2. 效率, $V_{\text{HIGH}} = 15\text{V}$ (升压模式)



$V_{\text{LOW}} = 0.5\text{V}; 1.5\text{V}; 2.5\text{V}; 3.6\text{V}; 4.2\text{V}$

图 5-3. 效率, $V_{\text{HIGH}} = 15\text{V}$ (降压模式)



$V_{\text{LOW}} = 5.0\text{V}; 7.2\text{V}; 8.4\text{V}; 9.0\text{V}; 12\text{V}$

图 5-4. 效率, $V_{\text{HIGH}} = 15\text{V}$ (降压模式)

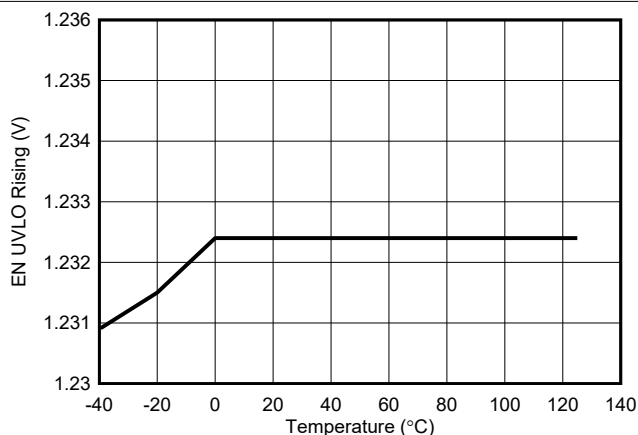


图 5-5. EN/UVLO 上升电压与温度间的关系

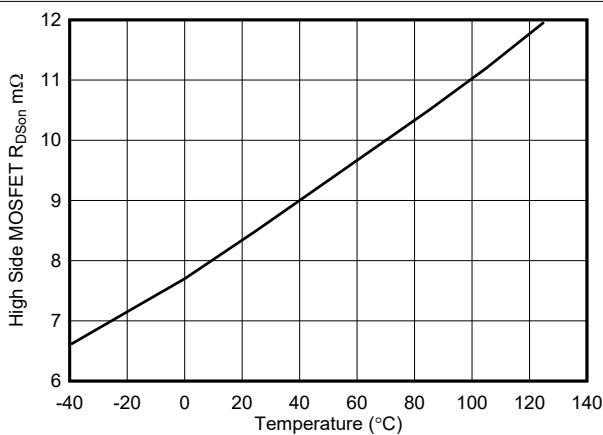


图 5-6. $R_{\text{DS(on)}}$ 与温度间的关系

6 详细说明

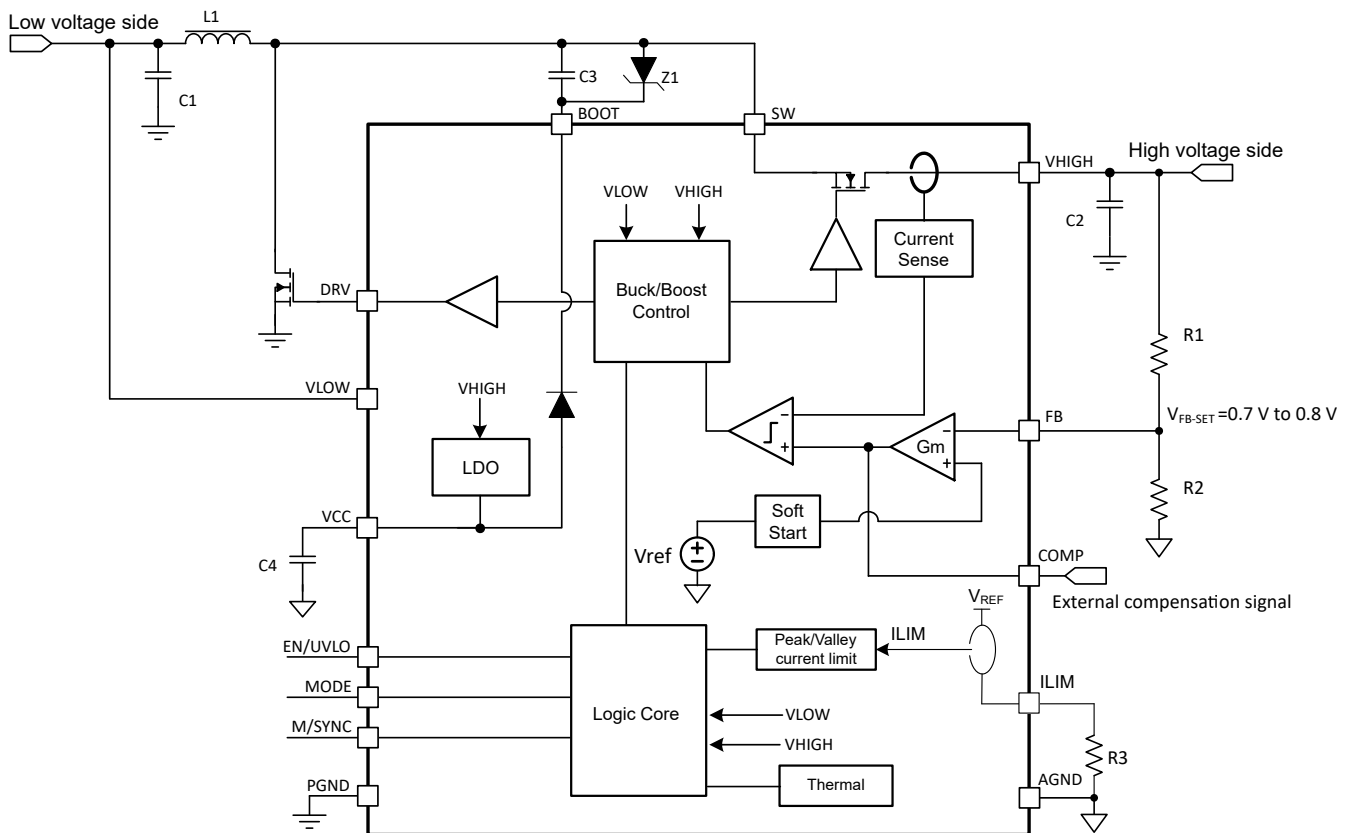
6.1 概述

TPS61289 是一款双向降压/升压同步转换器，集成了高侧同步整流器 MOSFET，并使用一个外部低侧 MOSFET。TPS61289 的低侧栅极驱动器具有 1.5A 拉电流和 2A 灌电流能力。可以使用 MODE 引脚将 TPS61289 配置为降压或升压转换器。TPS61289 可支持 20A 开关电流，VHIGH 电压支持高达 25V。最小 VLOW 电压由 VLOW/VHIGH 比和频率决定，例如，在 VHIGH = 15V 条件下，VLOW 电压可支持低至 0.5V。该器件在效率、散热和解决方案尺寸之间实现了出色的平衡，适用于高功率双向转换。

在升压转换器模式下，TPS61289 使用自适应恒定导通时间谷值电流控制方案。在降压转换器模式下，TPS61289 使用自适应恒定关断时间峰值电流控制方案。在降压或升压运行中，该器件使用强制 PWM 模式。当 VLOW 引脚电压大于 1.7V 时，准恒定开关频率为 250kHz。为了扩大 VLOW/VHIGH 比，当 VLOW 引脚电压小于 1.5V 时，频率降至 100kHz，当 VLOW 引脚电压小于 0.5V 时，频率进一步降至 50kHz。200mV 的迟滞可防止在出现 VLOW 引脚电压噪声时产生频率抖动。

TPS61289 提供可调节开关电流限值的功能。此外，该器件还提供 VHIGH 过压保护、逐周期过流保护和热关断保护。TPS61289 采用 2.5mm x 3.0mm VQFN HotRod™ Lite 封装，尽可能减少了外部元件的数量，因而拥有非常小巧的解决方案尺寸。

6.2 功能方框图



6.3 特性说明

6.3.1 双向运行配置

在双向模式下运行时，FB 引脚必须连接到电阻分压器的中心抽头以使 $V_{FB} = 0.7V$ 至 $0.8V$ ，并且 COMP 引脚连接到外部补偿控制信号以实施 CC/CV 控制。为防止反向电流从 VHIG 侧流向 VLOW 侧，如果 COMP 引脚电压低于 $0.65V$ ，器件不会切换。MODE 引脚可用于选择降压或升压模式，VLOW 必须连接到灌电流/拉电流电源设备，例如锂离子电池。TPS61289 的内部 LDO 始终由 VHIG 引脚供电。在启用 TPS61289 之前，必须向 VHIG 引脚施加高于 V_{HIGH_UVLO} 的有效电压。在设置 VHIG、FB、COMP、VLOW 和 MODE 引脚后启用 TPS61289。

6.3.2 VCC 电源

TPS61289 的内部 LDO 始终由 VHIG 供电，输出 $5.1V$ 的稳压电压，并具有 $15mA$ 输出电流能力。VCC 引脚和 GND 引脚之间必须连接有一个陶瓷电容器，以稳定 VCC 电压并对 VCC 引脚上的噪声进行去耦。该陶瓷电容器的值必须大于 $1\mu F$ 。推荐使用电介质等级为 X7R 或 X5R、额定电压高于 $10V$ 的陶瓷电容器。

6.3.3 VHIG 和 VCC 欠压锁定 (UVLO)

TPS61289 具有 V_{HIGH_UVLO} 和 V_{CC_UVLO} 功能。当 VHIG 引脚上的下降电压触发 V_{HIGH_UVLO} 的下降阈值（通常为 $3.1V$ ）时，这些锁定功能将禁止器件切换。当 VCC 引脚上的下降电压触发 V_{CC_UVLO} 的阈值（通常为 $2.3V$ ）时，这些功能也会禁用器件。当 VHIG 和 VCC 引脚上的上升电压超过 V_{HIGH_UVLO} 和 V_{CC_UVLO} 的上升阈值时，该器件可正常工作。

6.3.4 使能和可编程 EN/UVLO

TPS61289 具有双功能使能和欠压锁定 (UVLO) 电路。当 VHIG 引脚和 VCC 引脚上的电压高于 UVLO 上升阈值且 EN/UVLO 引脚拉至 $1.15V$ 以上但低于使能 EN/UVLO 阈值 $1.23V$ 时，TPS61289 被启用，但仍处于待机模式。

EN/UVLO 引脚具有精确的 UVLO 电压阈值，可支持具有迟滞的可编程输入欠压锁定。当 EN/UVLO 引脚电压大于 $1.23V$ 的 UVLO 阈值时，TPS61289 将被启用并执行开关操作。迟滞电流 I_{UVLO_HYS} 从 EN/UVLO 引脚流出，提供的迟滞可防止输入电压缓慢变化时出现噪声引起的开/关抖动。输入电压可以是 VLOW 或 VHIG 引脚的电压。

使用图 6-1 中所示的电阻分压器，可使用方程式 1 计算导通阈值。

$$V_{IN(UVLOON)} = V_{UVLO} \times \left(1 + \frac{R1}{R2}\right) \quad (1)$$

其中

- V_{UVLO} 是 EN/UVLO 引脚上 $1.23V$ 的 UVLO 阈值。
- V_{IN} 可以是 VLOW 或 VHIG 引脚的电压。

UVLO 导通阈值和关断阈值之间的迟滞由 EN/UVLO 电阻分压器中的上电阻器设置，可通过方程式 2 计算。

$$\Delta V_{IN(UVLO)} = I_{UVLO_HYS} \times R1 \quad (2)$$

其中

- 当 EN/UVLO 引脚上的电压高于 V_{UVLO} 时， I_{UVLO_HYS} 为 EN/UVLO 引脚流出的拉电流。

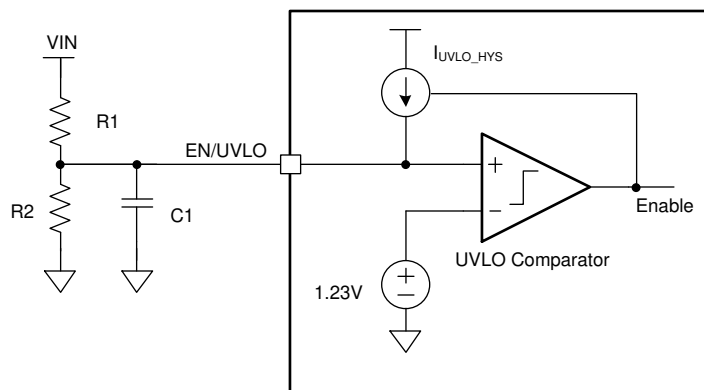


图 6-1. EN/UVLO 引脚上具有电阻分压器的可编程 UVLO

将 NMOSFET 与电阻分压器配合使用，用户可实现逻辑使能和可编程 UVLO，如图 6-2 所示。EN 逻辑高电平必须大于使能阈值加上 NMOSFET Q1 的 V_{th} 。Q1 还消除了关断模式下从 VIN 通过 UVLO 电阻分压器接地的漏电流。

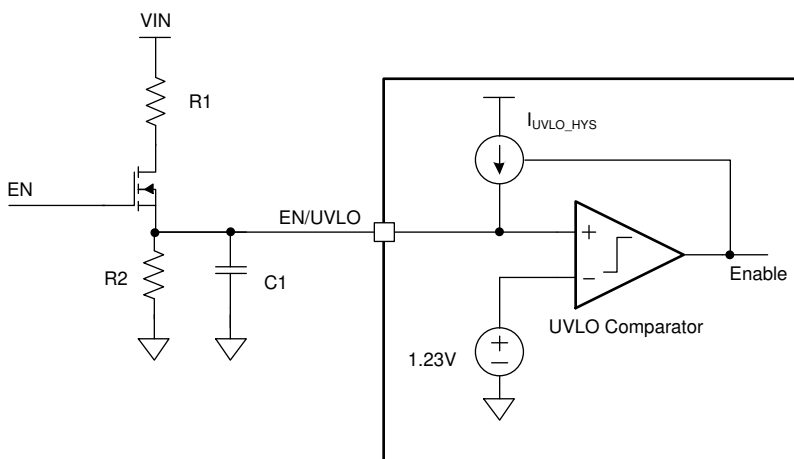


图 6-2. 逻辑使能和可编程 UVLO

6.3.5 开关频率

TPS61289 以准恒定频率脉宽调制 (PWM) 模式运行。根据 VLOW 电压与 VHIGH 电压之比，电路可预测开关周期所需的导通或关断时间。

当 VLOW 引脚电压高于 1.7V 时，TPS61289 在 250kHz 的开关频率下运行。当 VLOW 电压低于 1.5V 时，频率从 250kHz 变为 100kHz，当 VLOW 电压升至 1.7V 以上时，频率从 100kHz 变为 250kHz。当 VLOW 电压低于 0.5V 时，频率从 100kHz 变为 50kHz，当 VLOW 电压升至 0.7V 以上时，频率从 50kHz 变为 100kHz，以提高效率并扩大降压/升压比。200mV 的迟滞可防止在出现 VLOW 引脚电压噪声时产生频率抖动。

6.3.6 可编程开关峰值和谷值电流限制

TPS61289 具有内部逐周期电流限制，可防止意外施加大开关电流。

在升压模式下，TPS61289 采用逐周期谷值电流限制方法。在关断期间，通过检测集成高侧 MOSFET 上的压降进行电流限值检测。一旦开关谷值电流触发限制阈值，高侧 MOSFET 就会立即关闭。开关谷值电流限制可通过 ILIM 引脚与地之间的电阻器进行设置。谷值电流限制与电阻间的关系如方程式 3 所示。

$$I_{\text{Valley}}(\text{A}) = \frac{400\text{k}}{R_{\text{LIM}}(\text{k})} \quad (3)$$

其中

- R_{LIM} 是 ILIM 引脚和 AGND 引脚之间的电阻。
- I_{Valley} 是开关谷值电流限制。

例如，如果 R_{LIM} 为 $20\text{k}\Omega$ ，则升压模式下的谷值电流限制为 20A。ILIM 引脚不能悬空或连接到 VCC。

在降压模式下，TPS61289 采用逐周期谷值电流限制方法。在导通期间，通过检测集成高侧 MOSFET 上的压降进行电流限值检测。一旦开关峰值电流触发限制阈值，高侧 MOSFET 就会立即关闭。开关峰值电流限制可通过 ILIM 引脚与地之间的电阻器进行设置。峰值电流限制与电阻之间的关系如方程式 4 所示。

$$I_{\text{Peak}}(\text{A}) = \frac{400\text{k}}{R_{\text{LIM}}(\text{k})} \quad (4)$$

其中

- R_{LIM} 是 ILIM 引脚和 AGND 引脚之间的电阻。
- I_{Peak} 是开关峰值电流限值。

例如，如果 R_{LIM} 为 $20\text{k}\Omega$ ，则降压模式下的峰值电流限制为 20A。ILIM 引脚不能悬空或连接到 VCC。

6.3.7 外部时钟同步

TPS61289 可与施加到 M/SYNC 引脚的外部时钟信号同步，适用于噪声敏感型或多相应用。如果向 M/SYNC 引脚施加外部时钟信号，则器件开关频率会强制与外部时钟同步。外部时钟频率必须在 250kHz 的 $\pm 20\%$ 范围内。M/SYNC 引脚上的外部时钟必须具有小于 0.4V 的低电平电压和大于 1.2V 的高电平电压。有效的同步时钟信号必须大于 50ns 宽，并且在同步之前至少有 4 个连续时钟。

6.3.8 VHIGH 过压保护

TPS61289 具有 VHIGH 过压保护功能，可在外部反馈电阻分压器组装有误时保护器件。当 VHIGH 电压高于典型值 27V 时，器件会停止开关。一旦 VHIGH 电压降至低于 OVP 阈值 1V，器件将再次恢复运行。

6.3.9 热关断

实施了热关断功能，以防止因过热和功率耗散而造成损坏。通常，当结温超过 160°C (典型值) 时，就会发生热关断。如果触发了热关断，器件将停止开关，并在结温降至 140°C (典型值) 以下时恢复。

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

7.1 应用信息

TPS61289 是一款双向降压/升压同步转换器，集成了高侧同步整流器 MOSFET，并使用一个外部低侧 MOSFET。可以使用 MODE 引脚将 TPS61289 配置为降压或升压转换器。TPS61289 可支持 20A 开关电流，VHIGH 电压支持高达 25V。最小 VLOW 电压由 VLOW/VHIGH 比和频率决定，例如，在 VHIGH = 15V 条件下，VLOW 电压可支持低至 0.5V。

当需要电流从高压侧流向低压侧时，TPS61289 以降压模式运行。当需要电流从低压侧流向高压侧时，也可选择在升压模式下工作。这使得 TPS61289 适用于高电流电池测试系统，此类系统需要电池充电和放电欠流和电压环路控制信号。可充电电池在测试系统中的使用越来越广泛。要初始化可充电电池，需要多个充电和放电周期。在这个过程中，必须准确地控制电池的电流和电压。此设计并未充分考虑精度要求，仅侧重于显示充电和放电功能。

7.2 典型应用

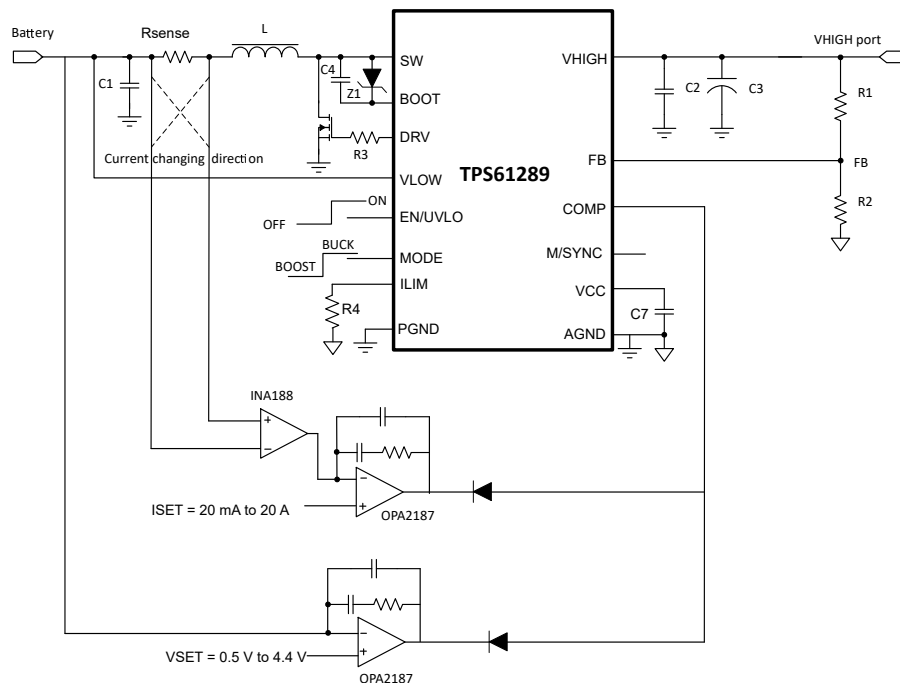


图 7-1. TPS61289 电池测试系统简化原理图

7.2.1 设计要求

表 7-1. 设计参数

设计参数	示例值
VLOW 电压范围	0.5V 至 4.4V
VHIGH 电压	15V
最大充电电流	15A
最大放电电流	15A

7.2.2 详细设计过程

7.2.2.1 自举电容器选型

BOOT 和 SW 引脚之间的自举电容器提供栅极电流，以在每个周期的导通期间为高侧 FET 器件栅极充电。栅极电流还为自举电容器提供电荷。自举电容器的建议值为 $0.1\ \mu\text{F}$ 至 $1.0\ \mu\text{F}$ 。 C_{BOOT} 必须为高品质、低 ESR 陶瓷电容器，置于器件引脚上，尽量减少布线电感导致的瞬时电压的潜在危害。

7.2.2.2 电感器选型

由于电感器的选型会影响电源运行的稳态、瞬态行为、环路稳定性和降压/升压转换器效率，电感器是开关电源稳压器设计中最重要元件。对于电感器性能而言，三个最重要的规格是电感值、直流电阻和饱和电流。

TPS61289 可与 $2.2\ \mu\text{H}$ 至 $10\ \mu\text{H}$ 的电感器配合使用。 $2.2\ \mu\text{H}$ 电感器通常采用较小或薄型封装，而 $10\ \mu\text{H}$ 电感器则会产生更低的电感器电流纹波。

在没有电流偏置的情况下，电感值的容差可以为 $\pm 20\%$ ，甚至是 $\pm 30\%$ 。当电感器电流接近饱和水平时，其电感可以比 0A 电流时的电感值减少 20% 至 35%，具体取决于电感器供应商对饱和电流的定义。选择电感器时，请验证电感器的额定电流（尤其是饱和电流）是否大于运行期间的峰值电流。

按照 [方程式 5](#) 至 [方程式 7](#) 计算电感器的峰值电流。如需计算最坏情况下的电流，请使用应用的最小输入电压、最大输出电压和最大负载电流。为了留出足够的设计裕度，TI 建议在计算时使用最小开关频率、容差为 -30% 的电感值以及低电源转换效率。

计算电感器直流电流，如[方程式 5](#) 所示。

$$I_{DC} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} \quad (5)$$

其中

- V_{OUT} 是升压模式下的 V_{HIGH} 电压或降压模式下的 V_{LOW} 电压。
- I_{OUT} 是转换器输出电流。
- V_{IN} 是降压模式下的 V_{HIGH} 电压或升压模式下的 V_{LOW} 电压。
- η 是电源转换效率。

按[方程式 6](#) 计算电感器电流峰峰值纹波。

$$I_{PP} = \frac{1}{L \times \left(\frac{1}{V_{OUT} \times V_{IN}} + \frac{1}{V_{IN}} \right) \times f_{SW}} \quad (6)$$

其中

- I_{PP} 是电感器峰峰值纹波。
- L 是电感值。
- f_{SW} 为开关频率。
- V_{OUT} 是升压模式下的 V_{HIGH} 电压或降压模式下的 V_{LOW} 电压。
- V_{IN} 是降压模式下的 V_{HIGH} 电压或升压模式下的 V_{LOW} 电压。

因此，可以通过[方程式 7](#) 来计算电感器的峰值电流 I_{Lpeak} 。

$$I_{Lpeak} = I_{DC} + \frac{I_{PP}}{2} \quad (7)$$

将 TPS61289 的电流限值设置为高于峰值电流 I_{Lpeak} 。然后选择饱和电流高于设定电流限值的电感器。

降压或升压转换器效率取决于电流路径的电阻、与开关 MOSFET 相关的开关损耗和电感器的磁芯损耗。TPS61289 优化了内部低侧开关电阻。但是，整体效率受电感器直流电阻 (DCR)、开关频率下的等效串联电阻 (ESR) 和内芯损耗的影响很大。磁芯损耗与磁芯材料有关，不同的电感器具有不同的磁芯损耗。对于某个电感器，较大的电流纹波会产生更高的 DCR 和 ESR 导通损耗和更高的磁芯损耗。通常，电感器的数据表不提供 ESR 和磁芯损耗信息。如果需要，请咨询电感器供应商以获取详细信息。一般而言，TI 建议使用具有较低 DCR 和 ESR 的电感器。但是，需要在电感器的电感、DCR 和 ESR 电阻以及占位面积之间进行权衡。此外，屏蔽电感器的 DCR 通常高于非屏蔽电感器。[表 7-2](#) 列出了为 TPS61289 推荐的电感器。根据前面的计算和基准评估，验证推荐的电感器是否可以支持用户目标应用。

表 7-2. 建议的电感器

器件型号	L (μH)	DCR MAX (mΩ)	饱和电流 (A)	尺寸 (长 × 宽 × 高 mm)	厂商
XGL1060-332ME	3.3	5.7	26.0	10.0 × 11.3 × 6.0	Coilcraft
XAL1060-222ME	2.2	4.95	32.0	10.0 × 11.3 × 6.0	Coilcraft
CMLE105T-2R2MS-99	2.2	4.5	26.0	10.3 × 11.5 × 4.8	Cyntec

7.2.2.3 MOSFET 选型

所选的外部功率 MOSFET 必须具有能够承受最大 V_{HIGH} 电压和瞬态尖峰 (振铃) 的 V_{DS} 额定值。确定额定电压后，通过在 MOSFET $R_{DS(ON)}$ 和总栅极电荷 (Q_g) 之间进行权衡来选择 MOSFET，以平衡导通损耗和开关损耗。注意死区时间限制，验证低侧和高侧 MOSFET 没有同时导通。添加串联栅极电阻器时要格外小心，因为这可能导致有效死区时间缩短。该器件的 MOSFET 栅极驱动器电流由 VCC 供电。最大栅极电荷受限于 15mA VCC 拉电流限制。此高开关频率设计优先选用无引线封装。

7.2.2.4 VLOW/VHIGH 输出电容器选型

要实现小输出电压纹波，TI 建议使用诸如陶瓷电容器之类的低 ESR 输出电容器。可以使用更高的电容值或与铝电解电容器并联，以改善负载瞬态响应。评估直流偏置下电容器的降额时请小心。偏置可以显著降低电容。在额定电压下，陶瓷电容器可能会损失大部分电容。因此，在额定电压方面应留有余量，以提供足够的有效电容。根据所需的输出电压纹波，使用以下公式计算所需的最小有效电容 C_{OUT} 。

$$V_{ripple_dis} = \frac{(V_{OUT} - V_{IN_MIN}) \times I_{OUT}}{V_{OUT} \times f_{SW} \times C_{OUT}} \quad (8)$$

$$V_{ripple_ESR} = I_{Lpeak} \times R_{C_ESR} \quad (9)$$

其中

- V_{ripple_dis} 是由输出电容器充放电引起的输出电压纹波。
- V_{ripple_ESR} 是由输出电容器的 ESR 导致的输出电压纹波。
- V_{IN_MIN} 是最低输入电压。
- V_{OUT} 是输出电压。
- I_{OUT} 是输出电流。
- I_{Lpeak} 是电感器的峰值电流。
- f_{SW} 为转换器开关频率。
- R_{C_ESR} 是输出电容的 ESR。

备注

直流偏置效应：高电容陶瓷电容器具有直流偏置效应，会对最终的有效电容产生很大影响。因此，必须仔细选择正确的电容器值。额定电容器值和有效电容之间的差异是由封装尺寸和额定电压以及材料引起的。一个具有 10 μF 且额定电压为 10V 的 0805 电容器在输出电压为 5V 时的有效电容可能小于 5 μF 。

7.2.3 应用曲线

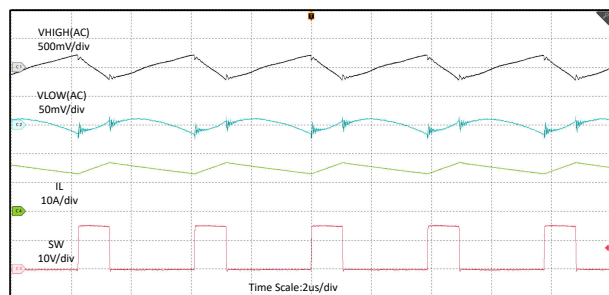

 $V_{LOW} = 3.6V$ $V_{HIGH} = 15V$ $I_{Charge} = 15A$

图 7-2. 降压模式下的开关波形

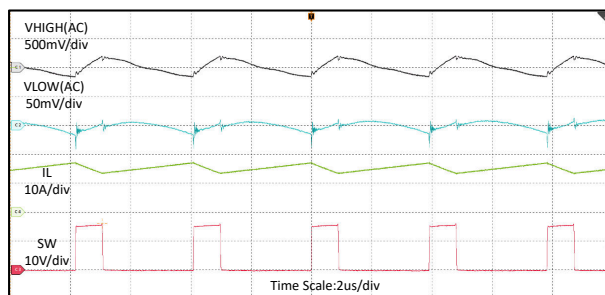

 $V_{LOW} = 3.6V$ $V_{HIGH} = 15V$ $I_{Discharge} = 15A$

图 7-3. 升压模式下的开关波形

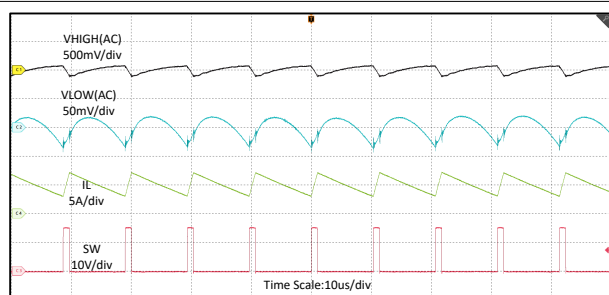

 $V_{LOW} = 1.5V$ $V_{HIGH} = 15V$ $I_{Charge} = 5A$

图 7-4. 降压模式下的开关波形

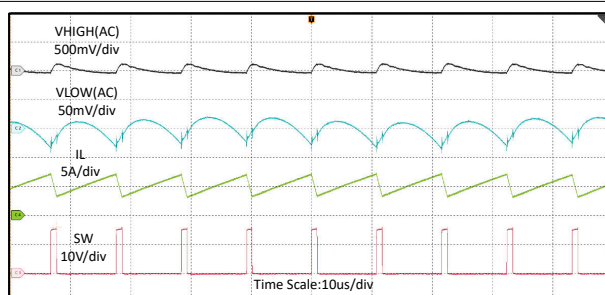

 $V_{LOW} = 1.5V$ $V_{HIGH} = 15V$ $I_{Discharge} = 5A$

图 7-5. 升压模式下的开关波形

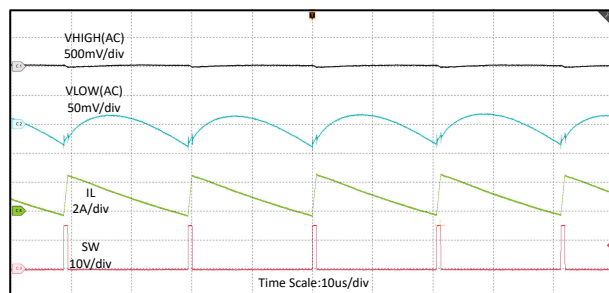

 $V_{LOW} = 0.5V$ $V_{HIGH} = 15V$ $I_{Charge} = 1.0A$

图 7-6. 降压模式下的开关波形

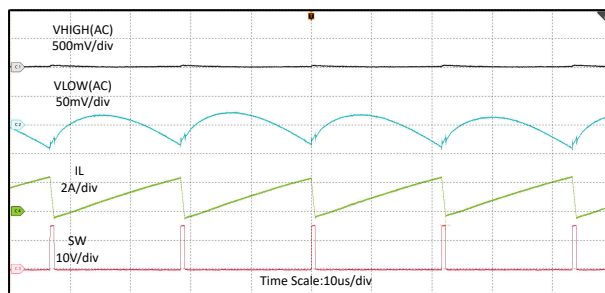

 $V_{LOW} = 0.5V$ $V_{HIGH} = 15V$ $I_{Discharge} = 1.0A$

图 7-7. 升压模式下的开关波形

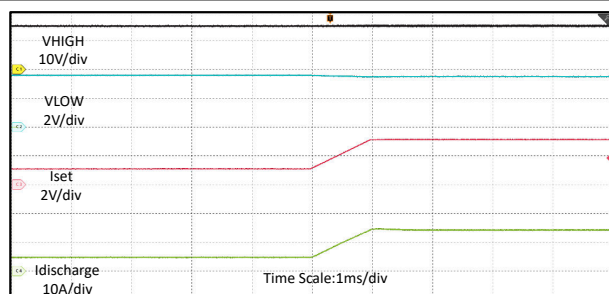

 $V_{LOW} = 3.6V$ $V_{HIGH} = 15V$

图 7-8. 放电电流瞬态 (5A 至 15A)

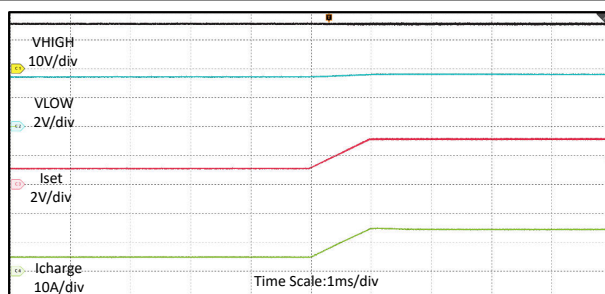

 $V_{LOW} = 3.6V$ $V_{HIGH} = 15V$

图 7-9. 充电电流瞬态 (5A 至 15A)

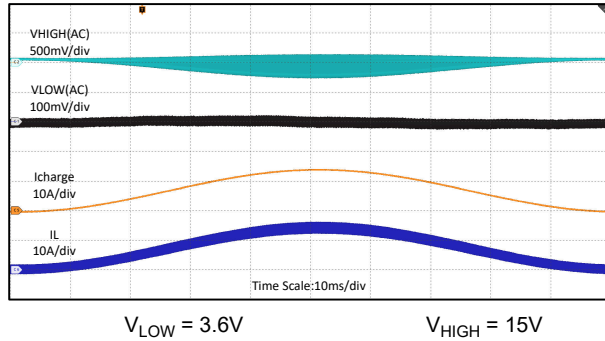


图 7-10. 降压负载扫描 ($I_{\text{Charge}} = 0\text{A}$ 至 15A)

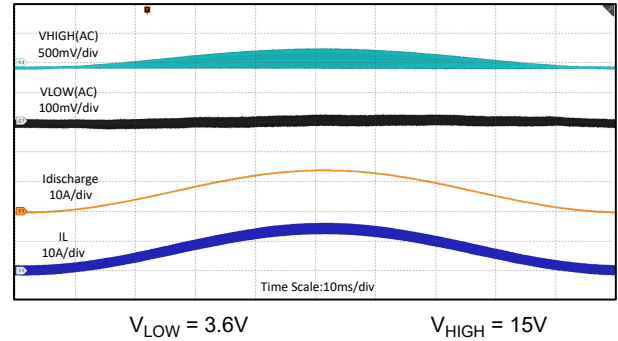


图 7-11. 升压负载扫描 ($I_{\text{Discharge}} = 0\text{A}$ 至 15A)

7.3 电源相关建议

VLOW 和 VHIGH 电源必须经过良好调节。如果电源距离转换器超过几英寸，那么除了陶瓷旁路电容器之外，还需要额外的大容量电容。通常，选择容值为 $47\ \mu\text{F}$ 的电解电容器或钽电容器。

7.4 布局

7.4.1 布局指南

对于所有开关电源，尤其是以高开关频率和高电流运行的开关电源，布局设计是一个重要的设计步骤。如果未仔细布局，稳压器可能会出现不稳定和噪声问题。为了更大限度地提高效率，开关上升和下降时间非常短。为了防止高频噪声（例如 EMI）辐射，高频开关路径的正确布局至关重要。尽量减小连接到 SW 引脚的所有布线的长度和面积，并始终在开关稳压器下方使用接地平面，以更大限度地减少平面间耦合。

此双向降压/升压转换器最关键的电流路径是从外部低侧 MOSFET 到集成高侧 MOSFET，然后到 VHIGH 侧电容器，再返回到外部低侧 MOSFET 的源极。这个高电流路径包含纳秒级上升和下降时间，必须尽可能短以减少寄生电感。因此，VHIGH 侧输出电容不仅必须靠近 VHIGH 引脚，而且还必须靠近外部低侧 MOSFET 的源极引脚，以减少 SW 引脚和 VHIGH 引脚处的尖峰。

PGND 平面和 AGND 平面在 VCC 电容器的端子上连接。因此，由 MOSFET 驱动器和寄生电感引起的噪声不会影响到 AGND 和内部控制电路。

设计布局时还必须充分考虑散热问题，因为这是一款高功率密度器件。可改善封装散热性能的 VLOW、SW 和 VHIGH 必须与大型多边形进行焊接。在网络下方使用散热过孔可以提高热性能。

7.4.2 布局示例

底层是大接地平面 GND。

VLOW- 平面、VHIGH- 平面和 PGND 网络均通过顶层上的过孔连接到接地平面。

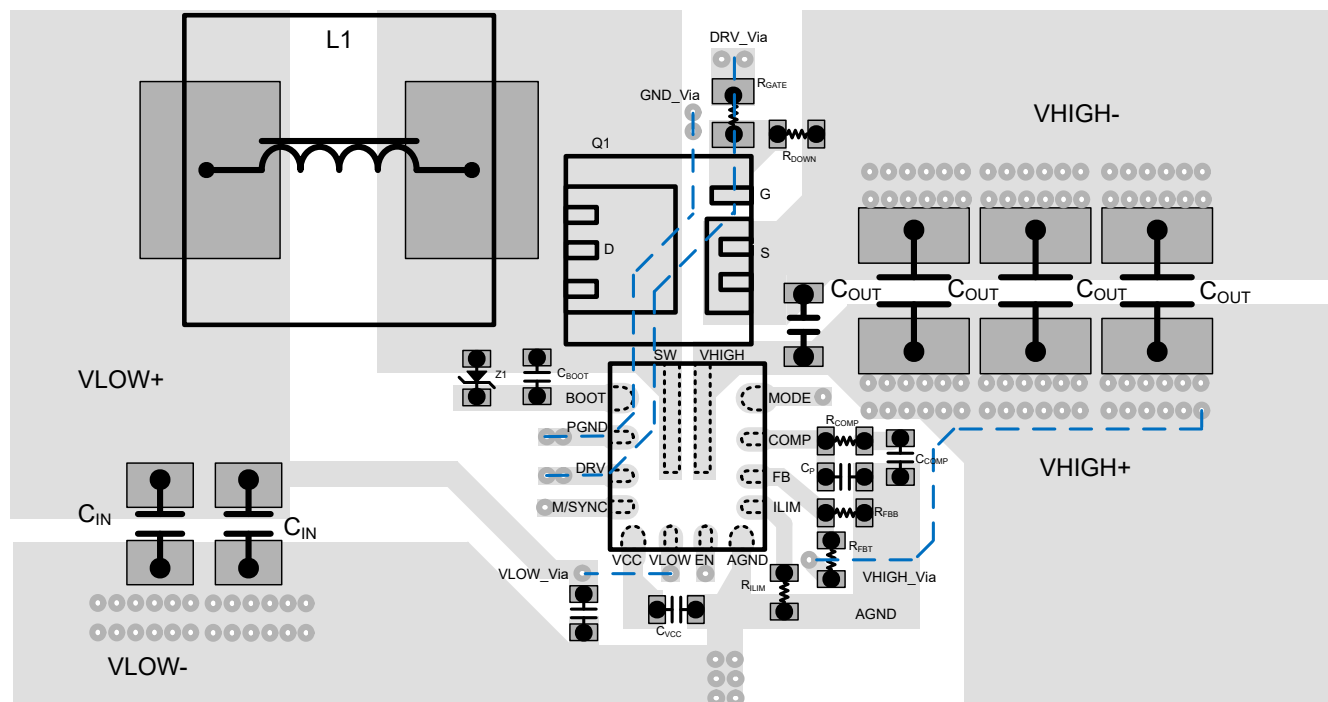


图 7-12. 布局示例

7.4.2.1 散热注意事项

在正常工作条件下，最大 IC 结温必须限制为 125°C。计算允许的最大耗散 $P_{D(max)}$ ，并使实际功率损耗小于或等于 $P_{D(max)}$ 。最大功率耗散限值使用[方程式 10](#) 来确定。

$$P_{D(\max)} = \frac{125 - T_A}{R_{\theta IA}} \quad (10)$$

其中

- T_A 是应用的最高环境温度。
- $R_{\theta JA}$ 是热性能信息表中给出的结至环境热阻。

TPS61289 采用耐热增强型 VQFN 封装。封装的实际结至环境热阻在很大程度上取决于 PCB 类型、布局和散热焊盘连接。使用厚 PCB 铜并将散热焊盘焊接到大接地平面可提高热性能。增加连接 IC 周围顶层和底层接地层的过孔数量（无阻焊层）也可以增强热性能。

8 器件和文档支持

8.1 文档支持

8.1.1 相关文档

8.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com.cn 上的器件产品文件夹。点击右上角的 *提醒我* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

8.4 商标

HotRod™ and TI E2E™ are trademarks of Texas Instruments.

USB Type-C® is a registered trademark of USB Implementers Forum.

所有商标均为其各自所有者的财产。

8.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (December 2023) to Revision A (January 2024)	Page
• 将器件状态从“预告信息”更改为“量产数据”	1

10 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TPS61289RZPR	ACTIVE	VQFN-HR	RZP	14	3000	RoHS & Green	SN	Level-2-260C-1 YEAR	-40 to 125	S61289	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBsolete: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

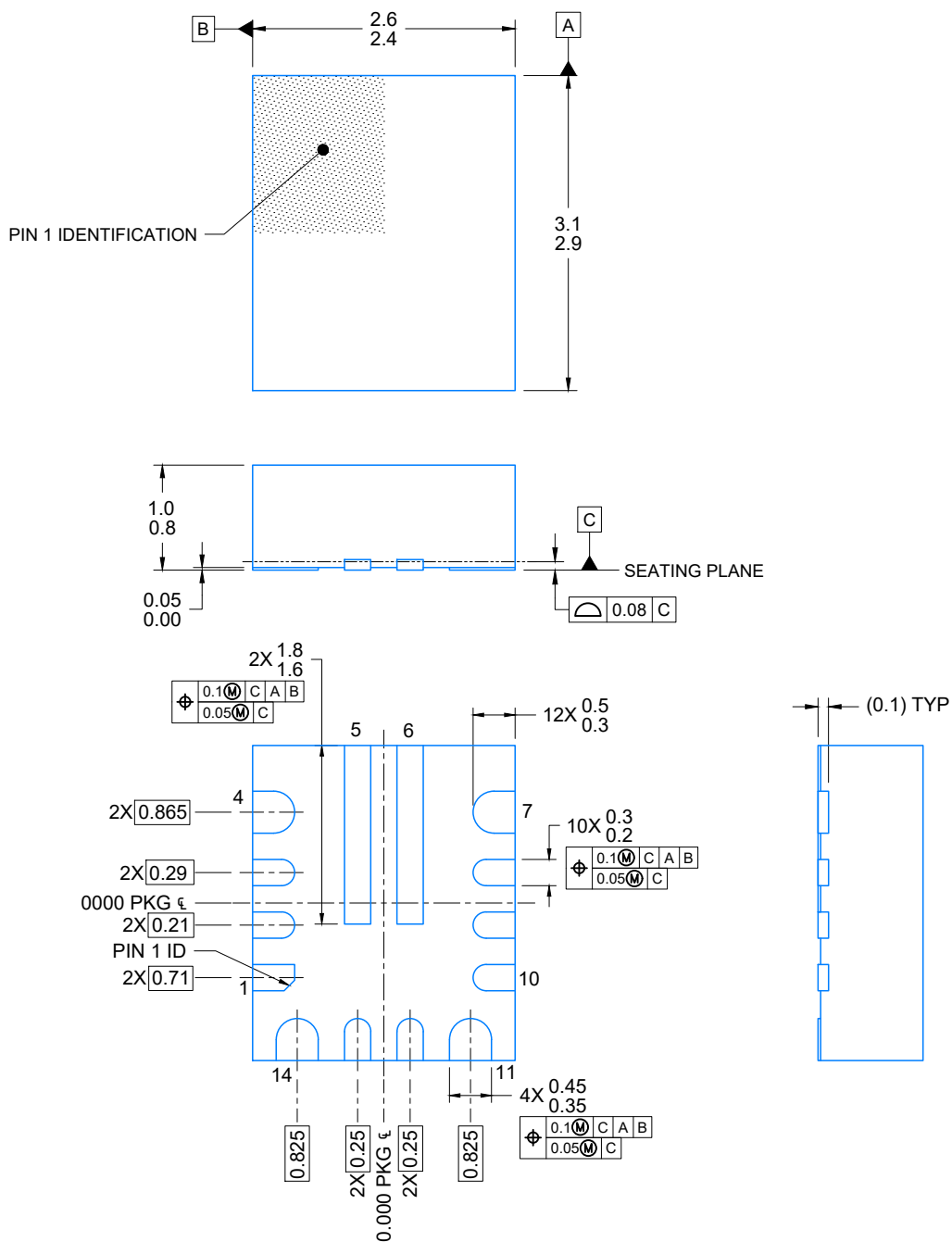
(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

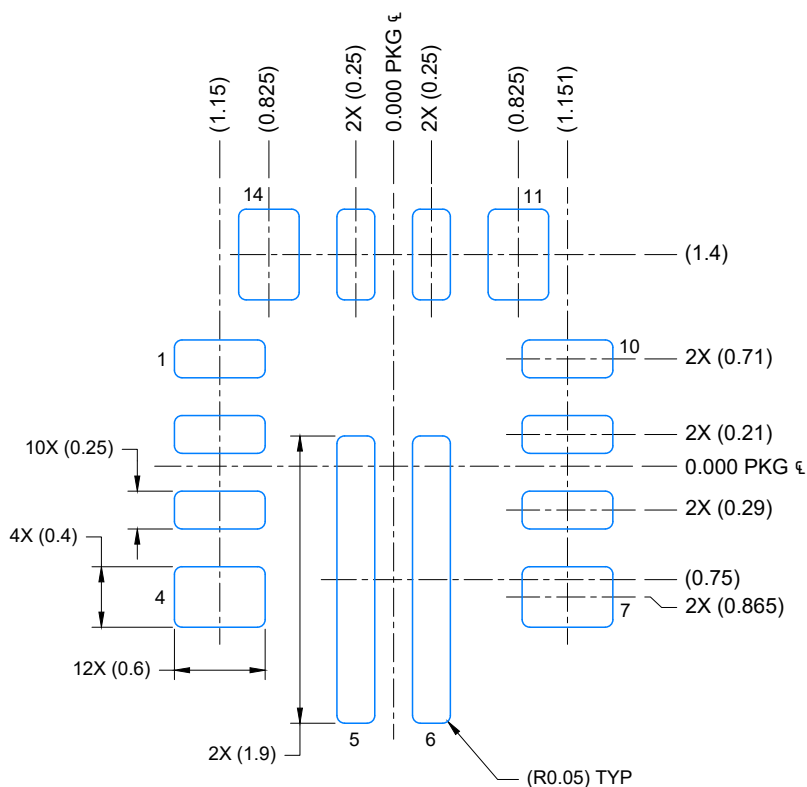
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.



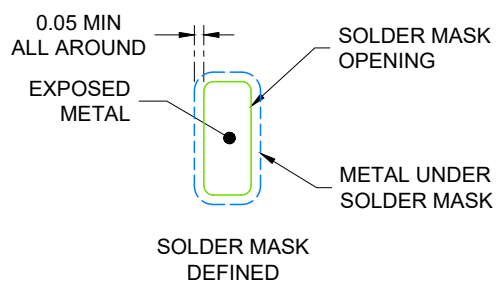
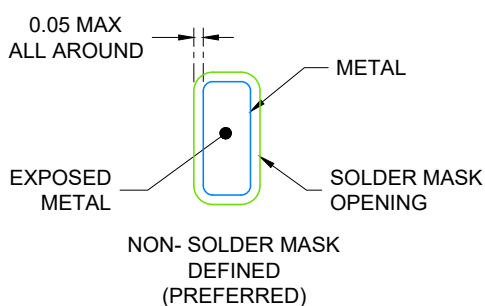
4228448/A 02/2022

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



SOLDER MASK DETAILS
NOT TO SCALE

4228448/A 02/2022

NOTES: (continued)

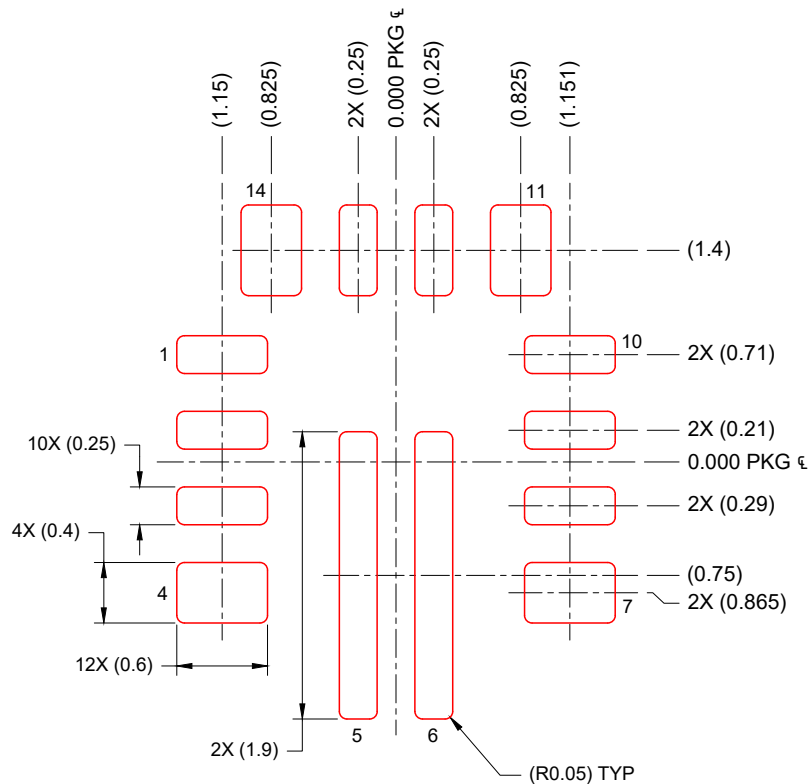
3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
4. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

RZP0014A

VQFN-HR - 1 mm max height

PLASTIC QUAD FLATPACK-NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE: 20X

4228448/A 02/2022

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司