

TMUX2889 具有 1.8V 逻辑和低 Ron、超出电源电压 5V 的断电保护开关

1 特性

- 电源电压范围：1.8V 至 5.5V
- 超出电源电压的信号范围：-5.5 V to 5.5 V
- 大电流支持：>1A (最大值)
- 超低导通电阻：0.2Ω
- 低导通电阻平坦度：1mΩ
- 低 THD+N：0.001% (-100dB)
- 40°C 至 +125°C 工作温度
- 断电保护
- 过热保护
- 兼容 1.8V 逻辑电平
- 失效防护逻辑
- 先断后合开关

2 应用

- 陆地移动无线电
- 国防无线电
- 超声波燃气流量变送器
- 智能给药
- 模拟输入模块
- 工业模块检测
- RS485/232

3 说明

TMUX2889 是互补金属氧化物半导体 (CMOS) 多路复用器，具有两个独立可选的 2:1 单刀双掷 (SPDT) 开关通道。此器件使用单电源 (1.6V 至 5.5V)，但可传递超出电源电压 (-5.5 V to 5.5 V) 的双向模拟和数字信号。

TMUX2889 还具有高达 ± 5.5 V 的断电保护功能，即使在没有电源电压 ($V_{DD} = 0V$) 的情况下也能隔离开关。如果没有该保护功能，开关上的任意电压均可通过内部 ESD 二极管为电源轨进行反向供电，从而对系统的其余部分造成潜在损坏。

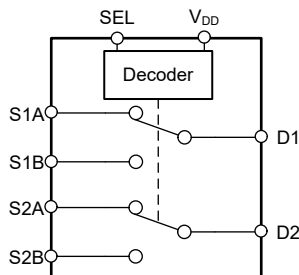
由于具有 0.001% 的 THD+N 和 1mΩ 的 R_{ON} 平坦度，TMUX2889 非常适合传递精密模拟信号和音频信号，并且不会增加失真。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TMUX2889	YBH (DSBGA, 9)	1.6mm x 1.6mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



TMUX2889 方框图



内容

1 特性	1	7.9 THD + 噪声.....	16
2 应用	1	7.10 电源抑制比 (PSRR).....	16
3 说明	1	7.11 电荷注入.....	17
4 修订历史记录	2	7.12 带宽.....	17
5 引脚配置和功能	3	7.13 关断隔离.....	18
6 规格	4	7.14 串扰.....	19
6.1 绝对最大额定值.....	4	8 详细说明	20
6.2 ESD 等级.....	4	8.1 功能方框图.....	20
6.3 热性能信息.....	5	8.2 真值表.....	20
6.4 建议运行条件.....	5	8.3 特性说明.....	20
6.5 源极或漏极持续电流.....	5	9 应用和实施	22
6.6 电气特性.....	6	9.1 应用信息.....	22
6.7 开关特性.....	7	9.2 典型应用.....	22
6.8 典型特性.....	8	9.3 电源相关建议.....	23
7 参数测量信息	12	9.4 布局.....	23
7.1 导通电阻.....	12	10 器件和文档支持	26
7.2 导通漏电流.....	12	10.1 接收文档更新通知.....	26
7.3 关断漏电流.....	13	10.2 支持资源.....	26
7.4 断电漏电流.....	13	10.3 商标.....	26
7.5 t_{ON} (VDD) 和 t_{OFF} (VDD) 时间.....	14	10.4 静电放电警告.....	26
7.6 转换时间.....	14	10.5 术语表.....	26
7.7 先断后合.....	15	11 机械、封装和可订购信息	26
7.8 传播延迟.....	15	11.1 Mechanical Data.....	27

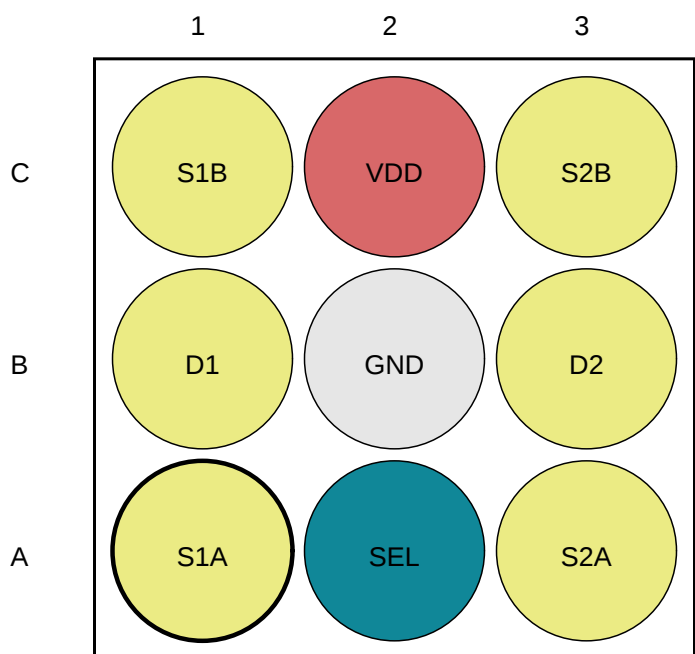
4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (June 2023) to Revision A (July 2023)

	Page
• 将数据表的状态从 <i>预告信息</i> 更改为 <i>量产数据</i>	1

5 引脚配置和功能



Not to scale

图 5-1. YBH 封装，9 焊球 DSBGA (底视图，凸点面朝上)

图例	
Power	输入
输入或输出	接地

表 5-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
编号	名称		
A1	S1A	I/O	源极引脚 1A。可以是输入或输出。
A2	SEL	I	逻辑控制输入。根据表 8-1 控制开关连接。
A3	S2A	I/O	源极引脚 2A。可以是输入或输出。
B1	D1	I/O	漏极引脚 1。可以是输入或输出。
B2	GND	GND	接地 (0V) 基准
B3	D2	I/O	漏极引脚 2。可以是输入或输出。
C1	S1B	I/O	源极引脚 1B。可以是输入或输出。
C2	VDD	P	正电源。该引脚是正电源电势最高的引脚。为了可靠运行，在 VDD 和 GND 之间连接一个 0.1μF 至 10μF 的去耦电容器。根据表 8-1 控制开关连接。
C3	S2B	I/O	源极引脚 2B。可以是输入或输出。

(1) I = 输入，I/O = 输入或输出，GND = 接地，P = 电源。

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内（除非另有说明）^{(1) (2)}

		最小值	最大值	单位
V_{DD} 至 GND	电源电压	-0.5	6	V
V_{SEL} 至 GND	逻辑控制输入引脚电压	-0.5	6	V
V_S 或 V_D 至 GND	接地的源极或漏极电压 (S_x 、 D_x)	-7.5	7.5	V
I_{SEL}	逻辑控制输入引脚电流	-30	30	mA
I_S 或 I_D (CONT)	源极或漏极连续电流 (S_x 、 D_x)	$I_{DC} + 10\%$ ⁽³⁾		mA
T_A	环境温度	-55	150	°C
T_{stg}	贮存温度	-65	150	°C
T_J	结温		150	°C
P_{tot}	总功率耗散 ⁽⁸⁾		750	mW

- (1) 超出绝对最大额定值的运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果在建议运行条件之外但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能会影响器件的可靠性、功能性和性能，并缩短器件的寿命。
- (2) 除非另有说明，否则所有电压均以接地为基准。
- (3) 有关 I_{DC} 规格，请参阅源极或漏极连续电流表。
- (4) 对于 WCSP 封装： P_{tot} 会在 T_A 大于 70°C 时以线性方式降低 9.4mW/°C。

6.2 ESD 等级

				值	单位
TMUX2889					
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	所有引脚	±4000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾		±1500	

- (1) JEDEC 文档 JEP155 指出：500V HBM 可实现在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文件 JEP157 指出：250V CDM 可实现在标准 ESD 控制流程下安全生产。

6.3 热性能信息

热指标 ⁽¹⁾		TMUX2889	单位
		(YBH)	
		9 引脚	
$R_{\theta JA}$	结至环境热阻	106	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	0.4	°C/W
$R_{\theta JB}$	结至电路板热阻	31.2	°C/W
Ψ_{JT}	结至顶部特征参数	0.2	°C/W
Ψ_{JB}	结至电路板特征参数	31.1	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	不适用	°C/W

(1) 有关新旧热指标的更多信息, 请参阅[半导体和 IC 封装热指标](#)应用报告。

6.4 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
V_{DD}	正电源电压	1.8 ⁽¹⁾		5.5	V
V_S 或 V_D	信号路径输入/输出电压 (源极或漏极引脚) (S_x , D)	-5.5		5.5	V
V_{SEL} 或 V_{EN}	地址或使能引脚电压	0		5.5	V
I_S 或 $I_D (CONT)$	源极或漏极连续电流 (S_x , D)			I_{DC} ⁽²⁾	A
T_A	环境温度	-40		125	°C

(1) 器件可在 V_{DD} 最小值的 $\pm 10\%$ 到低至 1.6V 的范围内运行。

(2) 有关 I_{DC} 规格, 请参阅[源极或漏极连续电流](#)表。

6.5 源极或漏极持续电流

$V_{DD} = 3.3V$, $GND = 0V$ (除非另有说明)

每通道持续电流 (I_{DC}) ⁽¹⁾				
封装	$T_A = 25^\circ C$	$T_A = 85^\circ C$	$T_A = 125^\circ C$	单位
YBH	1.1	0.87	0.4	A

(1) 请参阅[绝对最大额定值](#)表中的总功率耗散 (P_{tot}) 限制, 必须遵循最大持续电流规格。

6.6 电气特性

$V_{DD} = 3.3V$, $GND = 0V$ (除非另有说明)

$V_{DD} = 3.3V$ 且 $T_A = 25^\circ C$ 时的典型值 (除非另有说明)

参数		测试条件	T _A	最小值	典型值	最大值	单位
模拟开关							
R _{ON}	导通电阻	V _S = -5V 至 +5V I _D = -100mA	25°C	0.15	0.18		Ω
			-40°C 至 +85°C		0.225		Ω
			-40°C 至 +125°C		0.25		Ω
ΔR _{ON}	通道间的导通电阻不匹配	V _S = -5V 至 +5V I _D = -100mA	25°C	0.003	0.035		Ω
			-40°C 至 +85°C		0.04		Ω
			-40°C 至 +125°C		0.06		Ω
R _{ON FLAT}	导通电阻平坦度	V _S = -5V 至 +5V I _D = -100mA	25°C	0.001	0.015		Ω
			-40°C 至 +85°C		0.07		Ω
			-40°C 至 +125°C		0.09		Ω
R _{ON DRIFT}	导通电阻漂移	V _S = 0V , I _S = -100 mA	-40°C 至 +125°C	0.001			Ω/°C
I _{S(POFF)}	源极关断漏电流	V _{DD} = 0V V _S = +5V/0V V _D = 0V/+5V	25°C	0.02			μA
			-40°C 至 +85°C	-0.1		0.1	μA
			-40°C 至 125°C	-2		2	μA
I _{D(POFF)}	漏极关断漏电流	V _{DD} = 0V V _S = +5V/0V V _D = 0V/+5V	25°C	0.02			μA
			-40°C 至 +85°C	-0.1		0.1	μA
			-40°C 至 125°C	-2		2	μA
I _{S(OFF)}	源极关断漏电流 ⁽¹⁾	V _{DD} = 3.3V 开关状态为关断 V _S = +5V/-5V V _D = -5V/+5V	25°C	0.02			μA
			-40°C 至 +85°C	-0.1		0.1	μA
			-40°C 至 125°C	-1		1	μA
I _{S(ON)} I _{D(ON)}	通道导通漏电流 ⁽²⁾	V _{DD} = 3.3V 开关状态为导通 V _S = V _D = ±5V	25°C	0.02			μA
			-40°C 至 +85°C	-0.1		0.1	μA
			-40°C 至 125°C	-1		1	μA
逻辑输入 (SEL/EN 引脚)							
V _{IH}	逻辑电压高位		-40°C 至 +125°C	1.1		5.5	V
V _{IL}	逻辑电压低位		-40°C 至 +125°C	0		0.6	V
I _{IH}	输入漏电流		-40°C 至 +125°C		1	80	nA
I _{IL}	输入漏电流		-40°C 至 +125°C	-10	-1		nA
C _{IN}	逻辑输入电容		-40°C 至 +125°C		5		pF
电源							
I _{DD}	V _{DD} 电源电流	V _{DD} = 1.6V 至 5.5V 逻辑输入 = 0V、5V 或 V _{DD}	25°C	55	125		μA
			-40°C 至 +85°C			130	μA
			-40°C 至 125°C			140	μA

(1) 当 V_S 为正时, V_D 为负, 或当 V_S 为负时, V_D 为正。

(2) 当 V_S 处于电压电势时, V_D 处于浮动状态, 或当 V_D 处于电压电势时, V_S 处于浮动状态。

6.7 开关特性

$V_{DD} = 3.3V$, $GND = 0V$ (除非另有说明)

$V_{DD} = 3.3V$ 且 $T_A = 25^{\circ}C$ 时的典型值 (除非另有说明)

参数		测试条件	T_A	最小值	典型值	最大值	单位
t_{TRAN}	控制输入的转换时间	$V_S = 3.3V$ $R_L = 50\Omega$, $C_L = 35pF$	$25^{\circ}C$		10	340	us
			$-40^{\circ}C$ 至 $+85^{\circ}C$			490	us
			$-40^{\circ}C$ 至 $+125^{\circ}C$			490	us
t_{BBM}	先断后合延时时间	$V_{DD} = 1.8V$ 至 $2.5V$ $V_S = 3.3V$ $R_L = 50\Omega$, $C_L = 35pF$	$25^{\circ}C$	40		420	us
			$-40^{\circ}C$ 至 $+85^{\circ}C$	40		490	us
			$-40^{\circ}C$ 至 $+125^{\circ}C$	40		490	us
$t_{ON(VDD)}$	器件开通时间 (V_{DD} 至输出)	V_{DD} 上升时间 = $1\mu s$ $R_L = 50\Omega$, $C_L = 35pF$	$25^{\circ}C$		175		us
Q_{INJ}	电荷注入	$V_S = 0V$, $C_L = 100pF$	$25^{\circ}C$		5		pC
O_{ISO}	关断隔离	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 200mV_{RMS}$, $V_{BIAS} = 0V$, $f = 100kHz$	$25^{\circ}C$		-55		dB
X_{TALK}	串扰	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 200mV_{RMS}$, $V_{BIAS} = 0V$, $f = 100kHz$	$25^{\circ}C$		-100		dB
BW	-3dB 带宽	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 200mV_{RMS}$, $V_{BIAS} = 0V$	$25^{\circ}C$		72		MHz
I_L	插入损耗	$R_L = 50\Omega$, $C_L = 5pF$ $V_S = 200mV_{RMS}$, $V_{BIAS} = 0V$, $f = 1MHz$	$25^{\circ}C$		-0.01		dB
ACPSRR	交流电源抑制比	V_{DD} 上的 $V_{PP} = 0.62V$ $R_L = 32\Omega$, $C_L = 5pF$, $f = 20kHz$	$25^{\circ}C$		-80		dB
THD+N	总谐波失真 + 噪声	$V_{PP} = 0.5V$, $V_{BIAS} = 0V$ $R_L = 600\Omega$ $f = 20Hz$ 至 $20kHz$	$25^{\circ}C$		0.0006		%
			$-40^{\circ}C$ 至 $+85^{\circ}C$		0.001		%
			$-40^{\circ}C$ 至 $+125^{\circ}C$		0.001		%
			$25^{\circ}C$		-105		dB
			$-40^{\circ}C$ 至 $+85^{\circ}C$		-100		dB
			$-40^{\circ}C$ 至 $125^{\circ}C$		-100		dB
		$V_{PP} = 0.5V$, $V_{BIAS} = 0V$ $R_L = 32\Omega$ $f = 20Hz$ 至 $20kHz$	$25^{\circ}C$		0.0008		%
			$-40^{\circ}C$ 至 $+85^{\circ}C$		0.001		%
			$-40^{\circ}C$ 至 $+125^{\circ}C$		0.001		%
			$25^{\circ}C$		-102		dB
			$-40^{\circ}C$ 至 $+85^{\circ}C$		-100		dB
			$-40^{\circ}C$ 至 $125^{\circ}C$		-100		dB
$C_{S(OFF)}$	源极关断电容	$V_S = 0V$, $f = 1MHz$	$25^{\circ}C$		70 岁		pF
$C_{S(ON)}$, $C_{D(ON)}$	导通电容	$V_S = 0V$, $f = 1MHz$	$25^{\circ}C$		40		pF
T_{SD}	热关断				160		$^{\circ}C$
T_{HYST}	热迟滞				20		$^{\circ}C$

6.8 典型特性

$T_A = 25^\circ\text{C}$ (除非另有说明)

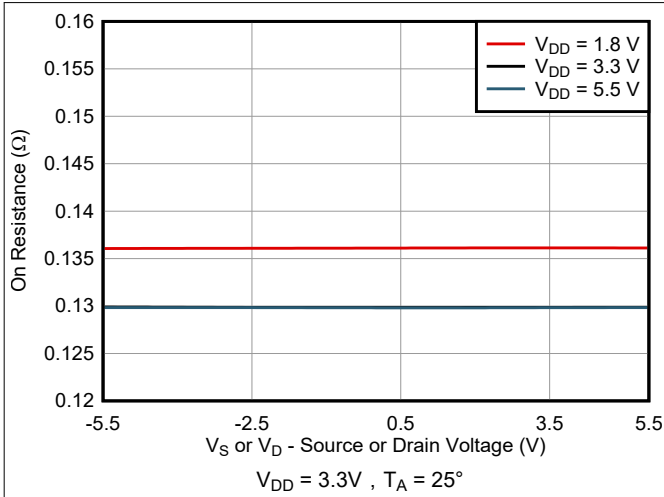


图 6-1. 导通电阻与源极或漏极电压之间的关系

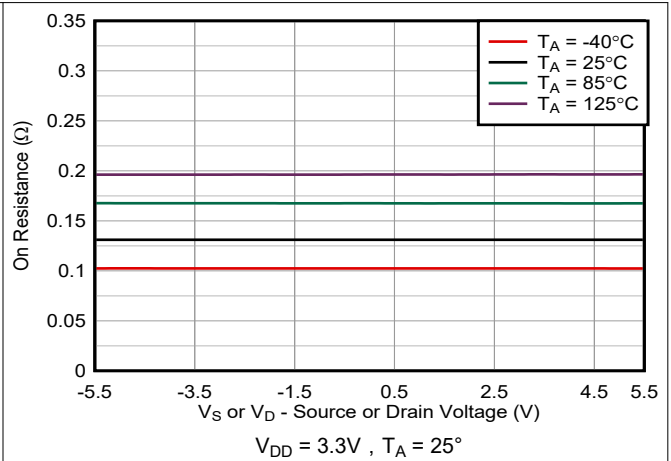


图 6-2. 导通电阻与温度间的关系

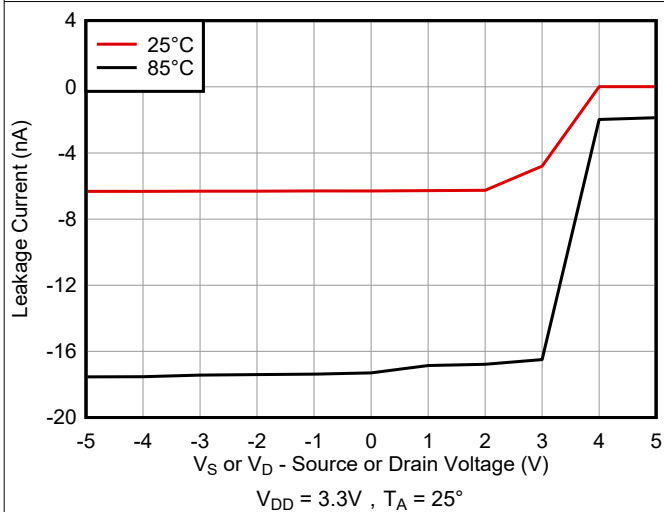


图 6-3. 漏电流与源极电压间的关系

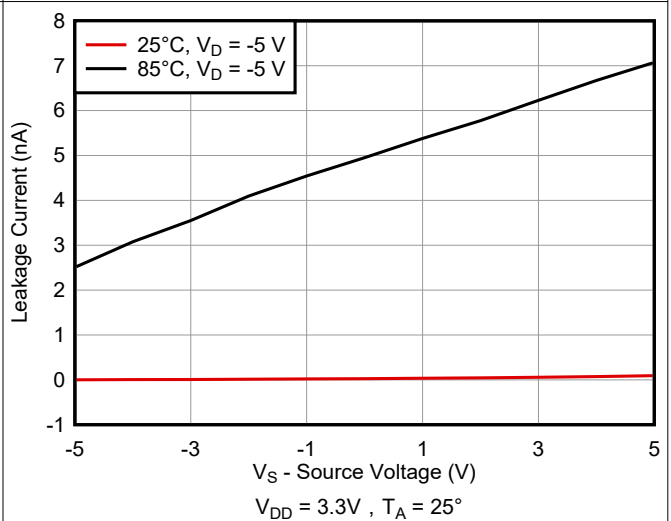


图 6-4. ISOFF 漏电流与源极电压间的关系

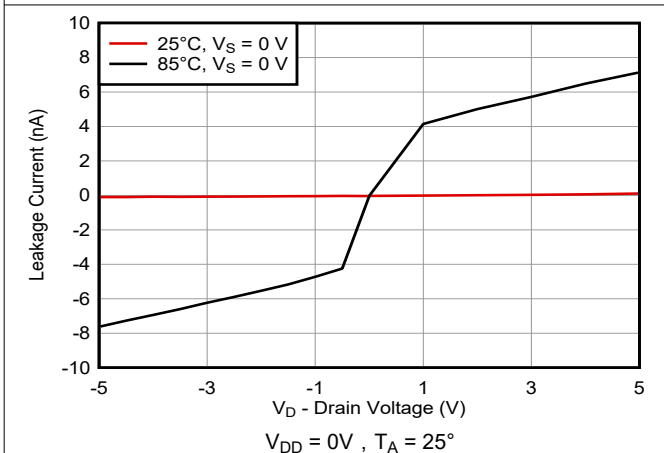


图 6-5. IDOFF 漏电流与漏极电压间的关系

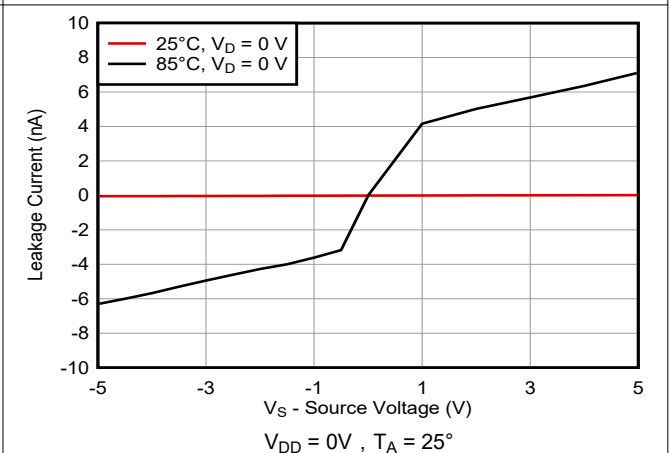


图 6-6. ISOFF 漏电流与源极电压间的关系

6.8 典型特性 (continued)

$T_A = 25^\circ\text{C}$ (除非另有说明)

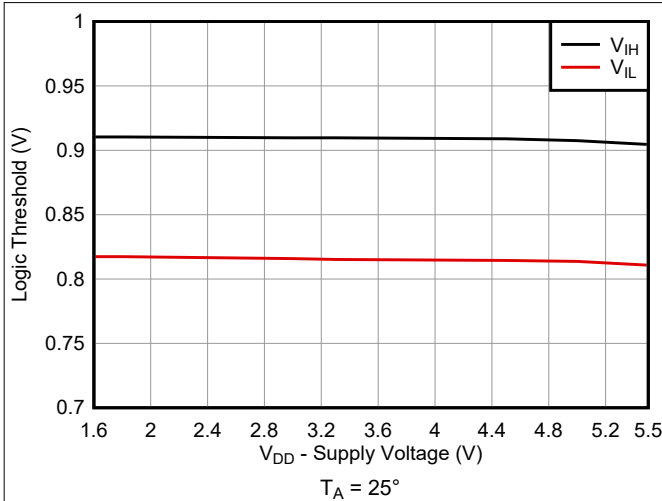


图 6-7. 逻辑阈值与电源电压间的关系

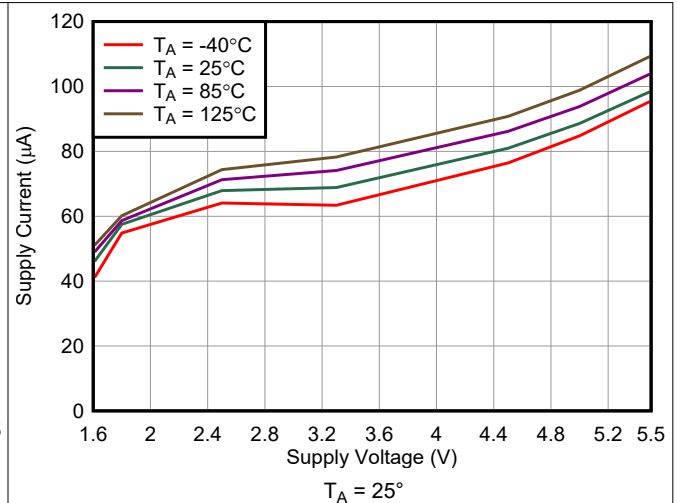


图 6-8. 电源电流与电源电压间的关系

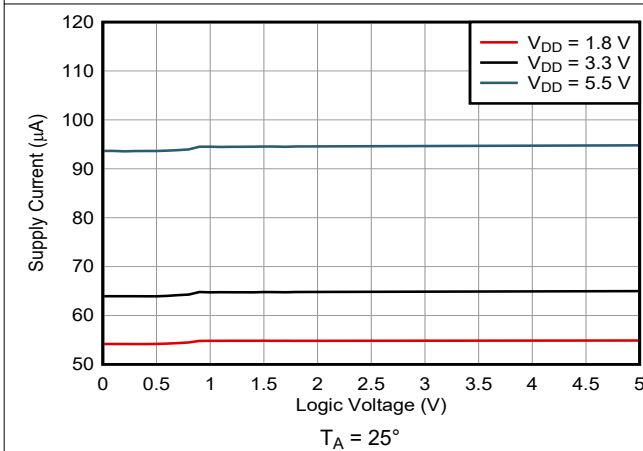


图 6-9. 电源电流与逻辑电压间的关系

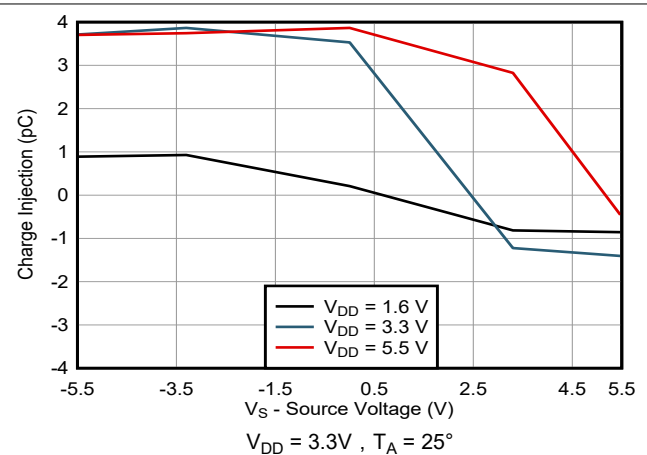


图 6-10. 电荷注入与源电压间的关系

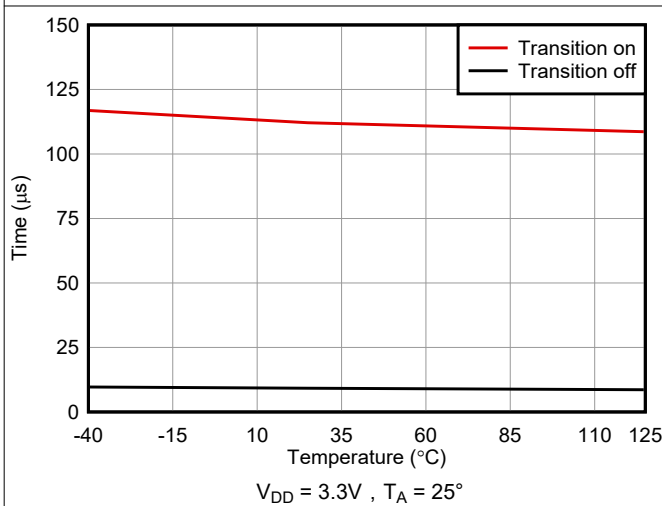


图 6-11. t_{TRAN} 与温度间的关系

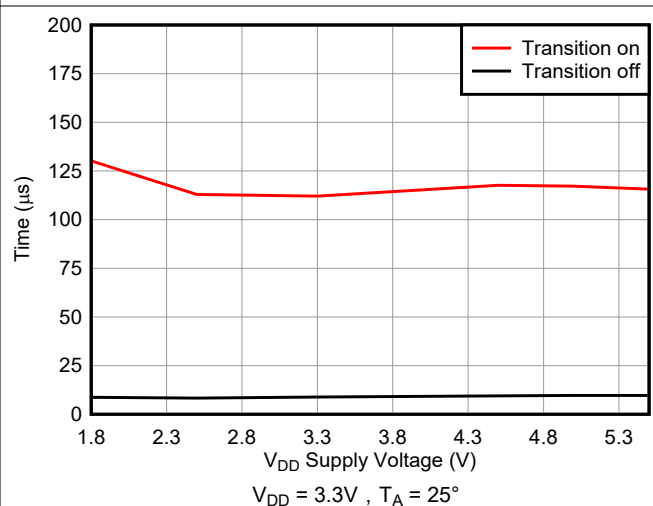


图 6-12. t_{TRAN} 与电源电压间的关系

6.8 典型特性 (continued)

$T_A = 25^\circ\text{C}$ (除非另有说明)

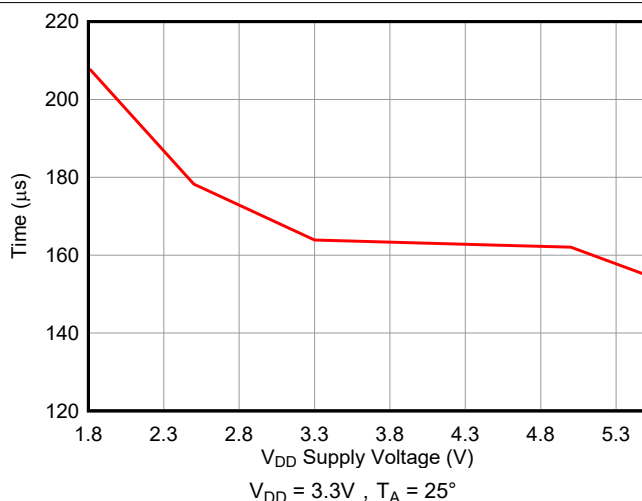


图 6-13. tBBM 与电源电压间的关系

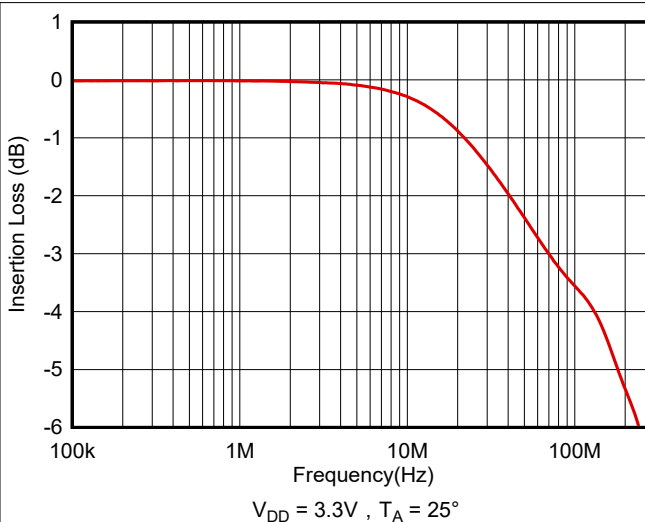


图 6-14. 插入损耗与频率间的关系

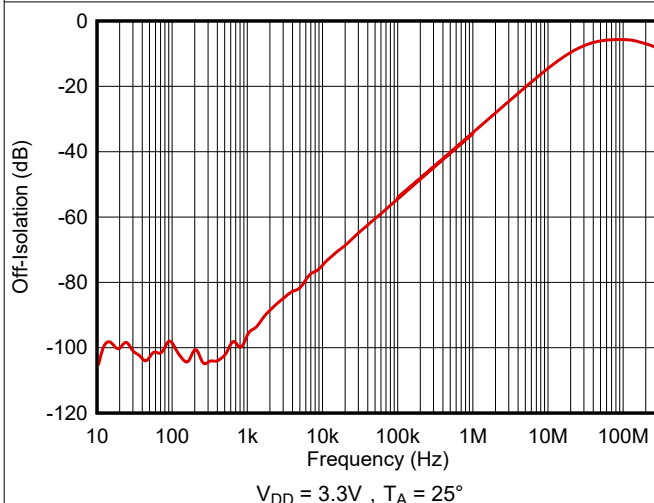


图 6-15. 关断隔离与频率间的关系

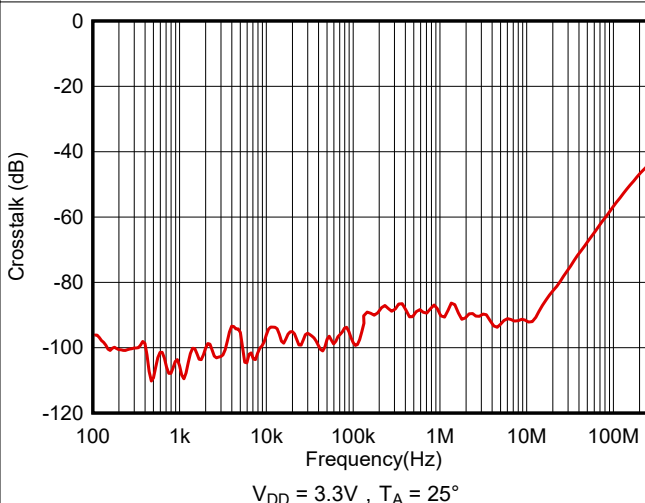


图 6-16. 串扰与频率间的关系

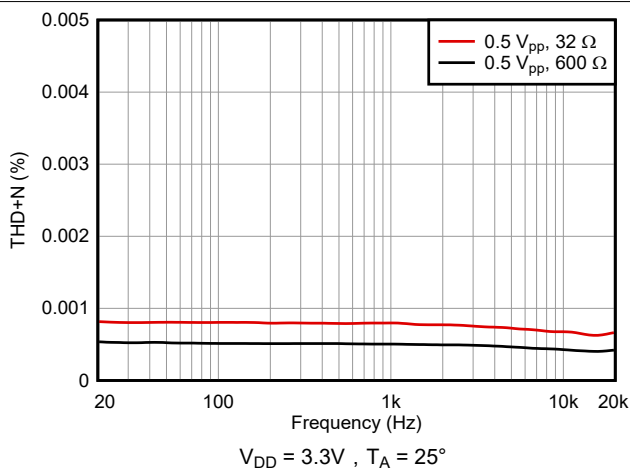


图 6-17. THD+N 与频率间的关系

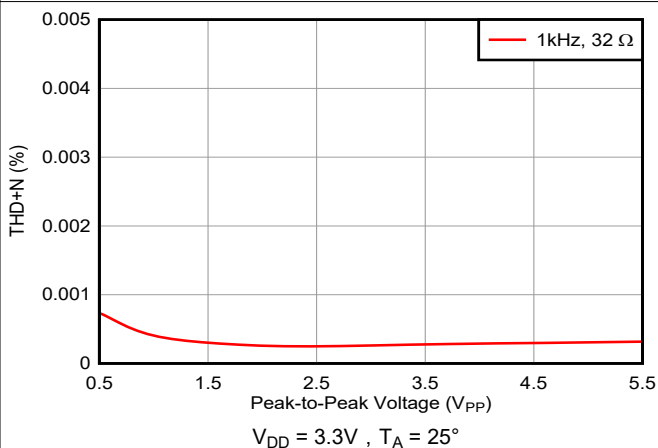


图 6-18. THD+N 与频率间的关系

6.8 典型特性 (continued)

$T_A = 25^\circ\text{C}$ (除非另有说明)

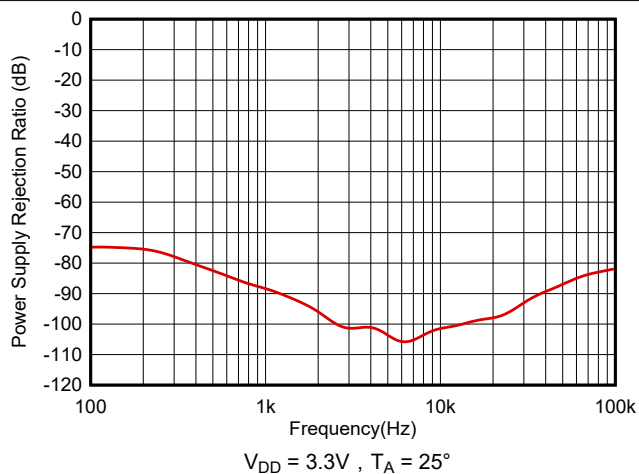


图 6-19. ACPSRR 与频率间的关系

7 参数测量信息

7.1 导通电阻

器件的导通电阻是器件源极 (Sx) 和漏极 (Dx) 引脚之间的欧姆电阻。导通电阻随输入电压和电源电压的变化而变化。符号 R_{ON} 用于表示导通电阻。图 7-1 展示了用于测量 R_{ON} 的测量设置。电压 (V) 和电流 (I_{SD}) 可通过此设置进行测量，而 R_{ON} 可通过 $R_{ON} = V/I_{SD}$ 来计算。

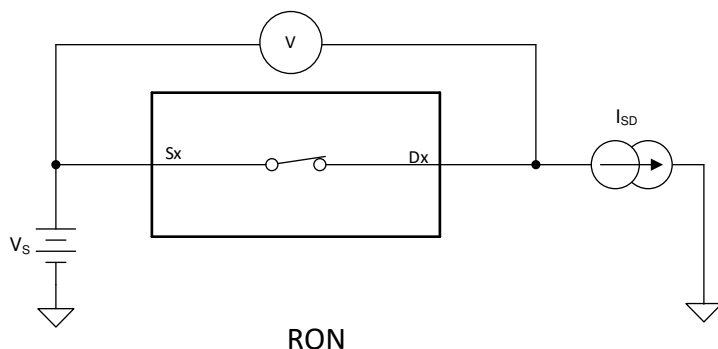


图 7-1. 导通电阻测量设置

7.2 导通漏电流

源极导通漏电流定义为开关闭合时流入或流出源极引脚的漏电流。该电流用符号 $I_{S(ON)}$ 表示。漏极导通漏电流定义为开关闭合时流入或流出漏极引脚的漏电流。该电流用符号 $I_{D(ON)}$ 表示。在测量期间，源极引脚或漏极引脚均保持悬空。图 7-2 显示了用于测量导通漏电流（用 $I_{S(ON)}$ 或 $I_{D(ON)}$ 表示）的电路。

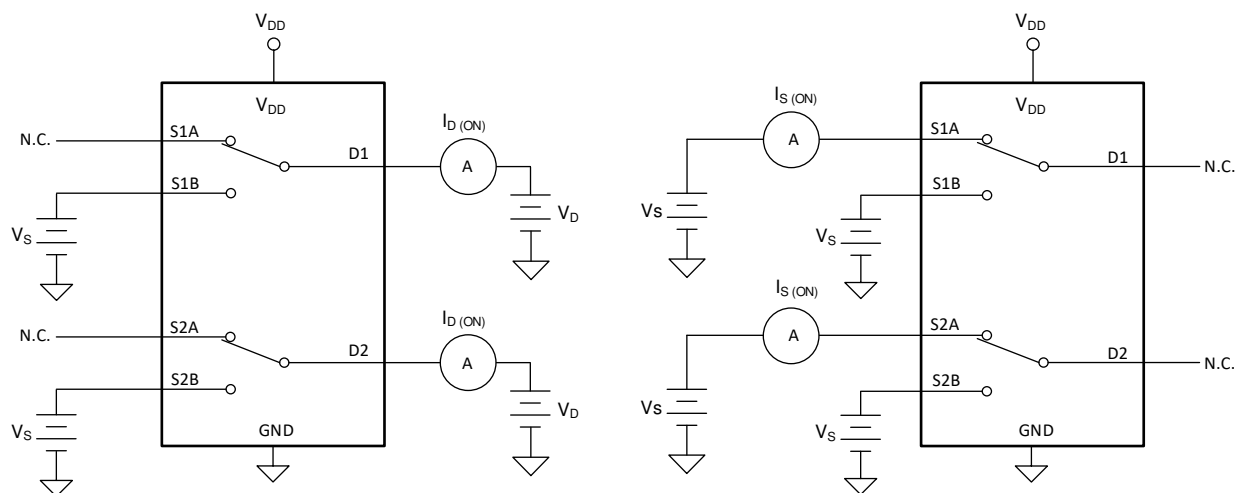


图 7-2. 导通漏电流测量设置

7.3 关断漏电流

源极和漏极关断漏电流定义为开关关闭时流入或流出源极或漏极引脚的漏电流。该电流用符号 $I_{S(OFF)}$ 和 $I_{D(OFF)}$ 表示。图 7-3 展示了用于测量关断漏电流的设置。

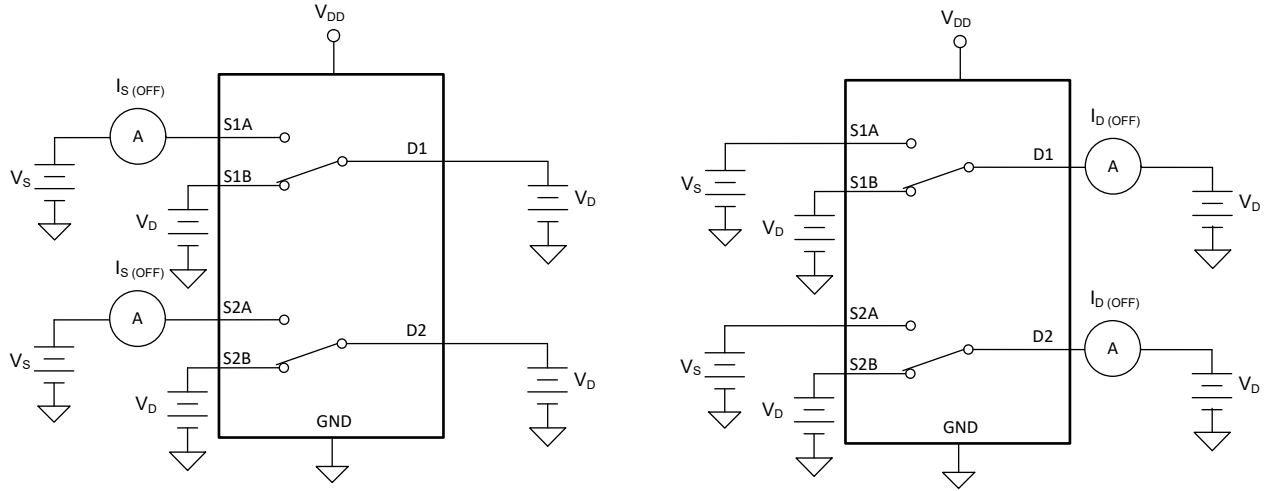


图 7-3. 关断漏电流测量设置

7.4 断电漏电流

源极和漏极断电漏电流定义为器件处于断电状态时流入或流出源极或漏极引脚的漏电流。该电流用符号 $I_{PS(OFF)}$ 和 $I_{PD(OFF)}$ 表示。图 7-4 展示了用于测量关断漏电流的设置。

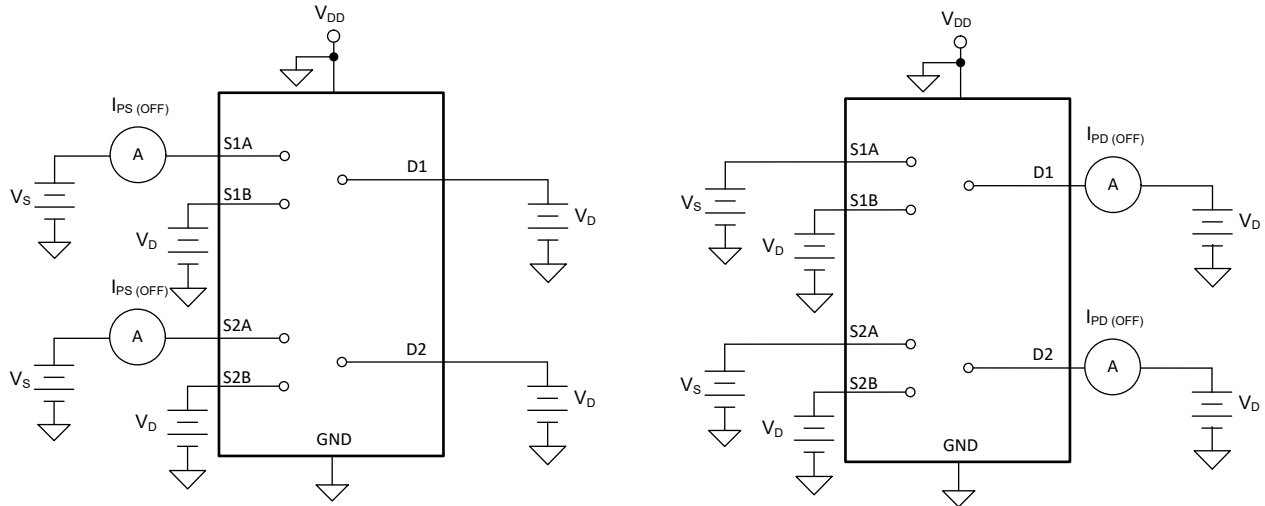


图 7-4. 断电漏电流测量设置

7.5 $t_{ON}(V_{DD})$ 和 $t_{OFF}(V_{DD})$ 时间

$t_{ON}(V_{DD})$ 时间定义为电源上升到超过电源阈值后器件输出上升至 90% 所需的时间。90% 测量用于提供器件在系统中导通的时序。图 7-5 展示了用于测量开通时间 (用符号 $t_{ON}(V_{DD})$ 表示) 的设置。

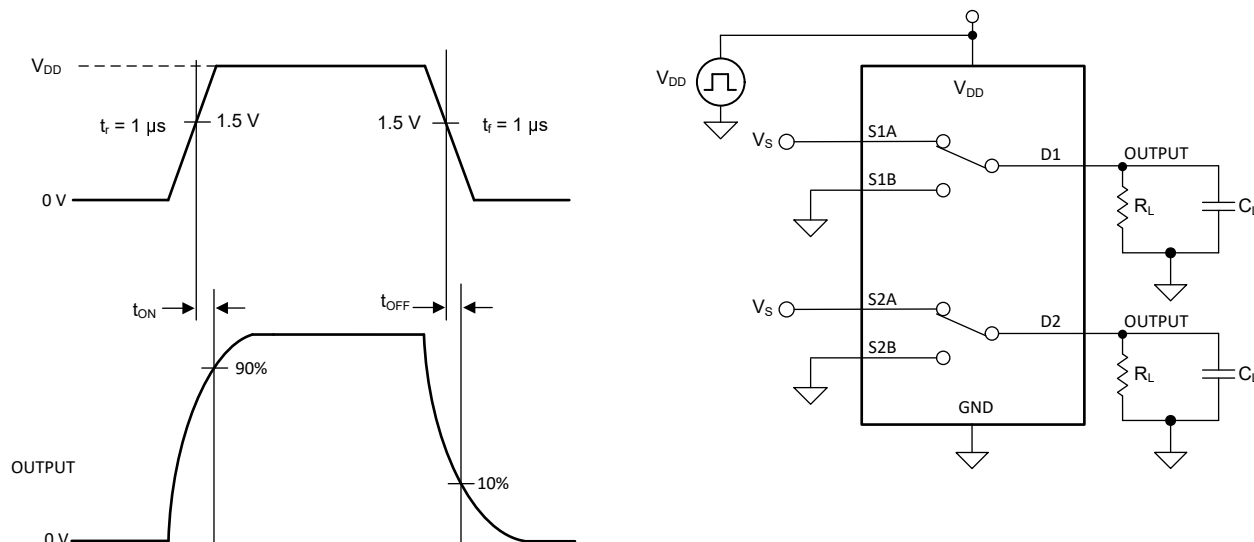


图 7-5. $t_{ON}(V_{DD})$ 和 $t_{OFF}(V_{DD})$ 时间测量设置

7.6 转换时间

转换时间定义为在控制信号上升或下降至超过逻辑阈值后器件输出上升或下降 10% 所需的时间。10% 的转换测量值用于提供器件的时序。然后，系统级时序可以考虑为从负载电阻和负载电容添加的时间常数。图 7-6 显示了用于测量转换时间 (用符号 $t_{TRANSITION}$ 表示) 的设置。

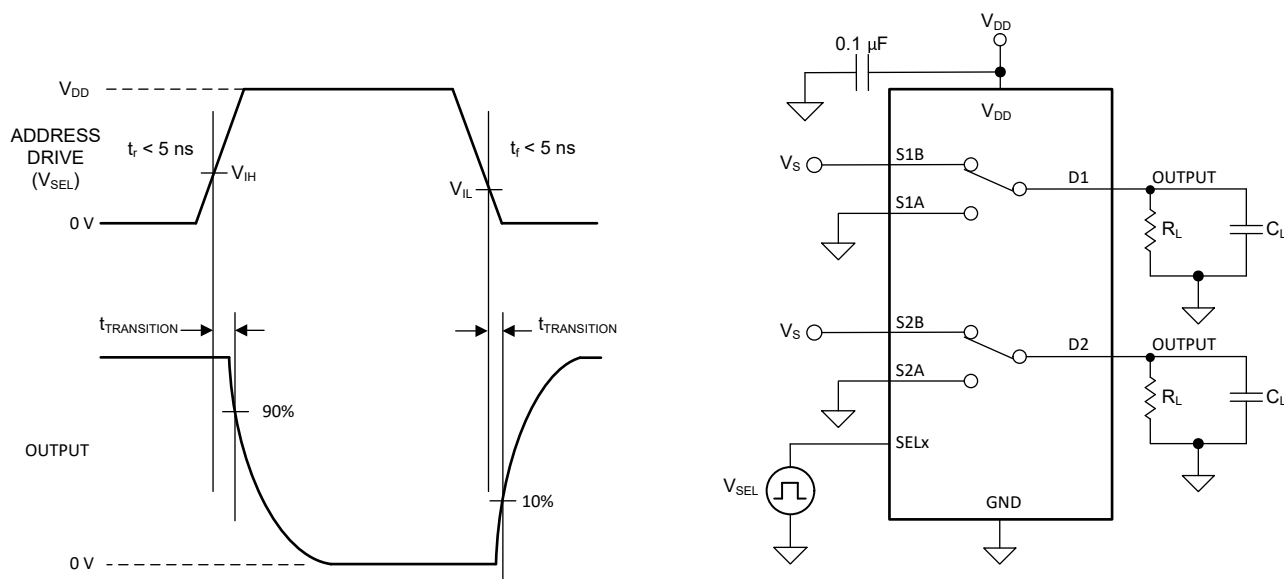


图 7-6. 转换时间测量设置

7.7 先断后合

先断后合延迟是一项安全功能，可防止在开关器件时连接两个输入。输出首先断开与导通状态开关的连接，然后与下一个导通状态开关建立连接。*断开* 和 *闭合* 之间的延时时间称为先断后合延迟。图 7-7 显示了用于测量先断后合延迟（用符号 $t_{\text{OPEN(BBM)}}$ 表示）的设置。

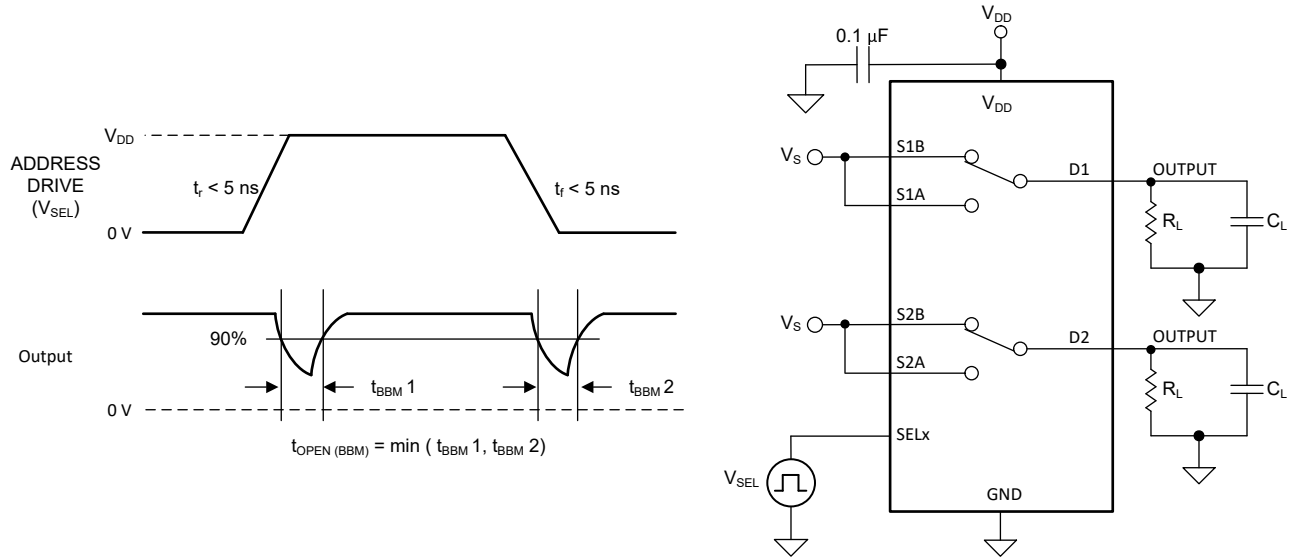


图 7-7. 先断后合延迟测量设置

7.8 传播延迟

传播延迟定义为在输入信号上升或下降至超过 50% 阈值后器件输出上升或下降 50% 所需的时间。图 7-8 展示了用于测量传播延迟（用符号 t_{PD} 表示）的设置。

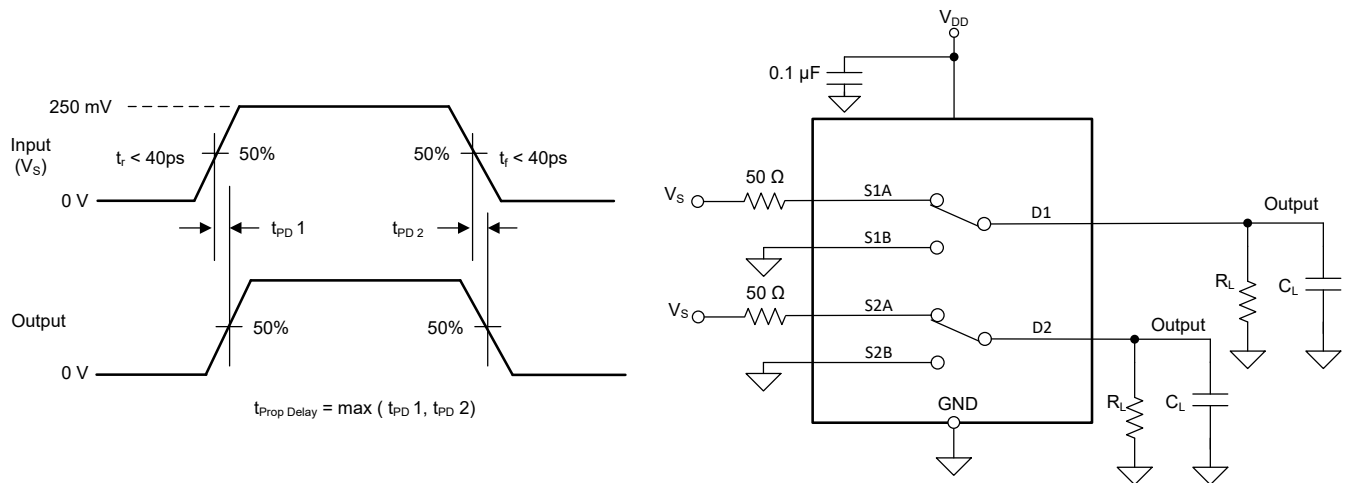


图 7-8. 传播延迟测量设置

7.9 THD + 噪声

信号的总谐波失真 (THD) 是对谐波失真的度量，定义为多路复用器输出端所有谐波分量的功率之和与基频功率之比。该器件的导通电阻随输入信号振幅的变化而变化，当漏极引脚连接到低阻抗负载时，会导致失真。总谐波失真加噪声表示为 THD + N。

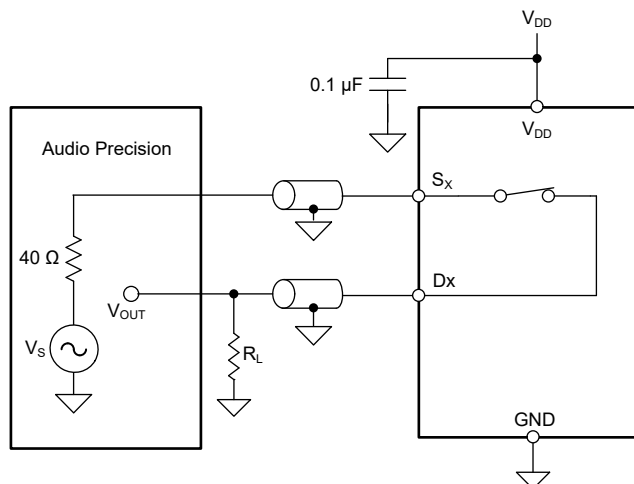


图 7-9. THD + N 测量设置

7.10 电源抑制比 (PSRR)

PSRR 衡量器件防止出现在电源电压引脚上的噪声和杂散信号耦合到开关输出的能力。器件电源上的直流电压由 100mV_{PP} 的正弦波调制。输出端信号振幅与调制信号振幅之比为交流 PSRR。

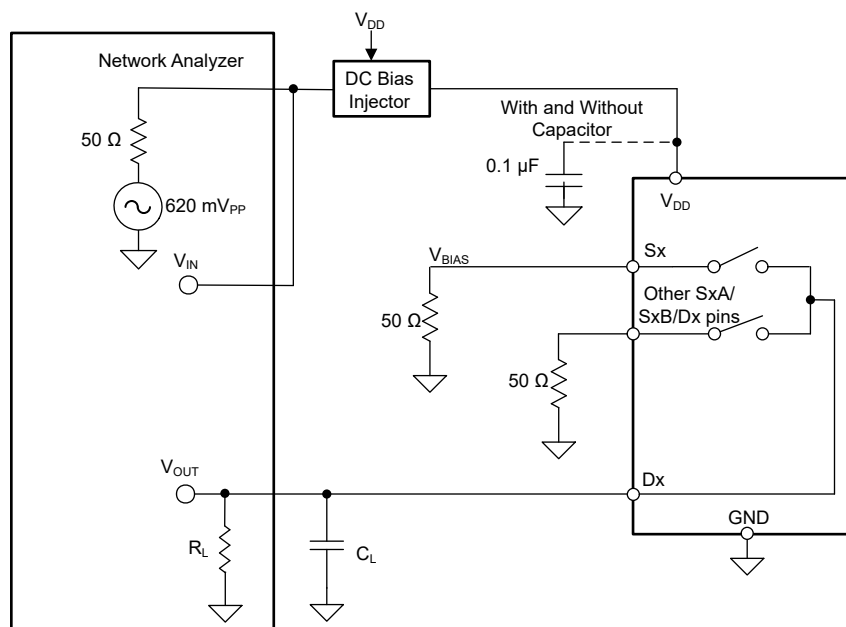


图 7-10. 交流 PSRR 测量设置

7.11 电荷注入

电容的任何不匹配都会导致在栅极信号的下降沿或上升沿期间向漏极或源极注入电荷。注入器件源极或漏极的电荷量称为电荷注入，用符号 Q_C 表示。图 7-11 展示了用于测量从漏极 (D) 到源极 (Sx) 的电荷注入的设置。

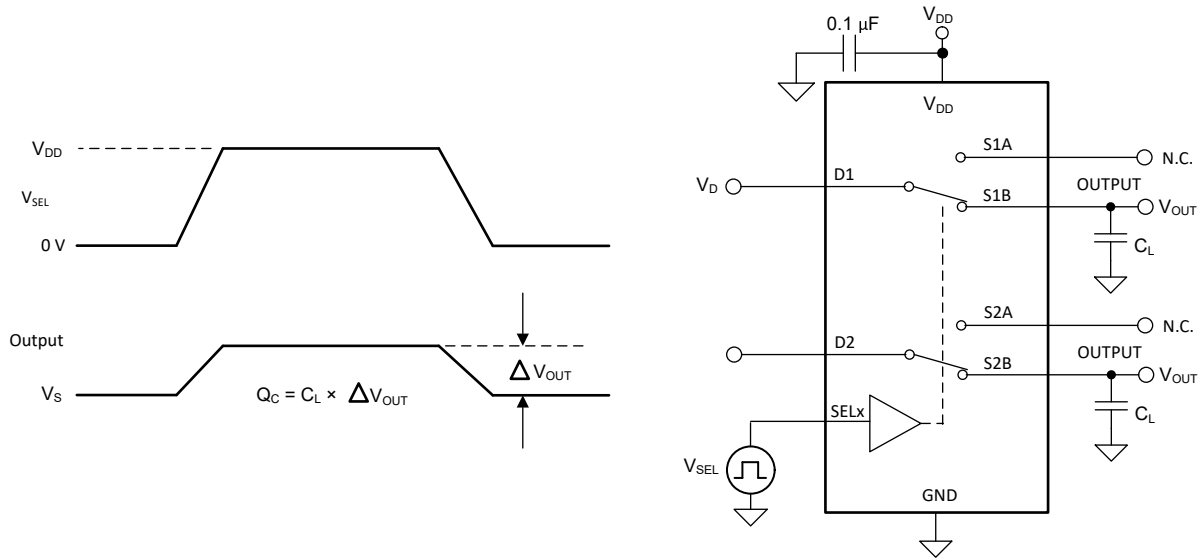


图 7-11. 电荷注入测量设置

7.12 带宽

带宽定义为当输入施加到开启通道的源极引脚 (Sx) 且输出在器件的漏极引脚 (D) 处测量时衰减小于 3dB 的频率范围。图 7-12 显示了用于测量带宽的设置。

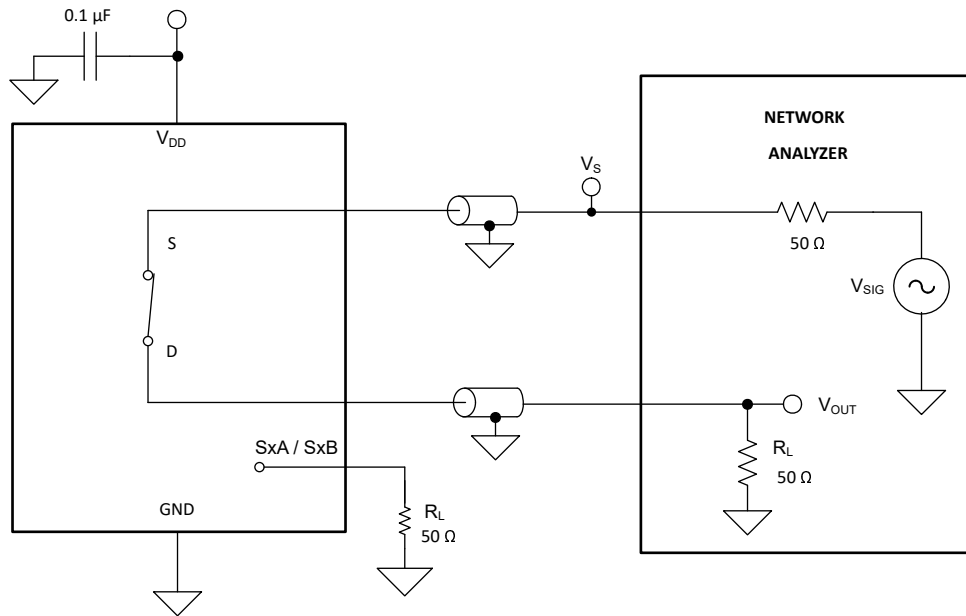


图 7-12. 带宽测量设置

7.13 关断隔离

关断隔离定义为器件的漏极引脚 (D) 处的信号与关断通道的源极引脚 (Sx) 上施加的信号之比。图 7-13 展示了用于测量关断隔离的设置和用于计算关断隔离的公式。

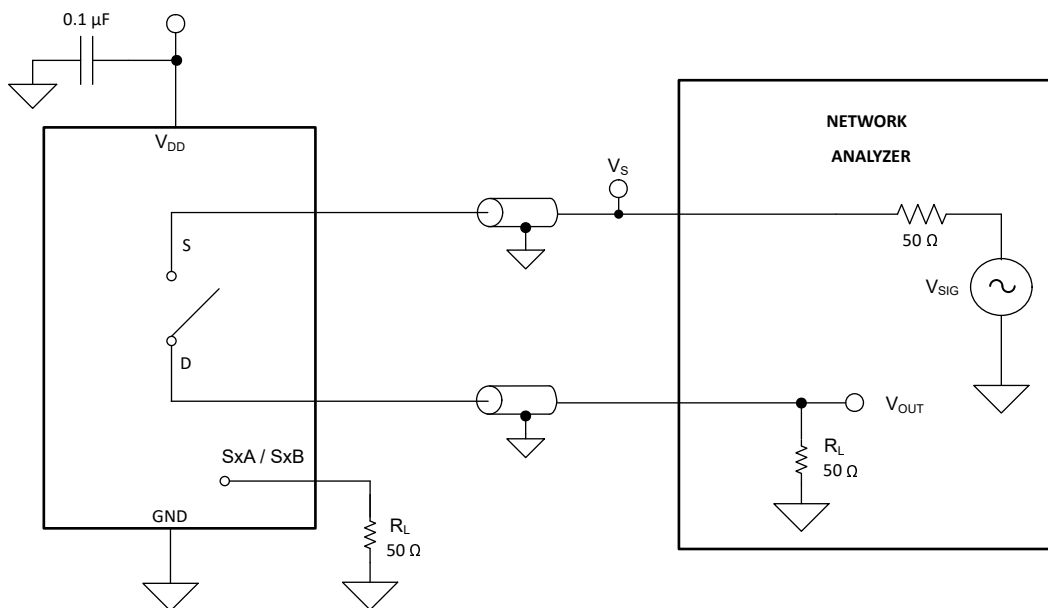


图 7-13. 关断隔离测量设置

$$Off\ Isolation = 20 \times \log \left(\frac{V_{OUT}}{V_S} \right) \quad (1)$$

7.14 串扰

串扰定义为不同通道的漏极引脚 (D) 处的信号与导通通道的源极引脚 (Sx) 上施加的信号之比。图 7-14 展示了用于测量串扰的设置和用于计算串扰的公式。

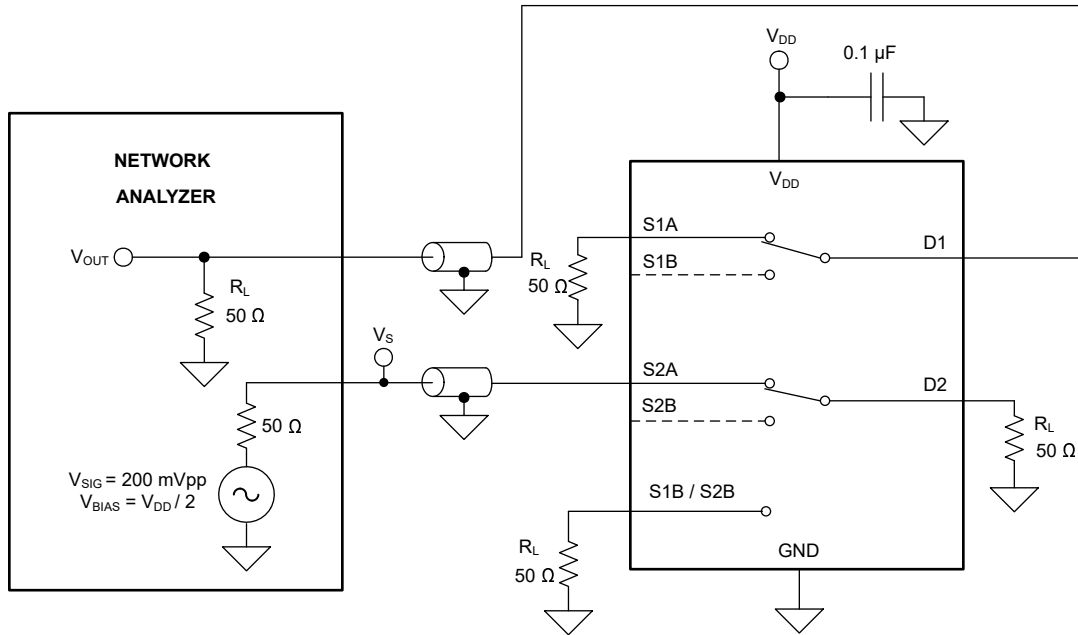


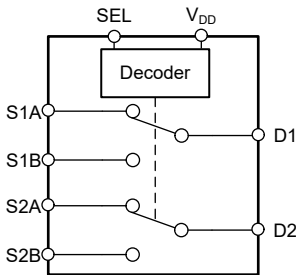
图 7-14. 串扰测量设置

$$\text{Channel-to-Channel Crosstalk} = 20 \times \text{Log} \left(\frac{V_{OUT}}{V_S} \right) \quad (2)$$

8 详细说明

8.1 功能方框图

TMUX2889 是一款 2:1 的双通道多路复用器或多路信号分离器。每个输入根据地址线和 V_{DD} 引脚的状态开启或关闭。



8.2 真值表

表 8-1 是 TMUX2889 的真值表。

表 8-1. TMUX2889 真值表

VDD	SEL	所选择的连接到漏极 (D) 引脚的输入
0	X ⁽¹⁾	所有通道均关闭 (高阻态)。器件处于断电保护状态。
1	0	SxA
1	1	SxB

(1) X 表示无关。

8.3 特性说明

8.3.1 超出电源电压

TMUX2889 可在源极 (Sx) 和漏极 (Dx) 引脚上支持超出电源电压的信号电压，最高可达 ± 5.5 V。此特性允许在使用单向电源时让高于 V_{DD} 和低于接地电压的交流和直流双向信号通过开关而不失真。此器件会保持在 *电气规格* 中提到的性能范围内。

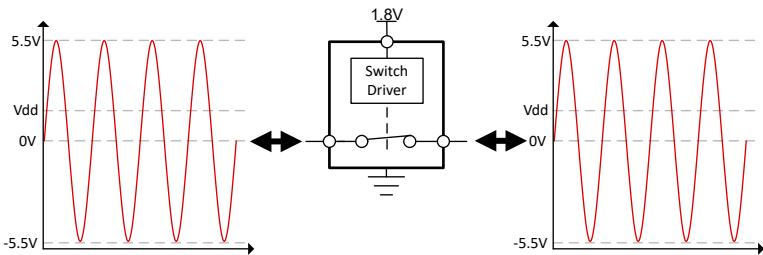


图 8-1. 支持超出电源电压的信号

8.3.2 双向运行

TMUX2889 从源极 (Sx) 到漏极 (Dx) 或从漏极 (Dx) 到源极 (Sx) 的导电性能同样出色。每个通道在两个方向上都有非常相似的特性，并都支持模拟和数字信号。

8.3.3 过热保护

由于 TMUX2889 具有较低的导通电阻，因此能够在较大连续电流通过开关时具有最小的衰减。这样会导致器件自发热，并可能造成损坏或不稳定的情况。为防止发生这种情况，TMUX2889 具有集成的过热保护功能。当内部温度达到 150°C 时，开关会断开，器件将停止自发热。过热性能规格如 *电气规格* 中所示。

8.3.4 断电保护

TMUX2889 在开关路径上具有高达 ± 5.5 V 的断电保护功能。因此，可将开关保持在高阻抗模式下，并在移除电源 ($V_{DD} = 0\text{V}$) 时隔离源极 (Sx) 和漏极 (Dx) 引脚。由于无需在信号路径上进行电源时序控制，因此断电保护功能可

以最大限度降低系统复杂性。器件性能保持在 *电气规格* 中所述的泄漏性能范围内。更多有关断电保护的信息，请参阅 [利用关断保护信号开关消除电源时序](#)。

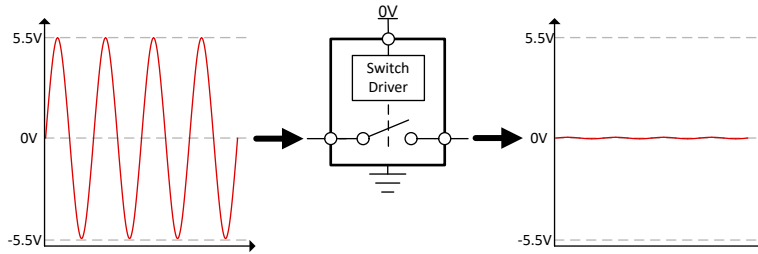


图 8-2. 支持超出电源电压的信号

8.3.5 1.8V 逻辑兼容输入

The TMUX2889 has 适用于所有逻辑控制输入和电源 (V_{DD}) 的 1.8V 逻辑兼容控制。1.8V 逻辑电平输入允许 the TMUX2889 连接具有较低逻辑电平 I/O 轨的处理器，并且无需外部电压转换器，从而节省了空间和物料清单 (BOM) 成本。更多有关 1.8V 逻辑实现的信息，请参阅 [使用 1.8V 逻辑多路复用器和开关简化设计](#)。

8.3.6 逻辑引脚上的集成下拉电阻

TMUX2889 具有连接至 GND 的内部弱下拉电阻器，可将逻辑引脚保持在已知电势而不是悬空。此功能集成了最多两个外部元件，可减小系统尺寸并降低成本。

8.3.7 失效防护逻辑

TMUX2889 在控制输入引脚 (SEL) 上支持失效防护逻辑，因此无论电源引脚的状态如何，均支持高达 5.5V 的工作电压。此特性允许在电源引脚之前对控制引脚施加电压，从而保护器件免受潜在的损坏。失效防护逻辑无需在逻辑控制引脚上进行电源时序控制，从而更大幅度地降低了系统复杂性。例如，失效防护逻辑特性允许在 $V_{DD} = 0V$ 时将 TMUX2889 的逻辑输入引脚斜升至 5.5V。在断电情况下，可防止逻辑控制输入出现高达 5.5V 的正向故障，但不针对负向过压情况提供保护。

9 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 应用信息

TMUX2889 属于超出电源电压的开关和多路复用器器件系列。这意味着，此器件可以使用 1.8 to 5.5 V 低电压电源对 -5.5 V to 5.5 V 的信号执行开关操作。此外，TMUX2889 还具有断电保护功能，即使没有电源，也能使开关保持打开状态。这种独特的特性组合使 TMUX2889 能够非常广泛地用于各种应用，例如升压输出和高共模失调电压。

9.2 典型应用

9.2.1 音频输入或输出开关

当有多个可用的音频输入（例如线路输入和无线连接）时，需要使用开关/多路复用器在音频源之间进行切换。在具有多个扬声器输出和一个音频源的系统中，同样也可以使用这个方案。TMUX2889 可用于所有这些用例，并且具有 1.8 to 5.5 V 的电源/电池电压，可轻松支持高达 ± 5.5 V 的线路输入音频。图 9-1 所示为这些应用的方框图。此外，如果外部连接器（音频插孔输入或外部扬声器）需要 IEC 保护，则可以使用双通道 TPD1E10B06。

TMUX2889 具有出色的 THD+N 性能，因此通过开关可更大限度降低对音频信号质量的影响。得益于这一优势，系统设计人员能够在不影响信号完整性的情况下节省很大一部分电路板面积。此外，由于需要低电源电流，该器件的电源可直接由 GPIO 驱动，从而允许用户将器件置于超低功耗模式。此模式中，TMUX2889 以断电保护状态运行，因此输入端的任何高电压都不会传播到输出端。这有助于正确执行上电循环并提高系统稳健性。

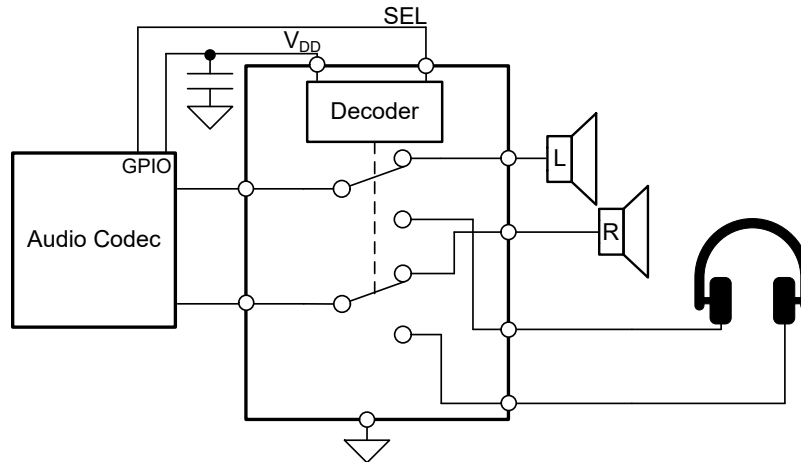


图 9-1. 音频耳机和扬声器输出开关

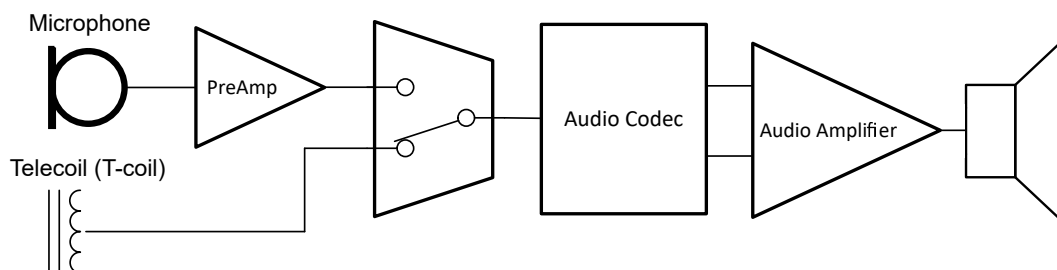


图 9-2. 助听器拾音线圈多路复用器

9.2.1.1 设计要求

表 9-1. 设计参数

参数	值
电源 (V_{DD})	1.8 to 5.5 V
多路复用器 I/O 信号范围 (V_S , V_D)	-5.5 V to 5.5 V (超出电源电压)
控制逻辑阈值 (V_{SEL})	1.8V 至 5.5V

9.2.1.2 详细设计过程

TMUX2889 无需任何外部元件 (电源去耦电容器除外) 即可支持超出电源电压的双向信号。节 8.3.1 展示了信号范围高于和低于器件电源电压范围的情况。此外, 极低的导通电阻和超平坦的响应使得 TMUX2889 具有极低的 THD+N, 并且对直流损耗和自发热的影响更小。这些特性使得 TMUX2889 非常适合音频应用。有关音频输出开关系统的详细分析, 请参阅节 9.2.1.3。

9.2.1.3 应用曲线

低导通电阻和超平坦响应使 TMUX2889 具有非常低的 THD+N。因此, 即使在高性能系统中, 也几乎不会影响音频保真度。得益于这一优势, 系统设计人员能够在不影响信号完整性的情况下节省很大一部分电路板面积。

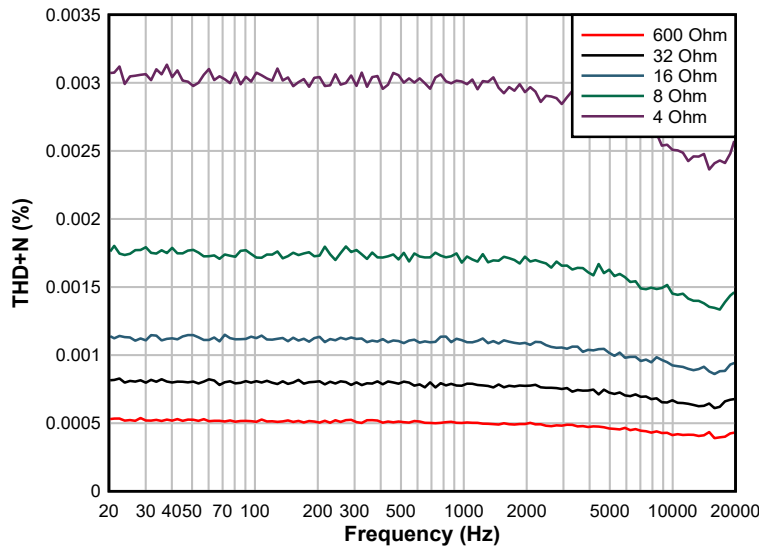


图 9-3. 不同负载条件下的 THD+N

9.3 电源相关建议

TMUX2889 可在 1.8 to 5.5 V 的宽电源电压范围内运行, 同时支持 -5.5 V to 5.5 V 的输入或输出信号。

电源旁路可提高噪声容限并防止开关噪声从电源轨传播到其他元件。良好的电源去耦对于实现最优性能至关重要。为提高电源噪声抗扰度, 请在 V_{DD} 和地之间使用 0.1 μ F 至 10 μ F 的电源去耦电容器。使用低阻抗连接方式将旁路电容器放置在尽可能靠近器件电源引脚的位置。TI 建议使用多层陶瓷贴片电容 (MLCC) 提供等效串联电阻 (ESR) 和电感 (ESL) 特性, 从而实现电源去耦。对于敏感度较高或在恶劣噪声环境中使用的系统, 避免使用过孔将电容与器件引脚相连, 以获得出色的噪声抗扰度。并行使用多个过孔可降低总电感值并且有利于与接地层和电源层相连。在电源斜升之前, 务必确保已建立接地 (GND) 连接。

9.4 布局

9.4.1 布局指南

当 PCB 布线以 90° 角拐角时, 会发生反射。反射的主要原因是布线宽度发生了变化。在拐角的顶点, 布线宽度增加到原来宽度的 1.414 倍。这种增加会影响传输线特性, 尤其是导致反射的布线的分布式电容和自感特性。并

非所有 PCB 布线都是直线，因此某些布线必须拐角。图 9-4 展示了渐入佳境的圆角技术。只有最后一个示例（理想）保持恒定的布线宽度并能够更大限度地减少反射。

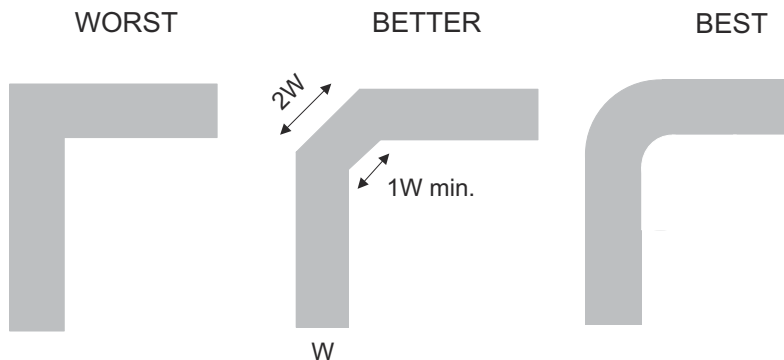


图 9-4. 布线示例

使用较少的过孔和拐角路由高速信号可减少信号反射和阻抗变化。当必须使用过孔时，增加其周边的间隙尺寸以降低其电容。每一过孔均引入了信号传输线非连续性，并增加了来自其他电路板层干扰信号的几率。设计测试点时要小心，不建议在高频下使用穿孔引脚。

一些关键的考虑因素如下：

- 为了可靠运行，在 VDD 和 GND 之间连接一个 0.1μF 至 10μF 的去耦电容器。TI 建议使用 0.1μF 和 1μF 电容器，将值最低的电容器尽可能靠近引脚放置。确保电容器额定电压足以满足电源电压要求。
- 尽可能缩短输入线路。
- 使用实心接地平面有助于降低电磁干扰 (EMI) 噪声拾取。
- 敏感的模拟布线不能与数字布线平行。尽可能避免数字布线与模拟布线交叉，仅在必要时以垂直交叉方式布线。
- 并联使用多个过孔可降低总电感并且有利于与接地平面相连。

9.4.2 布局示例

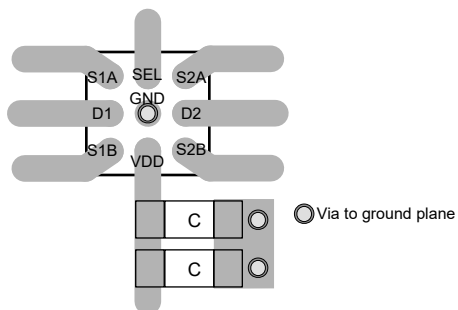


图 9-5. TMUX2889 布局示例

10 器件和文档支持

10.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [订阅更新](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.2 支持资源

TI E2E™ [支持论坛](#) 是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的《[使用条款](#)》。

10.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

10.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.5 术语表

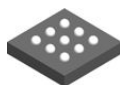
TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

11 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

11.1 Mechanical Data

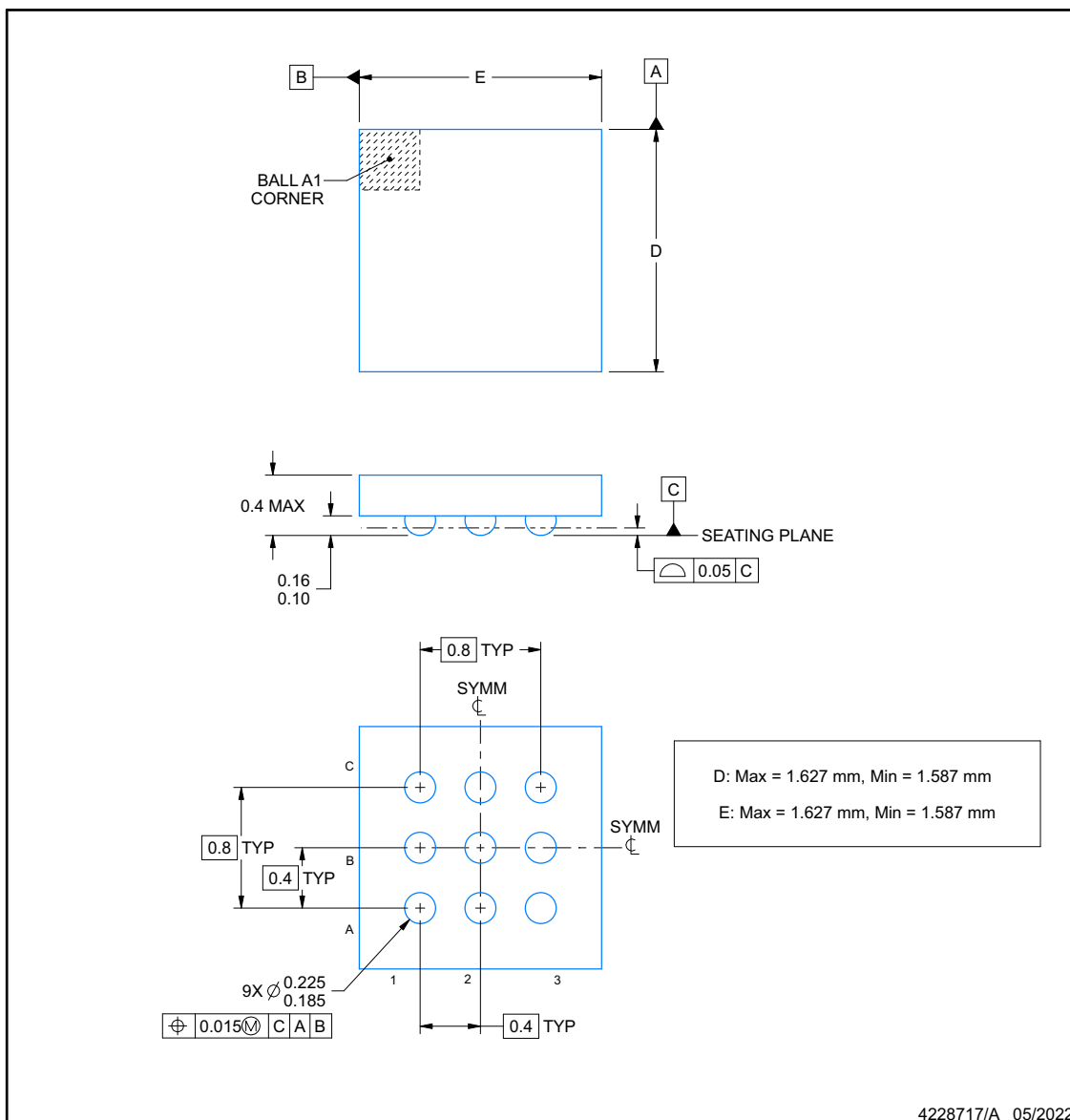


PACKAGE OUTLINE

YBH0009-C02

DSBGA - 0.4 mm max height

DIE SIZE BALL GRID ARRAY

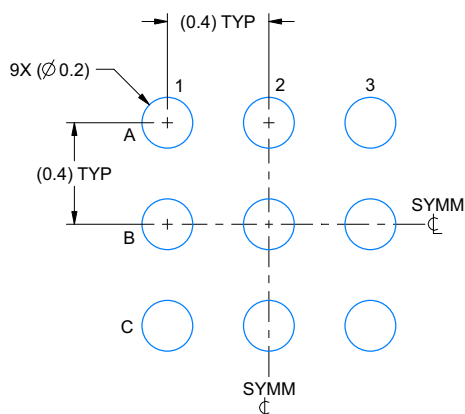


NOTES:

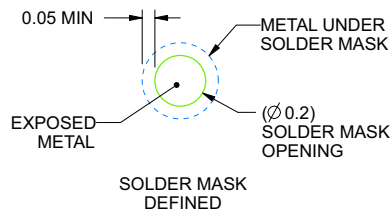
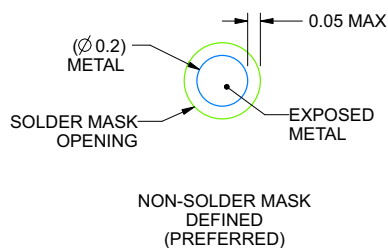
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT**YBH0009-C02****DSBGA - 0.4 mm max height**

DIE SIZE BALL GRID ARRAY



LAND PATTERN EXAMPLE
 EXPOSED METAL SHOWN
 SCALE: 40X



SOLDER MASK DETAILS
 NOT TO SCALE

4228717/A 05/2022

NOTES: (continued)

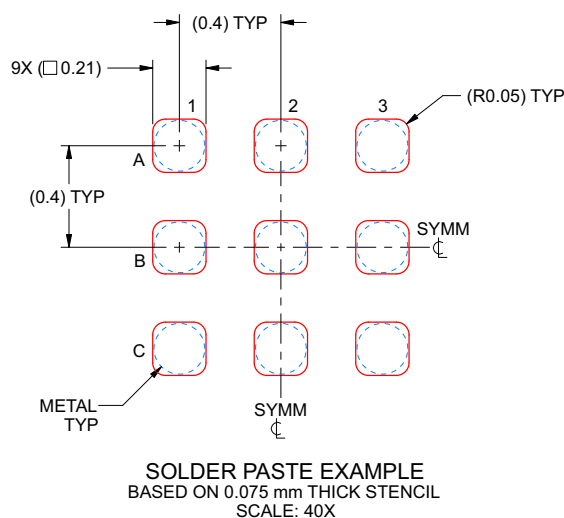
3. Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints.
 See Texas Instruments Literature No. SNVA009 (www.ti.com/lit/snva009).

EXAMPLE STENCIL DESIGN

YBH0009-C02

DSBGA - 0.4 mm max height

DIE SIZE BALL GRID ARRAY



4228717/A 05/2022

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TMUX2889YBHR	ACTIVE	DSBGA	YBH	9	3000	RoHS & Green	SNAGCU	Level-1-260C-UNLIM	-40 to 125	MUX2889	Samples

⁽¹⁾ The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

⁽²⁾ **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

⁽³⁾ MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

⁽⁴⁾ There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

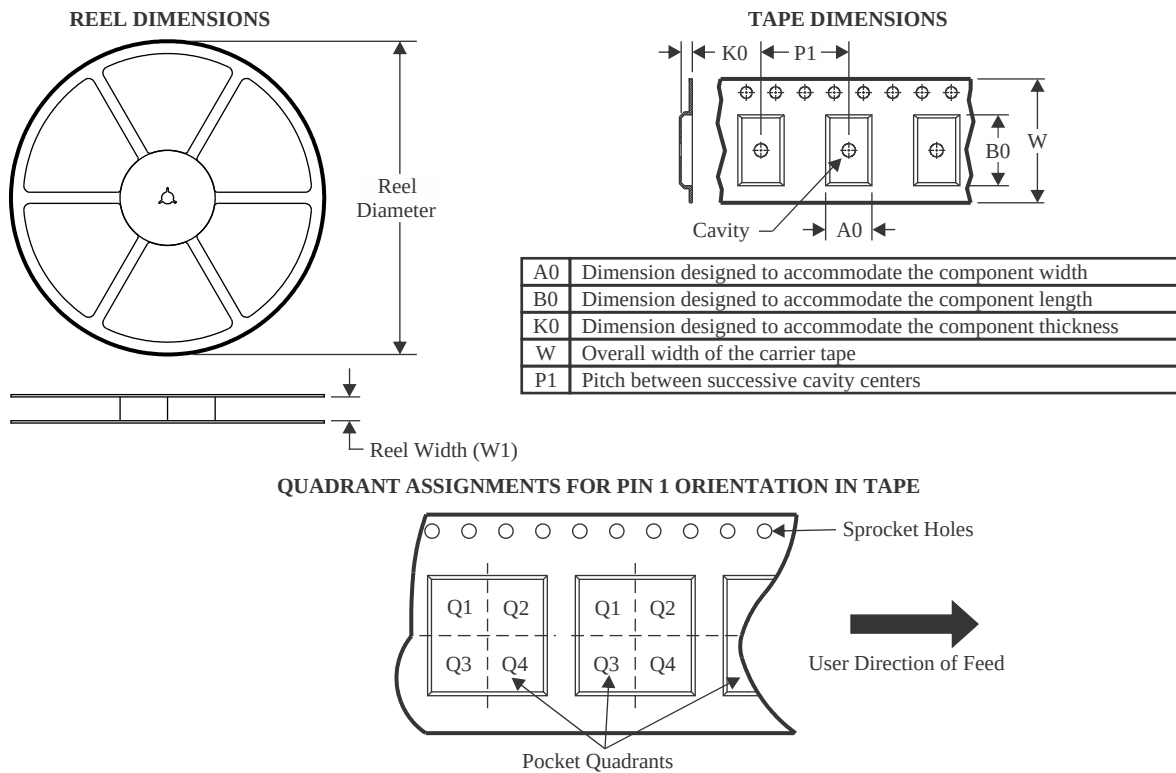
⁽⁵⁾ Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

⁽⁶⁾ Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

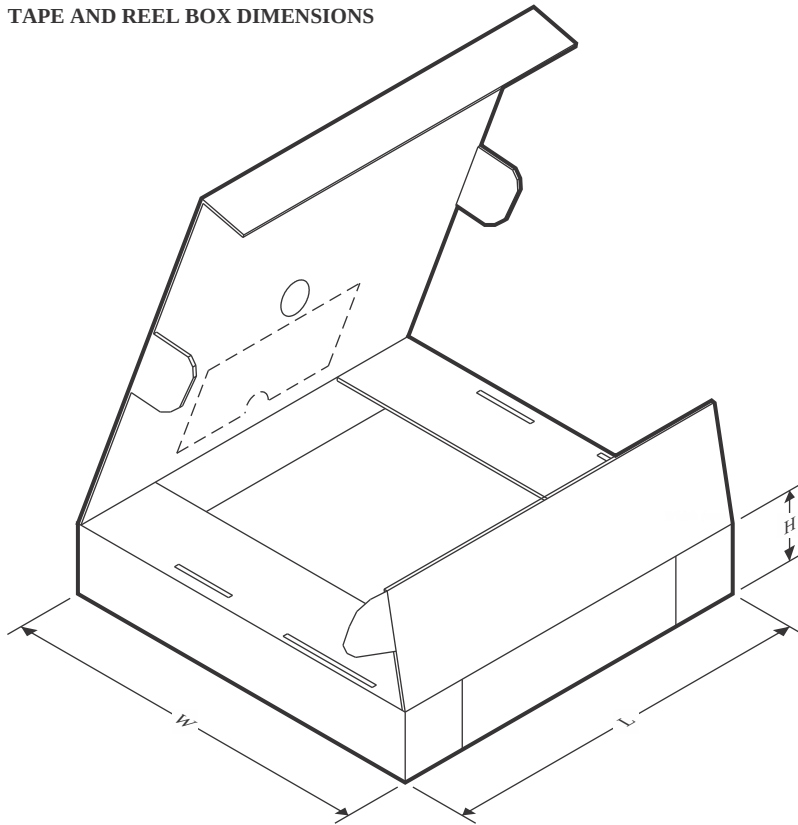
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TMUX2889YBHR	DSBGA	YBH	9	3000	180.0	8.4	1.68	1.72	0.62	4.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TMUX2889YBHR	DSBGA	YBH	9	3000	182.0	182.0	20.0

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023，德州仪器 (TI) 公司