

SN75ALS174 四路差分线路驱动器

1 特性

- 符合或超出 ANSI EIA/TIA-422-B 和 RS-485 的要求
- 高速高级低功耗肖特基电路
- 专为在串行和并行应用中达到 20Mbit/s 的运行速度而设计
- 适用于嘈杂环境中长总线上的多点传输
- 低电源电流，最高 55mA
- 宽正负输入/输出总线电压范围
- 驱动器输出容量：60mA
- 热关断保护
- 驱动器正负电流限制

2 应用

- 电机驱动器
- 工厂自动化和控制

3 说明

SN75ALS174 是一款具有三态差分输出的四路线路驱动器，设计可满足 ANSI 标准 EIA/TIA-422-B 和 RS-485 的要求。该器件经优化，能够以高达 20Mbit/s 的速率实现平衡多点总线传输。

每个驱动器都具有宽的正负共模输出电压范围，因此适用于嘈杂环境中的合用线应用。

SN75ALS174 可提供正负电流限制和热关断功能，避免传输总线出现线路故障状况。在结温大概为 150°C 时发生关断。

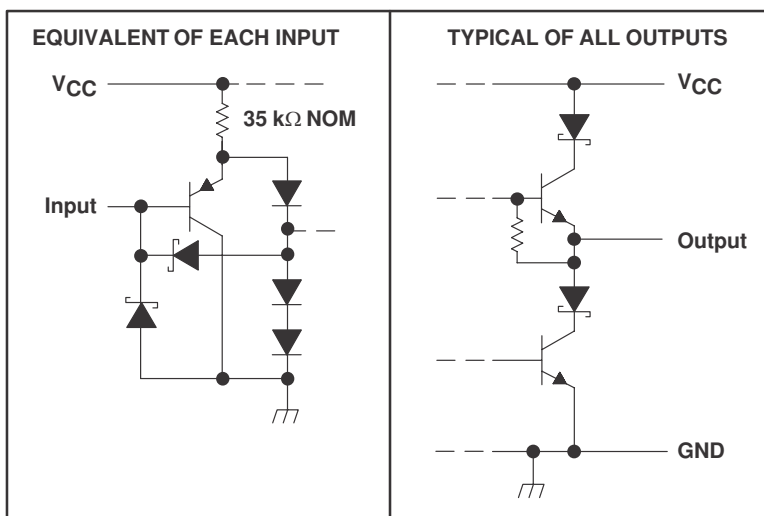
SN75ALS174 的工作温度范围是 0°C 至 70°C。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
SN75ALS174	SOIC (DW , 20)	12.8mm x 10.3mm

(1) 有关更多信息，请参阅节 10。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



Copyright © 2018, Texas Instruments Incorporated

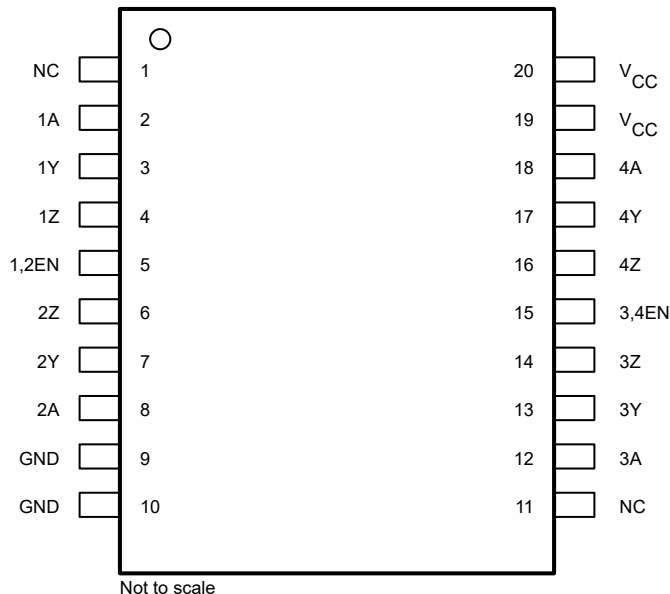
输入和输出原理图



内容

1 特性.....	1	7.1 概述.....	8
2 应用.....	1	7.2 功能方框图.....	8
3 说明.....	1	7.3 特性说明.....	8
4 引脚配置和功能.....	3	7.4 器件功能模式.....	8
5 规格.....	4	8 器件和文档支持.....	11
5.1 绝对最大额定值.....	4	8.1 文档支持.....	11
5.2 功耗等级表.....	4	8.2 接收文档更新通知.....	11
5.3 建议运行条件.....	4	8.3 支持资源.....	11
5.4 热性能信息.....	4	8.4 商标.....	11
5.5 电气特性.....	5	8.5 静电放电警告.....	11
5.6 开关特性.....	5	8.6 术语表.....	11
6 参数测量信息.....	6	9 修订历史记录.....	11
7 详细说明.....	8	10 机械、封装和可订购信息.....	11

4 引脚配置和功能



DW (SOIC) 封装 (顶视图)

表 4-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	编号		
V _{CC}	19、20	VCC	5V 电源。这些引脚在内部未连接在一起，因此必须为这两个引脚供电
GND	9、10	GND	器件接地
NC	1、11	NC	未在内部进行连接
1A	2	I	驱动器数据输入
1Y	3	O	总线输出，Y (与 Z 互补)
1Z	4	O	总线输出，Z (与 Y 互补)
1,2EN	5	I	驱动器使能，高电平有效
2Z	6	O	总线输出，Z (与 Y 互补)
2Y	7	O	总线输出，Y (与 Z 互补)
2A	8	I	驱动器数据输入
3A	12	I	驱动器数据输入
3Y	13	O	总线输出，Y (与 Z 互补)
3Z	14	O	总线输出，Z (与 Y 互补)
3,4EN	15	I	驱动器使能，高电平有效
4Z	16	O	总线输出，Z (与 Y 互补)
4Y	17	O	总线输出，Y (与 Z 互补)
4A	18	I	驱动器数据输入

(1) 信号类型：I = 输入，O = 输出，I/O = 输入或输出。

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

	最小值	最大值	单位
电源电压, V_{CC} ⁽²⁾		7	V
输入电压, V_I		7	V
输出电压范围, V_O	-9	14	V
持续总功耗	请参阅 功耗等级表		
贮存温度, T_{stg}	-65	150	°C

- (1) 超出 **绝对最大额定值** 的运行可能会对器件造成永久损坏。**绝对最大额定值** 并不表示器件在这些条件下或在 **建议运行条件** 以外的任何其他条件下能够正常运行。如果超出 **建议运行条件** 但在 **绝对最大额定值** 范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
- (2) 所有电压值均以网络 GND 为基准。

5.2 功耗等级表

封装	$T_A \leq 25^\circ\text{C}$ 功率等级	降额因子	$T_A = 70^\circ\text{C}$ 功率等级	$T_A = 85^\circ\text{C}$ 功率等级
DW	1125mW	9.0mW/°C	720mW	596mW

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

	最小值	标称值	最大值	单位
V_{CC} 电源电压	4.75	5	5.25	V
V_{IH} 高电平输入电压	2			V
V_{IL} 低电平输入电压			0.8	V
V_{OC} 共模输出电压			12	V
			-7	V
I_{OH} 高电平输出电流			-60	mA
I_{OL} 低电平输出电流			60	mA
T_A 自然通风工作温度	0		70	°C

5.4 热性能信息

热性能指标 ⁽¹⁾		DW (SOIC)	单位
		20 引脚	
$R_{\theta JA}$ 结至环境热阻		66.8	°C/W
$R_{\theta JC(top)}$ 结至外壳（顶部）热阻		34.4	°C/W
$R_{\theta JB}$ 结至电路板热阻		39.7	°C/W
ψ_{JT} 结至顶部特征参数		8.9	°C/W
ψ_{JB} 结至电路板特征参数		39.0	°C/W
$R_{\theta JC(bot)}$ 结至外壳（底部）热阻		不适用	°C/W

- (1) 有关新旧热性能指标的更多信息，请参阅 [半导体和 IC 封装热性能指标](#) 应用报告。

5.5 电气特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值 ⁽¹⁾	最大值	单位
V_{IK} 输入钳位电压	$I_I = -18\text{mA}$			-1.5	V
V_O 输出电压	$I_O = 0$	0		6	V
$ V_{OD1} $ 差分输出电压	$I_O = 0$	1.5		6	V
$ V_{OD2} $ 差分输出电压	$R_L = 100\ \Omega$	1/2 V_{OD1} 或 2 ⁽²⁾			V
	$R_L = 54\ \Omega$	1.5	2.5	5	V
$ V_{OD3} $ 差分输出电压	请参阅 ⁽⁵⁾	1.5		5	V
$\Delta V_{OD} $ 差分输出电压幅度的变化 ⁽³⁾	$R_L = 54\ \Omega$ 或 $100\ \Omega$	请参阅图 6-1			± 0.2 V
V_{OC} 共模输出电压 ⁽⁴⁾	$R_L = 54\ \Omega$ 或 $100\ \Omega$	请参阅图 6-1			3 V
					-1 V
$\Delta V_{OC} $ 共模输出电压幅度的变化 ⁽³⁾	$R_L = 54\ \Omega$ 或 $100\ \Omega$	请参阅图 6-1			± 0.2 V
I_O 断电时的输出电流	$V_{CC} = 0$, $V_O = -7\text{V}$ 至 12V			± 100	μA
I_{OZ} 高阻抗状态输出电流	$V_O = -7\text{V}$ 至 12V			± 100	μA
I_{IH} 高电平输入电流	$V_I = 2.7\text{V}$			20	μA
I_{IL} 低电平输入电流	$V_I = 0.4\text{V}$			-100	μA
I_{OS} 短路输出电流	$V_O = -7\text{V}$ 至 12V			± 250	mA
I_{CC} 电源电流（所有驱动器）	空载	输出已启用			36 mA
		输出已禁用			16 mA

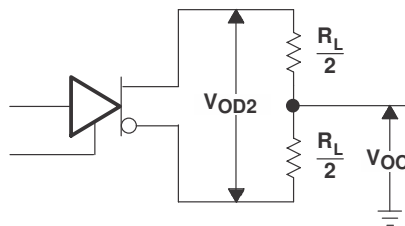
- (1) 所有典型值均在 $V_{CC}=5\text{V}$ 、 $T_A = 25^\circ\text{C}$ 下测得。
(2) $100\ \Omega$ 负载下的最小 V_{OD2} 为 1/2 V_{OD1} 或 2V，以较大者为准。
(3) $\Delta|V_{OD}|$ 和 $\Delta|V_{OC}|$ 分别是 V_{OD} 和 V_{OC} 的幅度变化（当输入从高电平变为低电平时发生）。
(4) 根据 ANSI 标准 EIA/TIA-422-B， V_{OC} 是两个输出电压相对于地的平均值，称为输出失调电压 V_{OS} 。
(5) 请参阅 EIA 标准 RS-485 图 3-5 “测试端接测量 2”。

5.6 开关特性

在自然通风条件下的工作温度范围内（除非另有说明）， $C_L = 50\text{pF}$

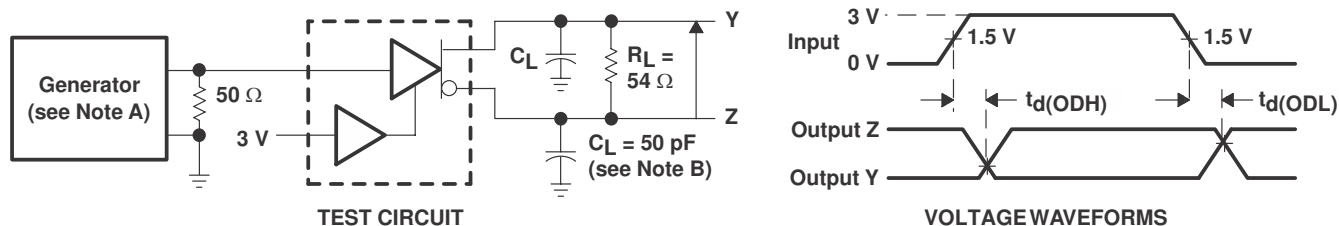
参数	测试条件	最小值	典型值	最大值	单位
$t_{d(OD)}$ 差分输出延迟时间	$R_L = 54\ \Omega$ （请参阅图 6-2）	9	15	22	ns
t_{PZH} 达到高电平的输出启用时间	$R_L = 110\ \Omega$ （请参阅图 6-3）	30	45	70	ns
t_{PZL} 达到低电平的输出启用时间	$R_L = 110\ \Omega$ （请参阅图 6-4）	25	40	65	ns
t_{PHZ} 从高电平开始的输出禁用时间	$R_L = 110\ \Omega$ （请参阅图 6-3）	10	20	35	ns
t_{PLZ} 从低电平开始的输出禁用时间	$R_L = 110\ \Omega$ （请参阅图 6-4）	10	30	45	ns

6 参数测量信息



Copyright © 2018, Texas Instruments Incorporated

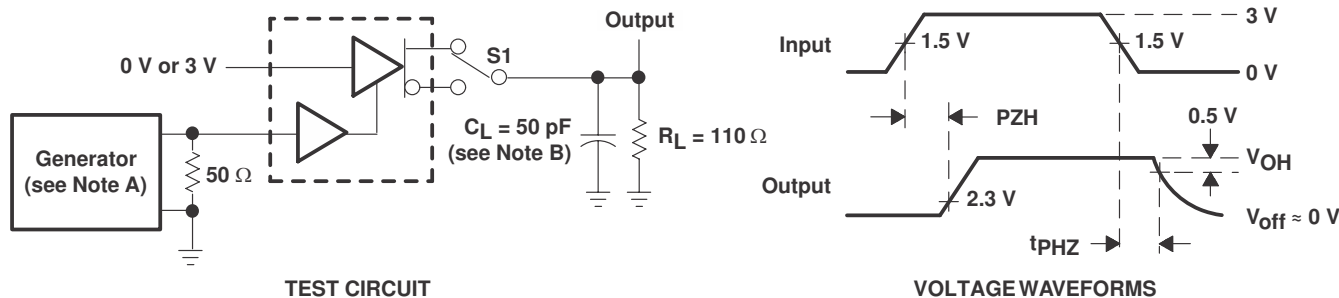
图 6-1. 差分 and 共模输出电压



Copyright © 2018, Texas Instruments Incorporated

- A. 输入脉冲由具有以下特性的发生器提供：PRR = 1MHz， $Z_O = 50\ \Omega$ ，占空比 = 50%， t_r 5ns， t_f 5ns。
B. C_L 包括探头和杂散电容。

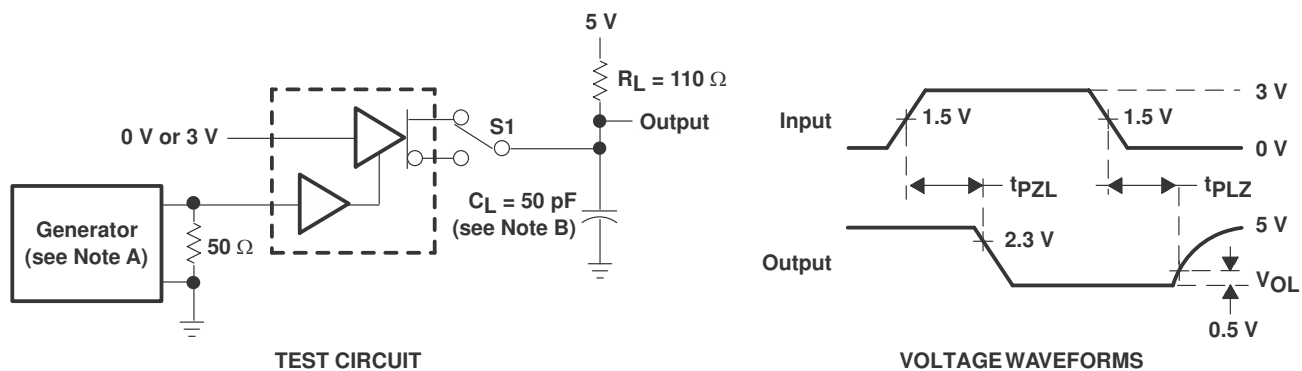
图 6-2. 差分输出测试电路以及延迟和转换时间电压波形



Copyright © 2018, Texas Instruments Incorporated

- A. 输入脉冲由具有以下特性的发生器提供：PRR = 1MHz， $Z_O = 50\ \Omega$ ，占空比 = 50%， t_r 5ns， t_f 5ns。
B. C_L 包括探头和杂散电容。

图 6-3. 测试电路和电压波形， t_{PZH} 和 t_{PHZ}



Copyright © 2018, Texas Instruments Incorporated

- A. 输入脉冲由具有以下特性的发生器提供：PRR = 1MHz， $Z_O = 50 \Omega$ ，占空比 = 50%， t_r 10ns， t_f 10ns。
- B. C_L 包括探头和杂散电容。

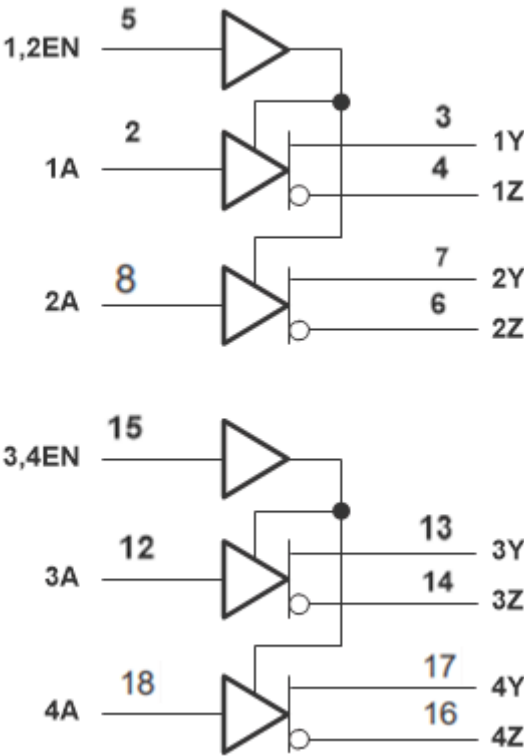
图 6-4. 测试电路和电压波形， t_{PZL} 和 t_{PLZ}

7 详细说明

7.1 概述

SN75ALS174 是一款具有三态差分输出的四路线路驱动器。该器件设计符合 ANSI 标准 EIA/TIA-422-B 和 RS-485 的要求。该器件经优化，能够以高达 20Mbit/s 的速率实现平衡多点总线传输

7.2 功能方框图



7.3 特性说明

每个驱动器都具有宽的正负共模输出电压范围，因此适用于嘈杂环境中的合用线应用。SN75ALS174 可提供正负电流限制和热关断功能，避免传输总线出现线路故障状况。在结温大概为 150°C 时发生关断

7.4 器件功能模式

表 7-1. 功能表 (每个驱动器)

输入 A ⁽¹⁾	使能	输出 ⁽²⁾	
		Y	Z
H	H	H	L
L	H	L	H
X	L	Z	Z

(1) H = 高电平，L = 低电平，X = 不相关。
(2) Z = 高阻抗 (关闭)

应用和实施

备注

以下应用部分中的信息不属于 TI 元件规范，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计实现，以确认系统功能。

8.1 应用信息

8.2 典型应用

当所设计的系统使用符合 RS-422 或 RS-485 标准的驱动器、接收器和收发器时，正确的电缆端接对于在传输线中具有较低反射的高可靠性应用至关重要。由于 RS-422 只允许在总线上使用一个驱动器，因此，如果使用端接，此驱动器只能放在靠近最后一个接收器的电缆末端。通常，RS-485 要求在电缆的两端进行端接。确定端接类型时要考虑的因素通常是应用的性能要求和成本这一始终存在的因素。所讨论的不同类型的端接技术包括末端端接线路、并行端接、交流端接和多点端接



图 8-1. 具有端接接收器的典型 RS-485 或 RS-422 应用。

8.2.1 设计要求

RS-485 是一种稳健的电气标准，适用于长距离网络，可用于具有不同要求（例如距离、数据速率和节点数量）的各种应用。

8.2.2 详细设计过程

8.2.2.1 数据速率和总线长度

数据速率与电缆长度成反比关系，即数据速率越高，电缆长度越短；反之，数据速率越低，电缆长度越长。虽然大多数 RS-485 系统使用介于 10kbps 和 100kbps 之间的数据速率，但在 4000 英尺或更远距离范围内，某些应用需要的数据速率高达 250kbps。通过允许高达 5% 或 10% 的小信号抖动，可以实现更长的距离。

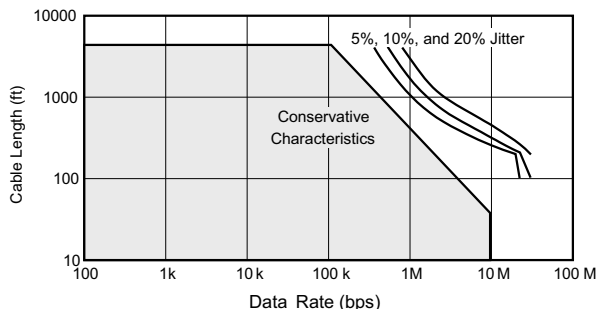


图 8-2. 电缆长度与数据速率特性间的关系

8.2.2.2 桩线长度

将节点连接到总线时，收发器输入和电缆干线之间的距离（称为桩线）应尽可能短。桩线是一段无端接的总线线路，随着长度的增加，桩线会引入相位不同的反射。作为通用指南，桩线的电气长度或往返延迟应小于驱动器上升时间的十分之一，即最大的物理桩线长度。

$$L_{(\text{STUB})} \leq 0.1 \times t_r \times v \times c \quad (1)$$

其中：

- t_r 是驱动器上升时间的 10/90
- c 是光速 ($3 \times 10^8 \text{m/s}$)
- v 是电缆或布线的信号速度，以 c 的系数表示

8.2.2.3 总线负载

RS-485 标准规定，符合标准的驱动器必须能够驱动 32 个单元负载 (UL)，其中 1 个单元负载表示大约 $12\text{k}\Omega$ 的负载阻抗。

8.3 电源相关建议

为确保在所有数据速率和电源电压下可靠运行，应使用 100nF 陶瓷电容对各个电源进行去耦，该电容的位置应尽可能靠近电源引脚。这样有助于减少开关模式电源输出中出现的电源电压波纹，并且有助于补偿 PCB 电源平面的电阻和电感

8 器件和文档支持

8.1 文档支持

8.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](https://www.ti.com) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.3 支持资源

TI E2E™ 中文支持论坛 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

8.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

8.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.6 术语表

TI 术语表 本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (June 2023) to Revision A (April 2024)	Page
• 更改了 热性能信息表	4
• 更改了 图 6-4 中的注释 A.....	6

10 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
SN75ALS174DWR	ACTIVE	SOIC	DW	20	2000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	0 to 70	75ALS174	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

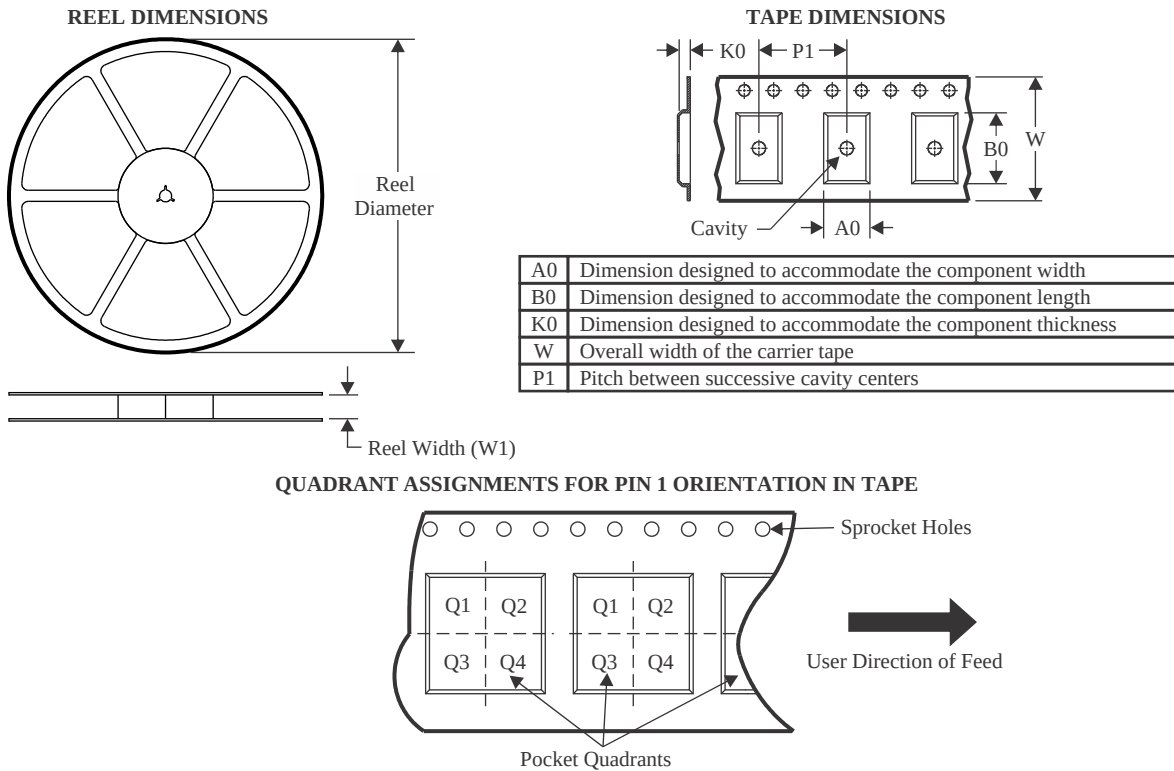
(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

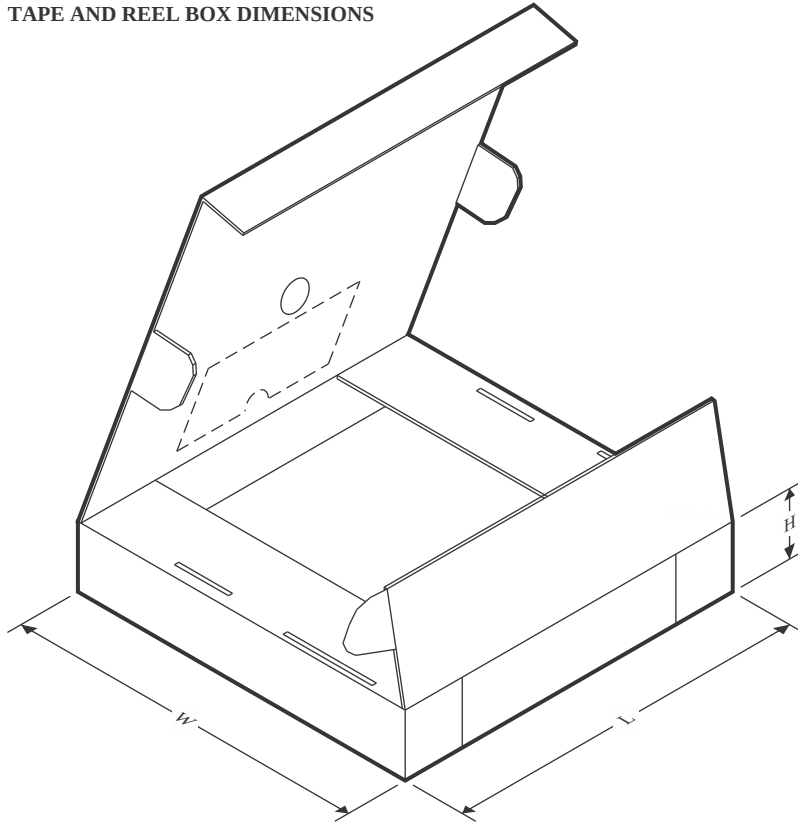
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
SN75ALS174DWR	SOIC	DW	20	2000	330.0	24.4	10.8	13.3	2.7	12.0	24.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

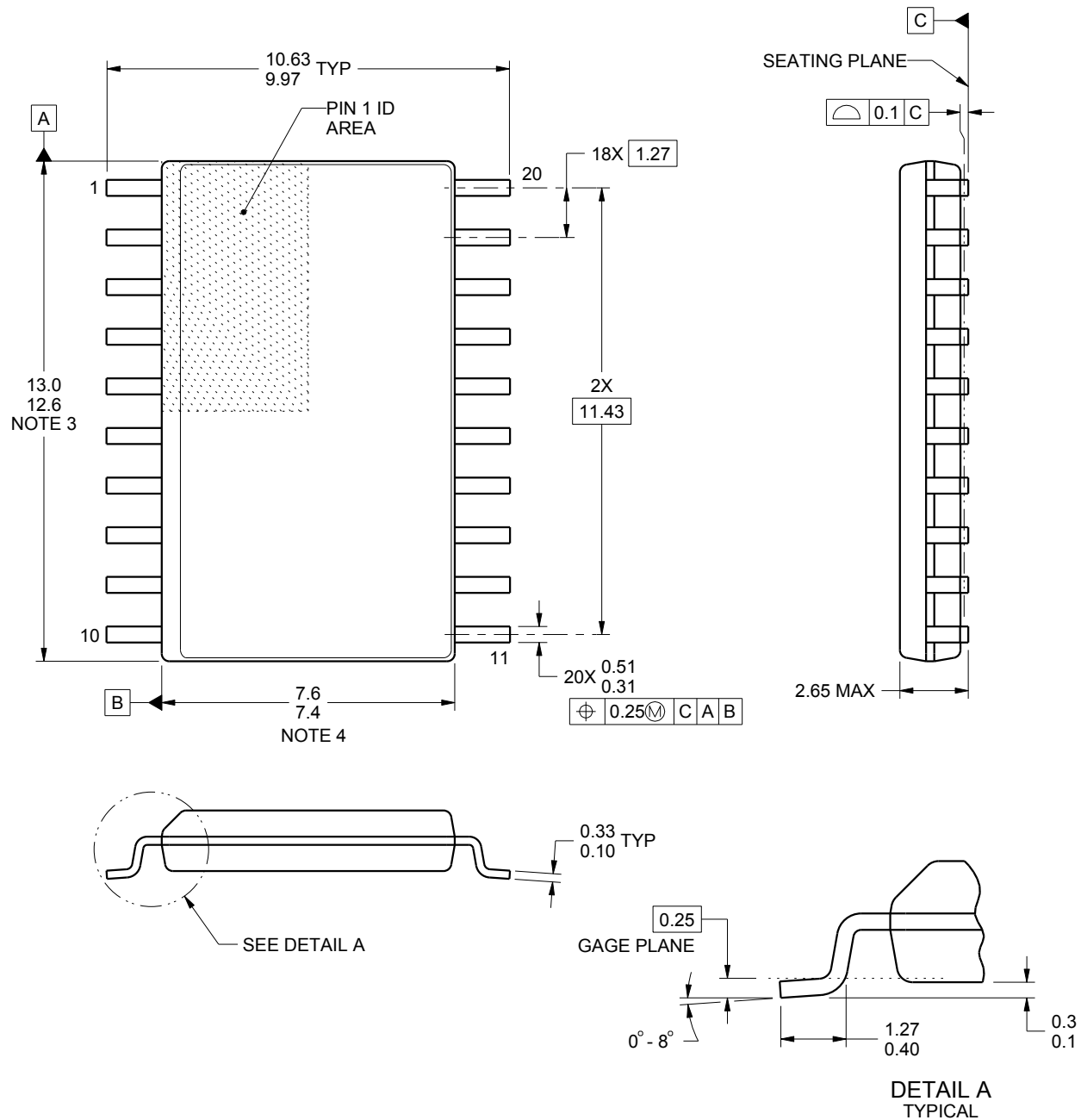
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
SN75ALS174DWR	SOIC	DW	20	2000	367.0	367.0	45.0

DW0020A

PACKAGE OUTLINE

SOIC - 2.65 mm max height

SOIC



4220724/A 05/2016

NOTES:

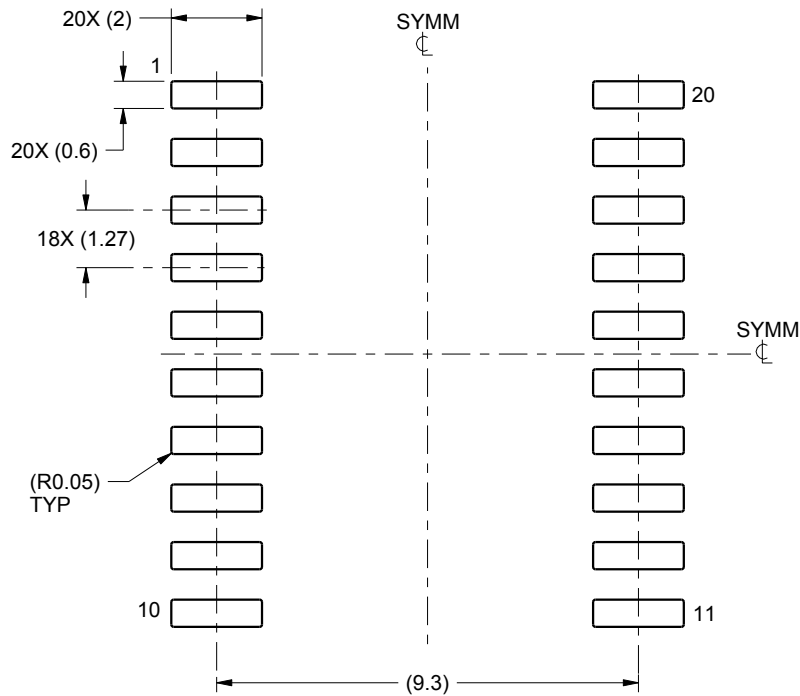
1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.43 mm per side.
5. Reference JEDEC registration MS-013.

EXAMPLE BOARD LAYOUT

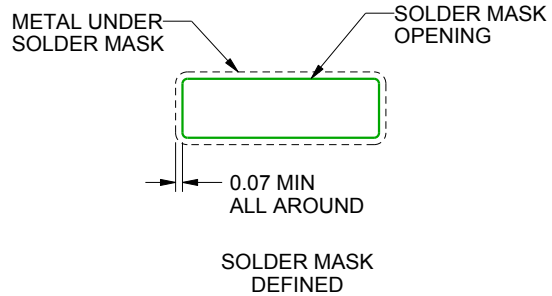
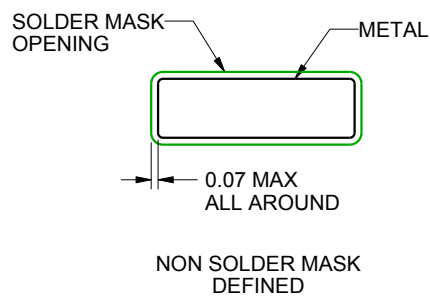
DW0020A

SOIC - 2.65 mm max height

SOIC



LAND PATTERN EXAMPLE
SCALE:6X



SOLDER MASK DETAILS

4220724/A 05/2016

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

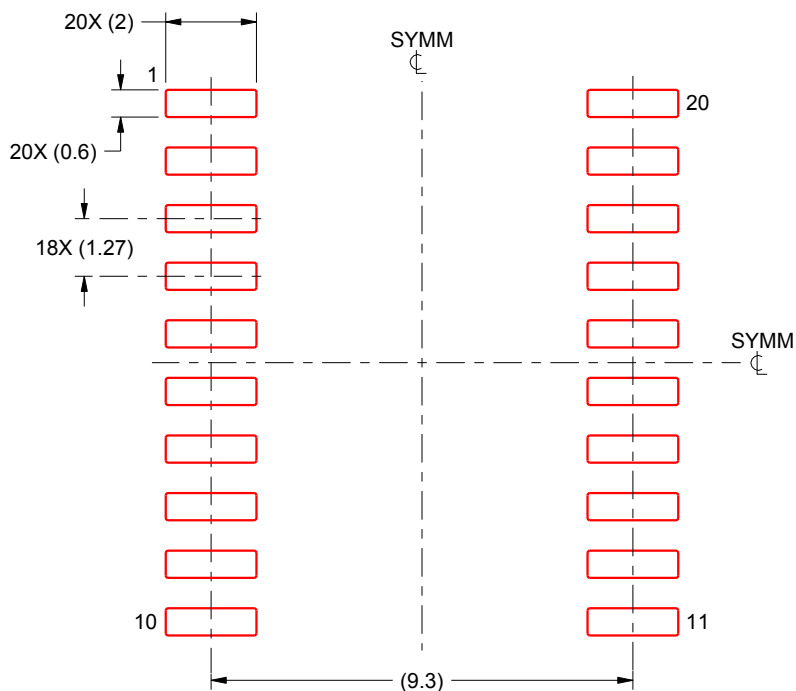
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DW0020A

SOIC - 2.65 mm max height

SOIC



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:6X

4220724/A 05/2016

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司