

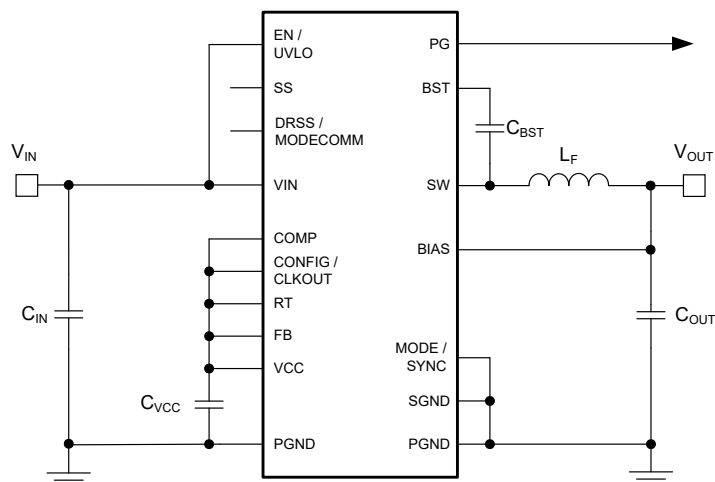
LM656x0-Q1 经优化可实现低 EMI 和高功率密度的 70V、8A/6A/4A 汽车级降压转换器

1 特性

- 符合面向汽车应用的 AEC-Q100 标准：
 - 温度等级 1：-40°C 至 +125°C，T_A
- 宽输入电压范围：3V 至 70V
- 1% 精度，V_{OUT} 范围为 0.8V 至 60V
- 针对低 EMI 要求进行了优化
 - 有助于符合 CISPR 25 5 级标准
 - 引脚可配置的双随机展频和压摆率控制可降低峰值发射
 - 具有对称引脚排列的增强型 HotRod™ QFN 封装
 - 开关频率范围为 300kHz 至 2.2MHz
 - 引脚可配置自动或 FPWM 运行
- 短最小导通时间：36ns (典型值)
 - 在 2.1MHz 下实现 36V 至 3.3V 的转换
- 高效电源转换
 - 峰值效率 > 95%，12V_{IN} 至 5V_{OUT}，400kHz
 - 空载输入电流：2.1μA
- 高功率密度
 - 内部补偿、OCP 和 TSD
 - 具有可湿性侧面的 4.5mm × 4.5mm eQFN-26 封装
 - Θ_{JA} = 18°C/W (LM65680-Q1EVM)
- VIN 至 PGND 引脚间隙：1.1mm

2 应用

- 高级驾驶辅助系统 (ADAS)
- 汽车信息娱乐系统与仪表组
- 混合动力、电动和动力总成系统



典型应用电路

3 说明

LM656x0-Q1 是可堆叠 汽车级降压转换器系列，经过设计，具有高效率、高功率密度和超低电磁干扰 (EMI)。这些转换器在 3V 至 70V 的宽输入电压范围内运行，从而简化了输入浪涌保护设计。

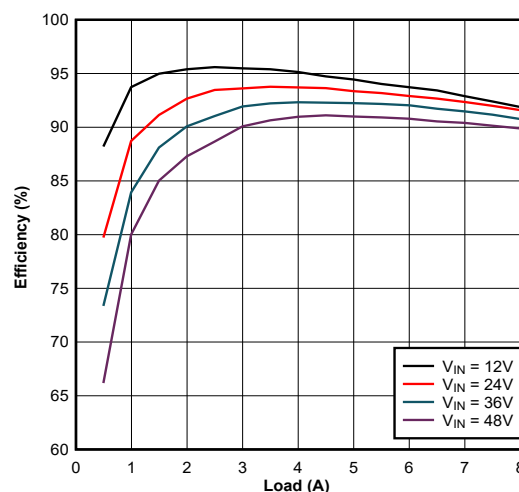
通过更大限度减小环路电感、使用引脚可选的 SW 节点压摆率控制和双随机展频 (DRSS)，实现低 EMI 运行。DRSS 可通过三角调制与假随机调制的组合显著降低峰值发射，同时保持超低的输出电压纹波。

电流模式控制架构，搭配 **36ns** 最短导通时间，可在高频下实现高转换比，提供简便的环路补偿、快速瞬态响应以及出色的负载和线路调整。最多可将两个转换器设置为以交错模式（并联输出）运行，可实现精确的电流共享，从而支持高达 **16A** 输出电流。

器件信息

器件型号 ⁽²⁾	封装 ⁽¹⁾	输出电流
LM65680-Q1	RZY (WQFN-FCRLF , 26)	8A
LM65660-Q1 ⁽³⁾		6A
LM65640-Q1 ⁽³⁾		4A

- (1) 有关更多信息，请参阅**节 11**。
- (2) 请参阅**器件比较表**。
- (3) 预发布信息（非预告信息）。



典型效率, $V_{OUT} = 5V$, $f_{SW} = 400kHz$

内容

1 特性.....	1	8.1 应用信息.....	23
2 应用.....	1	8.2 典型应用.....	30
3 说明.....	1	8.3 最佳设计实践.....	40
4 器件比较表.....	3	8.4 电源相关建议.....	40
5 引脚配置和功能.....	4	8.5 布局.....	40
6 规格.....	6	9 器件和文档支持.....	43
6.1 绝对最大额定值.....	6	9.1 开发支持.....	43
6.2 ESD 等级.....	6	9.2 文档支持.....	43
6.3 建议运行条件.....	6	9.3 接收文档更新通知.....	44
6.4 热性能信息.....	7	9.4 支持资源.....	44
6.5 电气特性.....	7	9.5 商标.....	44
7 详细说明.....	10	9.6 静电放电警告.....	44
7.1 概述.....	10	9.7 术语表.....	44
7.2 功能方框图.....	11	10 修订历史记录.....	44
7.3 特性描述.....	12	11 机械、封装和可订购信息.....	45
7.4 器件功能模式.....	20	11.1 卷带包装信息.....	45
8 应用和实施.....	23		

4 器件比较表

可订购器件型号	输入电压额定值	电流	功能安全	适用于反相降压/升压拓扑的电平转换器
LM65680RZYRQ1	70V	8A	支持	否
LM65660RZYRQ1 ⁽¹⁾	70V	6A	支持	否
LM65640RZYRQ1 ⁽¹⁾	70V	4A	支持	否
LM68680FRZYRQ1 ⁽¹⁾	70V	8A	符合	否
LM68660FRZYRQ1 ⁽¹⁾	70V	6A	符合	否
LM68640FRZYRQ1 ⁽¹⁾	70V	4A	符合	否
LM68580FRZYRQ1 ⁽¹⁾	42V	8A	符合	否
LM68560FRZYRQ1 ⁽¹⁾	42V	6A	符合	否
LM67680RZYRQ1 ⁽¹⁾	70V	8A	支持	是
LM67660RZYRQ1 ⁽¹⁾	70V	6A	支持	是
LM67640RZYRQ1 ⁽¹⁾	70V	4A	支持	是

(1) 预发布信息 (非预告信息)。如需了解更多信息，请联系德州仪器 (TI)。

5 引脚配置和功能

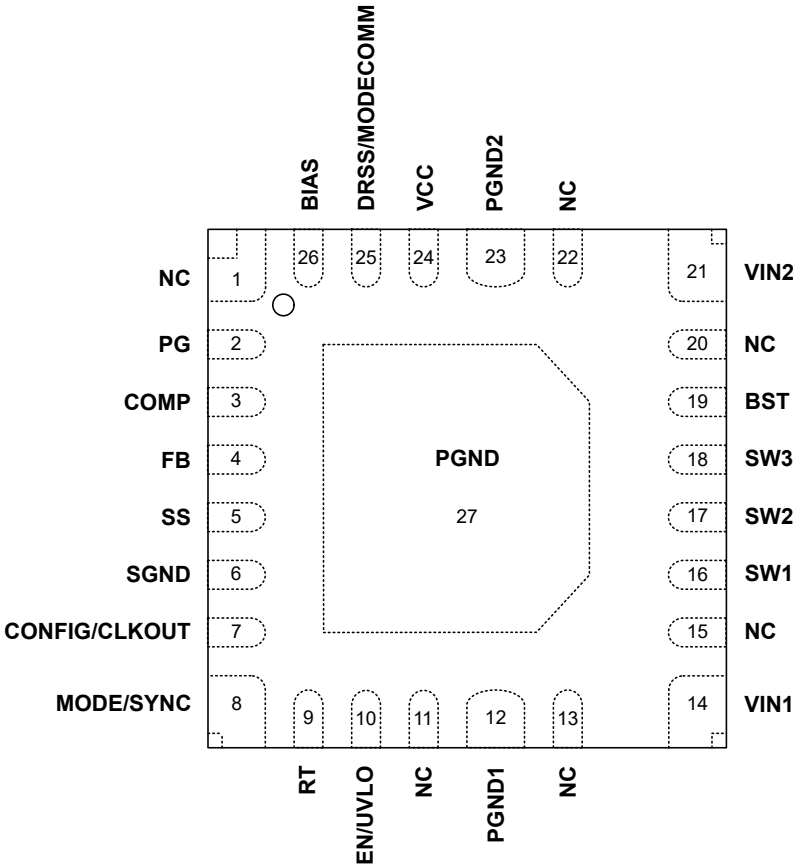


图 5-1. RZY 26 引脚 WQFN-FCRLF 封装 (顶视图)

表 5-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	编号		
NC	1	A	无连接引脚。保持悬空。
PG	2	O	电源正常状态输出引脚。此引脚是一个集电极开路输出，如果输出电压超出指定的调节窗口，该输出会变为低电平。
COMP	3	A	外部补偿引脚。此引脚是跨导放大器的输出。如果使用了此引脚，请将补偿网络从 COMP 引脚连接到 PGND。如果未使用此引脚，则必须将其连接到 VCC。
FB	4	A	反馈引脚。连接到 GND 以配置 3.3V 固定输出电压。连接到 VCC 以配置 5V 固定输出电压。将此引脚连接到反馈分压器接触点以提供可调输出选项。调节阈值为 0.8V。
SS	5	A	软启动延迟编程引脚。如果 SS 引脚保持开路，则内部软启动电路会在 5.3ms 内将 FB 基准从零斜升至满量程值。如果在 SS 引脚和 PGND 之间连接了一个电容器，则可以将软启动时间设置为更高的值。
SGND	6	G	检测 GND 引脚。连接到系统地。
CONFIG/ CLKOUT	7	I/O	配置引脚。此引脚将器件配置为主器件（单相或两相运行）或辅助器件（两相运行）并选择内部补偿（单相运行）或外部补偿（单相或两相运行）。如果配置为主器件进行两相运行，则该引脚在启动后变为 CLKOUT 引脚。
MODE/SYNC	8	I/O	模式和同步输入引脚。将此引脚连接到 PGND，或将引脚驱动为低电平以在自动模式下运行。将此引脚连接到 VCC，或将引脚驱动为高电平，或发送同步时钟信号以在 FPWM 模式下运行。与外部时钟同步时，使用 RT 引脚将内部频率设置为接近同步频率，以避免外部时钟开启和关闭时产生干扰。

表 5-1. 引脚功能 (续)

引脚		类型 ⁽¹⁾	说明
名称	编号		
RT	9	I/O	开关频率编程引脚。通过一个阻值介于 6.81k Ω 和 54.2k Ω 之间的电阻器将此引脚连接至 PGND，以将开关频率设置在 300kHz 和 2200kHz 之间。以 400kHz 运行时，连接到 VCC。以 2.2MHz 运行时，连接到 PGND。不能悬空。
EN/UVLO	10	P	精密使能引脚。将此引脚驱动为高电平/低电平可启用/禁用器件。该引脚可直接连接至 VIN。精密使能允许将该引脚用作可调节 UVLO。不能悬空。
NC	11	O	无连接引脚。保持悬空。
PGND1	12	G	内部低侧 MOSFET 的电源地。将此引脚连接到系统地。必须为 PGND2 提供低阻抗连接。将一个或多个优质旁路电容器从该引脚连接到 VIN1。
NC	13	—	无连接引脚。保持悬空，以便在 PGND1 和 VIN1 引脚之间保持 1mm 的间隙。如果 PGND1 和 VIN1 引脚之间的 0.75mm 间隙满足系统引脚间隙要求，则此引脚短接至 PGND1。
VIN1	14	P	到稳压器的输入电源。将一个或多个优质旁路电容器从该引脚连接到 PGND1。提供到 VIN2 的低阻抗连接。
NC	15	—	无连接引脚。保持悬空，以便在 VIN1 和 SW1 之间保持 0.5mm 的间隙。
SW1	16	P	器件开关引脚和稳压器的开关节点。连接到输出电感器。
SW2	17	P	
SW3	18	P	
BST	19	P	高侧驱动器上部电源轨。在 SW 节点和 BST 之间连接一个 100nF 电容器。当 SW 节点为低电平时，内部二极管为电容器充电。
NC	20	—	无连接引脚。保持悬空，以便在 VIN2 和 BST 之间保持 0.5mm 的间隙。
VIN2	21	P	到稳压器的输入电源。将一个或多个优质旁路电容器从该引脚连接到 PGND2。提供到 VIN1 的低阻抗连接。
NC	22	—	无连接引脚。保持悬空，以便在 PGND2 和 VIN2 引脚之间保持 1mm 的间隙。如果 PGND2 和 VIN2 引脚之间的 0.75mm 间隙满足系统引脚间隙要求，则此引脚短接至 PGND2。
PGND2	23	G	内部低侧 MOSFET 的电源地。连接到系统地。必须为 PGND1 提供低阻抗连接。将一个或多个优质旁路电容器从该引脚连接到 VIN2。
VCC	24	P	内部稳压器输出。用作内部控制电路的电源。不要将此引脚连接至任何外部负载。在该引脚和 PGND 之间连接一个 1 μ F 优质电容器。
DRSS/ MODECOMM	25	I/O	双随机展频 (DRSS) 选择引脚。有关可用的 DRSS 选项，请参阅双随机展频 (DRSS)。如果配置为两相运行，则此引脚成为主器件和辅助器件之间的模式通信引脚。对于两相运行，请将主器件和辅助器件的 MODECOMM 引脚连接在一起。
BIAS	26	P	内部稳压器的输入端。如果配置为固定 VOUT，则将该引脚连接到 VOUT 节点以闭合控制环路。如果配置为可调 VOUT，则将该引脚连接到 VOUT 节点或 3.3V 至 30V 的外部辅助电源。如果输出电压高于 30V 且未使用外部电源，则将该引脚连接到 GND。
PGND	27	G	外露 PGND 焊盘。在 PCB 上，连接到系统地。该引脚是芯片的主要散热路径。必须通过焊接到 PCB 上的大覆铜区域来将焊盘用于散热。采用示例电路板布局布线中所建议的尽可能多的散热过孔可确保实现更低的封装热阻和更高的热性能。

(1) I = 输入, O = 输出, A = 模拟, G = 接地, P = 电源

6 规格

6.1 绝对最大额定值

在工作结温范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
输入电压	VIN 至 PGND	-0.3	75	V
输入电压	EN/UVLO 至 PGND	-0.3	75	V
输入电压	RT 至 PGND	-0.3	75	V
输入电压	DRSS/MODECOMM 至 PGND	-0.3	40	V
输入电压	BIAS 至 PGND	-0.3	40	V
输入电压	MODE/SYNC 至 PGND	-0.3	5.5	V
输入电压	CONFIG/CLKOUT 至 PGND	-0.3	5.5	V
输入电压	COMP、FB 至 PGND	-0.3	5.5	V
输入电压	SS 至 PGND	-0.3	$V_{CC} + 0.3$	V
输出电压	SW 到 PGND	-0.6	$V_{IN} + 0.3$	V
输出电压	PG 至 PGND	-0.3	40	V
输出电压	BST 至 SW	-0.3	5.5	V
输出电压	VCC 至 PGND	-0.3	5.5	V
T _J	工作结温	-40	150	°C
T _{stg}	贮存温度	-65	150	°C

- (1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

6.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 AEC Q100-002 标准 ⁽¹⁾	±2000	V
		充电器件模型 (CDM), 符合 AEC Q100-011 标准	±750	

- (1) AEC Q100-002 指示必须按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

6.3 建议运行条件

在工作结温范围内测得 (除非另有说明)

		最小值	最大值	单位
输入电压	VIN (直流)	3	65	V
输入电压	VIN (瞬态) ⁽¹⁾	3	70	V
输入电压	EN (直流)	0	65	V
输入电压	EN (瞬态) ⁽¹⁾	0	70	V
输入电压	BIAS, PG	0	30	V
输入电压	FB	0	5.5	V
输入电压	MODE/SYNC, RT	0	5.5	V
上拉电阻	R _{PU(PG)}	4		kΩ
上拉基准电压	V _{PU(PG)}	0.8	30	V
输出电压	VOUT	0.8		V
输出电流	IOUT, 8A 选项	0	8	A
输出电流	IOUT, 6A 选项	0	6	A
输出电流	IOUT, 4A 选项	0	4	A

- (1) 在最大瞬态电压下运行的时间限制为低于器件总工作寿命的 1%。

6.4 热性能信息

热指标 ⁽¹⁾		器件		单位
		eQFN (JESD 51-7)	eQFN (EVM)	
		26 引脚	26 引脚	
$R_{\theta JA}$	结至环境热阻	33.7 ⁽²⁾	18 ⁽³⁾	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	24.1	(4)	°C/W
$R_{\theta JB}$	结至电路板热阻	6.9	(4)	°C/W
Ψ_{JT}	结至顶部特征参数	1.1	1.4	°C/W
Ψ_{JB}	结至电路板特征参数	6.9	5.8	°C/W

(1) 有关新旧热指标的更多信息, 请参阅 [半导体和 IC 封装热指标](#) 应用手册。

(2) 此表中给出的 $R_{\theta JA}$ 值仅用于与其他封装的比较, 不能用于设计目的。该值根据 JESD 51-7 来计算, 使用 4 层 JEDEC 电路板进行了仿真, 并不代表在实际应用中获得的性能。有关热设计信息, 请参阅 [最高环境温度](#) 一节。

(3) 有关电路板布局布线和其他信息, 请参阅 [LM65680-Q1EVM](#) 用户指南。有关热设计信息, 请参阅 [最高环境温度](#) 一节。

(4) 不适用于 EVM。

6.5 电气特性

限值适用于推荐的 -40°C 至 +150°C 工作结温范围 (T_J) (除非另外说明)。最小和最大限制经过测试、设计和统计相关性分析确定。典型值表示 $T_J = 25^\circ\text{C}$ 条件下最有可能达到的参数标准, 仅供参考。除非另有说明, 以下条件适用: $V_{IN} = 13.5\text{V}$, $V_{EN} = V_{IN}$, $V_{OUT} = 3.3\text{V}$, $F_{SW} = 2.2\text{MHz}$

参数		测试条件	最小值	典型值	最大值	单位
电源 (VIN 引脚)						
$V_{INUVLO(R)}$	VIN UVLO 上升阈值	V_{IN} 上升 (启动所需)	3.3	3.4	3.45	V
$V_{INUVLO(F)}$	VIN UVLO 下降阈值	V_{IN} 下降 (运行后)		2.5	2.55	V
$V_{INUVLO(H)}$	VIN UVLO 迟滞			0.9		V
I_{VIN}	VIN 引脚输入电流, 内部 COMP, 无开关	$V_{BIAS} = 3.3\text{V} + 2\%$, CONFIG 短接至 V_{CC} ,		0.9	1.4	μA
$I_{BIAS(FIX-3.3V)}$	BIAS 引脚输入电流, 固定 3.3V 输出, 内部 COMP, 无开关	$V_{BIAS} = 3.3\text{V} + 2\%$, CONFIG 短接至 V_{CC} , 启用自动模式		8.4	10	μA
$I_{Q(FIX-3.3V)}$	总 V_{IN} 静态电流, 固定 3.3V 输出, 内部 COMP, 无开关	$V_{IN} = 24\text{V}$, $V_{BIAS} = 3.3\text{V} + 2\%$, CONFIG 短接至 V_{CC} , $T_J = 25^\circ\text{C}$, 启用自动模式		2.1	2.7	μA
		所有温度		2.1	6.4	μA
$I_{BIAS(ADJ-3.3V)}$	BIAS 引脚输入电流, 可调 3.3V 输出, 内部 COMP, 无开关	$V_{FB} = 0.8\text{V} + 2\%$, CONFIG 短接至 V_{CC} , 启用自动模式		6.8	8.1	μA
$I_{Q(ADJ-3.3V)}$	总 V_{IN} 静态电流, 可调 3.3V 输出, 内部 COMP, 无开关	$V_{IN} = 24.0\text{V}$ $V_{FB} = 0.8\text{V} + 2\%$, CONFIG 短接至 V_{CC} , 启用自动模式		1.9	2.5	μA
$I_{BIAS(ADJ-3.3V-EXT)}$	BIAS 引脚输入电流, 可调 3.3V 输出, 外部 COMP, 无开关	$V_{FB} = 0.8\text{V} + 2\%$, $R_{CFG} = 49.9\text{k}\Omega$, 启用自动模式		37	44	μA
$I_{Q(ADJ-3.3V-EXT)}$	总 V_{IN} 静态电流, 可调 3.3V 输出, 外部 COMP, 无开关	$V_{IN} = 24.0\text{V}$ $V_{FB} = 0.8\text{V} + 2\%$, $R_{CFG} = 49.9\text{k}\Omega$, 启用自动模式		6	7.4	μA
I_{Q-SD}	V_{IN} 关断电源电流	$V_{EN} = 0\text{V}$, $T_J = 25^\circ\text{C}$		1.3	1.6	μA
使能 (EN 引脚)						
$V_{EN-TH(R)}$	使能电压上升阈值	V_{EN} 上升	1.15	1.25	1.35	V
$V_{EN-TH(F)}$	使能输入低阈值	V_{EN} 下降	0.9	1	1.1	V
V_{EN-HYS}	启用电压迟滞			250		mV
I_{EN-LKG}	使能输入漏电流	$V_{EN} = V_{IN}$		0.22	3.45	μA
内部 LDO (VCC 引脚)						
V_{VCC}	内部 LDO 输出电压	$3.4\text{V} \leq V_{IN} \leq 65\text{V}$, $V_{BIAS} = 0\text{V}$		3.3		V
		$3.4\text{V} \leq V_{BIAS} \leq 30\text{V}$		3.2		V
$V_{VCC-UVLO(R)}$	VCC UVLO 上升阈值	VCC 欠压上升阈值, $I_{VCC} = 0\text{A}$	3.3	3.4	3.5	V
$V_{VCC-UVLO(H)}$	VCC UVLO 迟滞			0.9		V
电压基准 (FB 引脚)						
V_{FB1}	内部反馈基准电压, 内部补偿	FPWM 模式, CONFIG 短接至 V_{CC}	0.792	0.8	0.808	V

6.5 电气特性 (续)

限值适用于推荐的 -40°C 至 $+150^{\circ}\text{C}$ 工作结温范围 (T_J) (除非另外说明)。最小和最大限制经过测试、设计和统计相关性分析确定。典型值表示 $T_J = 25^{\circ}\text{C}$ 条件下最有可能达到的参数标准, 仅供参考。除非另有说明, 以下条件适用: $V_{IN} = 13.5\text{V}$, $V_{EN} = V_{IN}$, $V_{OUT} = 3.3\text{V}$, $F_{SW} = 2.2\text{MHz}$

参数		测试条件	最小值	典型值	最大值	单位
V _{FB2}	内部反馈基准电压，外部补偿	FPWM 模式，R _{CONFIG} = 49.9k Ω	0.792	0.8	0.808	V
I _{FB-LKG}	反馈引脚输入漏电流	V _{FB} = 0.8V，可调 V _{OUT} 设置		0.025	90	nA
R _{FB-SEL-ADJ}	可调输出电压设置电阻（戴维南等效）	V _{OUT} 和 GND 之间的电阻梯，中心抽头连接到 FB	4		100	k Ω
固定输出电压（BIAS 引脚）						
V _{OUT1} (3.3V)	3.3V 固定输出电压，内部 COMP	FB 短接至 GND，CONFIG 短接至 V _{CC}	3.267	3.3	3.333	V
V _{OUT2} (3.3V)	3.3V 固定输出电压，外部 COMP	FB 短接至 GND，R _{CONFIG} = 49.9k Ω	3.267	3.3	3.333	V
V _{OUT1} (5V)	5.0V 固定输出电压，内部 COMP	FB 短接至 V _{CC} ，CONFIG 短接至 V _{CC}	4.95	5	5.05	V
V _{OUT2} (5V)	5.0V 固定输出电压，外部 COMP	FB 短接至 V _{CC} ，R _{CONFIG} = 49.9k Ω	4.95	5	5.05	V
启动（SS 引脚）						
t _{EN_HIGH}	使能高电平到开关延迟开始	V _{FB} = V _{RT} = V _{MODE} = GND，V _{BIAS} = V _{OUT}		2.5		ms
t _{SS}	内部固定软启动时间	从设定点的第一个 SW 脉冲到 90% V _{REF} 的时间	2.9	5.3	8.1	ms
I _{SS}	软启动充电电流	V _{SS} = 0V		20		μA
R _{SS}	软启动放电电阻	EN = 0V		7		Ω
V _{SS(TH)}	软启动多相比较器阈值	R _{CONFIG} = 49.9kΩ		60		mV
误差放大器（COMP 引脚）						
g _m (EXTERNAL)	EA 跨导 - 外部 COMP	V _{COMP} = 0.8V，V _{FB} = +5% 且 V _{FB} = - 5%		1		mS
V _{COMP-EXT(h-clamp)}	外部 COMP - 高钳位电压	V _{FB} = 0V，可调 V _{OUT} 设置		1.056		V
电流限值和断续						
I _{HS-LIM}	高侧峰值电流限值，8A 选项	占空比接近 0%。	10.7	12.5	13.7	A
I _{LS-LIM}	低侧谷值电流限值，8A 选项		8.8	9.9	10.7	A
I _{L-PEAK-MIN}	最小占空比下的最小峰值电感器电流，8A 选项	V _{VCC} = 3.3V，tpulse ≤ 100ns，自动模式	2.4	3	3.7	A
I _{L-PEAK-MAX}	最大占空比下的最小峰值电感器电流，8A 选项	V _{VCC} = 3.3V，tpulse ≥ 1μs，自动模式		1.1		A
I _{HS-LIM}	高侧峰值电流限值，6A 选项	占空比接近 0%。	8.2	9.5	10.6	A
I _{LS-LIM}	低侧谷值电流限值，6A 选项		6.6	7.4	8	A
I _{L-PEAK-MIN}	最小占空比下的最小峰值电感器电流，6A 选项	V _{VCC} = 3.3V，tpulse ≤ 100ns，自动模式	1.8	2.3	2.7	A
I _{L-PEAK-MAX}	最大占空比下的最小峰值电感器电流，6A 选项	V _{VCC} = 3.3V，tpulse ≥ 1μs，自动模式		0.95		A
I _{HS-LIM}	高侧峰值电流限值，4A 选项	占空比接近 0%。	6.1	7	7.8	A
I _{LS-LIM}	低侧谷值电流限值，4A 选项		4.8	5.4	5.8	A
I _{L-PEAK-MIN}	最小占空比下的最小峰值电感器电流，4A 选项	V _{VCC} = 3.3V，tpulse ≤ 100ns，自动模式	1.3	1.8	2.1	A
I _{L-PEAK-MAX}	最大占空比下的最小峰值电感器电流，4A 选项	V _{VCC} = 3.3V，tpulse ≥ 1μs，自动模式		0.65		A
I _{LS-NEG-LIM}	低侧负电流限值	灌电流限值，FPWM 模式	-9.6	-6.9	-4.9	A
I _{L-ZC-LIM}	过零电流限值	V _{VCC} = 3.3V，自动模式		100		mA
V _{HIC}	FB 引脚上的过流断续阈值	软启动后低侧 FET 导通时间 > 165ns		0.32		V
t _{HIC_DLY}	断续模式激活延迟			64		周期
t _{HIC}	断续模式持续时间			40		ms
电源正常监视器（PG 引脚）						
V _{PG-OVP(R)}	PG 过压上升阈值	FB 电压（可调）或偏置电压（固定）百分比	103	105	107	%
V _{PG-OVP(F)}	PG 过压下降阈值	FB 电压（可调）或偏置电压（固定）百分比	102	104	106	%
V _{PG-UV(P)}	PG 欠压上升阈值	FB 电压（可调）或偏置电压（固定）百分比	94	96	98	%

6.5 电气特性 (续)

限值适用于推荐的 -40°C 至 $+150^{\circ}\text{C}$ 工作结温范围 (T_J) (除非另外说明)。最小和最大限制经过测试、设计和统计相关性分析确定。典型值表示 $T_J = 25^{\circ}\text{C}$ 条件下最有可能达到的参数标准, 仅供参考。除非另有说明, 以下条件适用: $V_{IN} = 13.5\text{V}$, $V_{EN} = V_{IN}$, $V_{OUT} = 3.3\text{V}$, $F_{SW} = 2.2\text{MHz}$

参数		测试条件	最小值	典型值	最大值	单位
V _{PG-UV(F)}	PG 欠压下降阈值	FB 电压 (可调) 或偏置电压 (固定) 百分比	93	95	97	%
t _{PG-DEGLITCH(F)}	PG 下降沿的抗尖峰脉冲滤波器延迟		55	114	175	μs
t _{PG-DEGLITCH(R)}	PG 上升沿的抗尖峰脉冲滤波器延迟		1.2	2	3	ms
V _{IN(PG-VALID)}	有效 PG 输出的最小 V _{IN}	V _{OL(PG)} < 0.4V , R _{PU} = 50kΩ , V _{PU} = 5V			1.25	V
V _{OL(PG)}	输出低电压	I _{OL} = 1mA , V _{IN} = 1.25V			0.4	V
R _{ON(PG)}	PG FET 导通电阻	I _{PG} = 1mA		39	110	Ω
开关频率 (RT 引脚)						
f _{SW1(FPWM)}	开关频率, FPWM 运行	R _{RT} = GND	1.98	2.2	2.42	MHz
f _{SW2(FPWM)}	开关频率, FPWM 运行	R _{RT} = 15.8kΩ , 1%	900	1000	1100	kHz
f _{SW3(FPWM)}	开关频率, FPWM 运行	R _{RT} = VCC	360	400	440	kHz
同步 (MODE/SYNC 引脚)						
V _{IH(SYNC)}	SYNC 输入高电平阈值				1.3	V
V _{IL(SYNC)}	SYNC 输入低电平阈值		0.45			V
V _{OH(CLKOUT)}	CLKOUT 输出高电平阈值	I _{OH} = -2mA	2.4			V
V _{OL(CLKOUT)}	CLKOUT 输出低电平阈值	I _{OL} = 2mA			0.4	V
f _{SYNC-RANGE(FPWM)}	针对设定 2.2MHz f _{SW} 的同步频率范围	R _{RT} = 6.81kΩ , 1%	1.76		2.64	MHz
f _{SYNC-RANGE(FPWM)}	针对设定 300kHz f _{SW} 的同步频率范围	R _{RT} = 54.2kΩ , 1%	240		360	kHz
t _{SYNC(TON-MIN)}	外部同步信号的最小正脉冲宽度				80	ns
t _{SYNC(TOFF-MIN)}	外部同步信号的最小负脉冲宽度				80	ns
t _{SYNC-SW-DLY}	SYNC 到 SW 延迟时间		-22		22	ns
双随机展频						
Δ f _{SS-LF}	低频三角展频调制范围	DRSS 引脚悬空		17		%
f _{m-LF}	三角调制频率	DRSS 引脚悬空	3.6	6	8.4	kHz
Δ f _{SS-HF}	高频假随机展频调制范围	DRSS 引脚悬空		2		%
功率级						
R _{DS-ON-HS}	高侧 FET 导通电阻	I _{SW} = 500mA , V _{BOOT-SW} = 3.3V		42		m Ω
R _{DS-ON-LS}	低侧 FET 导通电阻			23		m Ω
t _{ON-MIN(FPWM)}	最短导通时间 ⁽¹⁾	FPWM : I _{OUT} = 0A , R _{RT} = 6.81k Ω		36	48	ns
t _{ON-MIN(AUTO)}	最短导通时间 ⁽¹⁾	自动 : I _{OUT} = 2A , R _{RT} = 6.81k Ω		36	48	ns
t _{OFF-MIN}	最短关断时间	V _{IN} = 4V , F _{sw} = 2.2MHz , R _{RT} = 6.81k Ω		80	111	ns
t _{ON-MAX}	最大导通时间	F _{sw} = 300kHz , R _{RT} = 54.2kΩ		13.3		μs
热关断						
T _{SD}	热关断 ⁽¹⁾	关断阈值	155	165	177	°C
		恢复阈值		156		°C

(1) 根据设计确定。

7 详细说明

7.1 概述

LM656x0-Q1 是高效、高功率密度、超低 EMI 降压转换器系列，。这些转换器可在 3V 至 70V 的宽输入电压范围内工作，具有 0.8V 至 60V 的可调输出。最多可将两个转换器设置为以交错模式（并联输出）运行，从而实现精确的电流共享，支持高达 16A 输出电流的应用。

电流模式控制架构，搭配 36ns 最短导通时间，可在高频下实现高转换比，提供快速瞬态响应以及出色的负载和线路调整。如果最短导通时间或最短关断时间不支持所需的转换比，则开关频率会自动降低。该特性允许在负载突降事件和冷启动情况下保持调节。

该器件旨在更大幅度地降低最终产品成本并减小其尺寸，同时可在要求苛刻的汽车和高性能工业环境中运行。可以使用 RT 引脚将 LM656x0-Q1 设置为在 300kHz 至 2.2MHz 的开关频率下运行。利用内部补偿和精确的电流限制方案，可以更大幅度地降低 BOM 成本和减少元件数量。

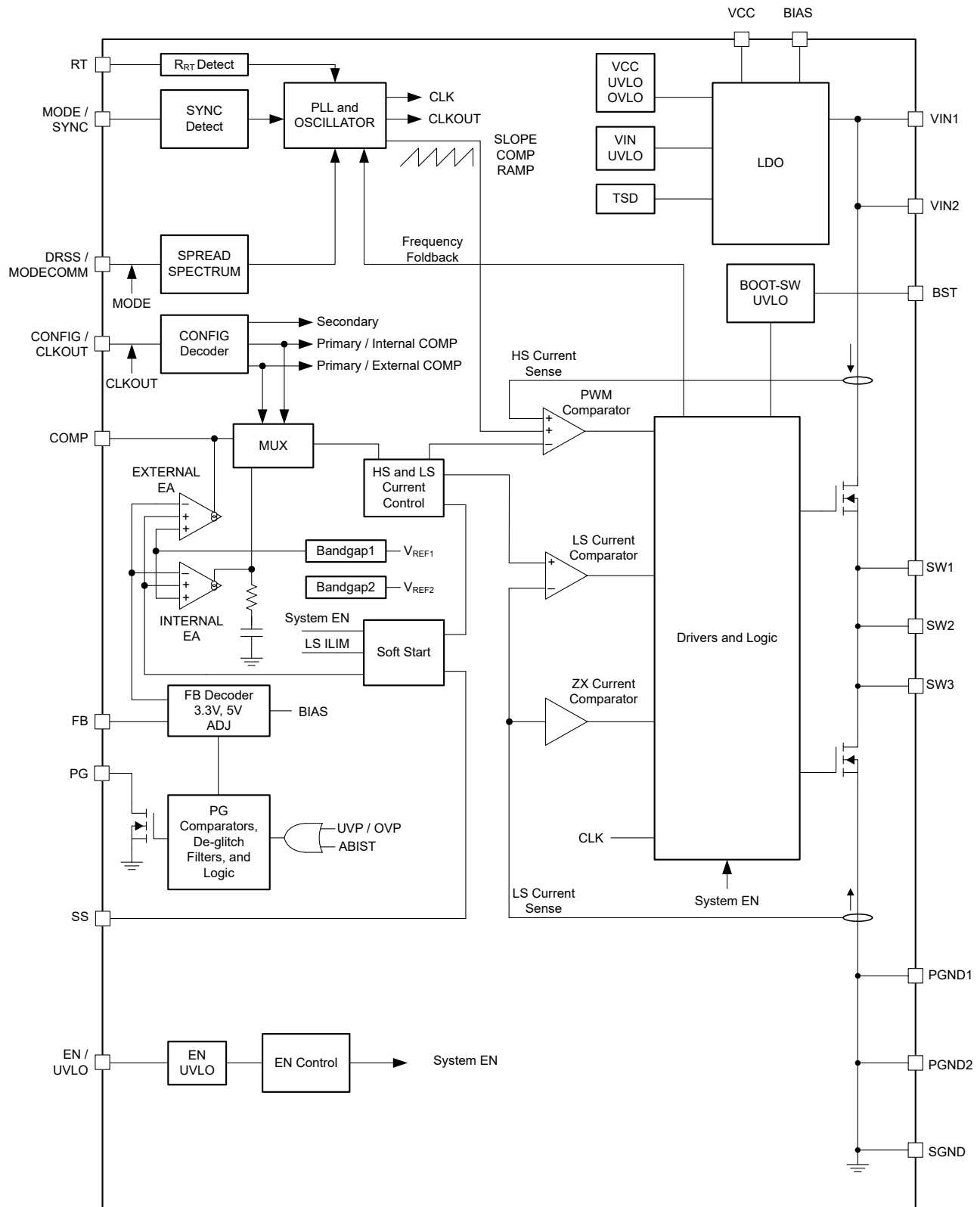
LM656x0-Q1 设计具有低 EMI。该器件包含以下特性：

- 引脚可配置的 SW 节点压摆率控制和双随机展频 (DRSS) 跳频
- 采用低输入电感封装的对称引脚排列
- 在高于和低于 AM 无线电频带的频率范围内运行
- 可通过引脚配置自动或 FPWM 模式，并具有外部时钟同步功能

通过结合使用这些特性，就无需采用屏蔽和其他昂贵的 EMI 缓解措施。

为了在可靠性敏感型环境中使用该器件，LM656x0-Q1 的封装具有更大的转角端子，可改进板级可靠性和可湿性侧面，支持光学检测。

7.2 功能方框图



ADVANCE INFORMATION

7.3 特性描述

7.3.1 输出电压选择

LM65680-Q1 具有可通过引脚选择的固定输出电压或可调输出电压模式。在固定输出电压模式下，输出电压由 FB 引脚选择。将 FB 引脚连接到 GND 以选择固定的 3.3V 输出，或连接到 VCC 以获得固定的 5V 输出。选择固定输出电压模式时，BIAS 引脚直接连接到稳压器的输出端。在该模式下，BIAS 引脚闭合稳压器的反馈环路并为内部偏置稳压器提供输入电源。

表 7-1. 输出电压选择

FB	VOUT
短接至 GND	3.3V
短接至 VCC	5V
连接到反馈电阻分压器抽头 (图 7-1)	ADJ

在可调输出电压模式下，稳压器输出电压和 FB 引脚之间连接了一个分压器。电阻值是根据稳压器的所需输出电压和 0.8V 基准计算得出的。有关详细连接，请参阅图 7-1。

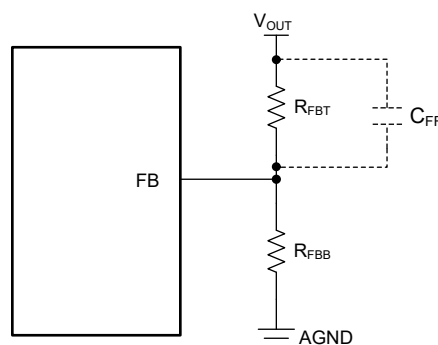


图 7-1. 设置可调版本的输出电压

根据所需的 R_{FBT} 值，使用 方程式 1 选择 R_{FBB} 的值。最佳实践是将 R_{FBT} 的值限制在 $100k\Omega$ 或更低。较大的电阻值容易受到 PCB 上由环境污染导致的漏电流的影响，这些漏电流可能会改变所需的输出电压。在不存在过多 PCB 漏电流的情况下，高达大约 $1M\Omega$ 的值可被用于减少空载电源电流。

$$R_{FBB} = R_{FBT} \times \frac{0.8}{V_{OUT} - 1} \quad (1)$$

在某些情况下，当使用可调节模式时，可使用前馈电容器来改善环路相位裕度和负载瞬态响应。最好在设计的初始基准评估期间根据经验选择 C_{FF} 的确切值。在任何情况下，为了提高设计灵活性，TI 建议在 PCB 布局中为这个电容器留出一个占位符。

7.3.2 EN 引脚和 V_{IN} UVLO 用途

启动和关断由 EN 输入控制。该输入具有精密阈值，允许使用外部分压器提供可调节输入欠压锁定 (UVLO)。施加大于大约 0.9V 的电压会使器件进入待机模式，为内部 VCC 供电，但不会产生输出电压。将 EN 电压增大到 $V_{EN_TH_R}$ 可完全启用器件，使器件进入启动模式并开始软启动周期。当 EN 输入低于 $V_{EN_TH_F}$ 时，稳压器停止开关并进入待机模式。EN 电压进一步降至低于 0.9V 可完全关断器件，从而提供低于 $0.65\mu A$ (典型值) 的关断电流。如果不需要此功能，EN 输入可以直接连接到 V_{IN} 。使能不得悬空，因为该引脚悬空会强制器件关断。各种 EN 阈值的值可在电气特性 表中找到。请记住，内部 V_{IN} UVLO 会覆盖 EN 输入。除非输入电压高于 $V_{IN_UVLO(R)}$ ，否则器件不会启动。相反，当输入电压降至低于 $V_{IN_UVLO(F)}$ 时，器件会关断。

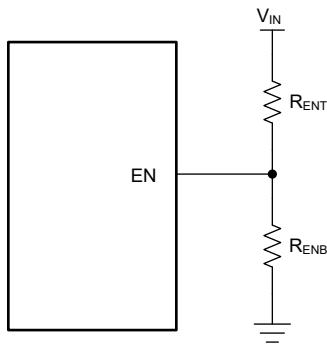


图 7-2. 使用 EN 引脚时的 VIN UVLO

在某些情况下，需要一个与器件内部提供的输入 UVLO 电平不同的输入电平。该特性可用于特殊时序控制或防止因电源线过长而导致输入电压振荡。可以使用图 7-2 中所示的电路来实现外部 UVLO。器件导通时的输入电压被指定为 V_{ON} ，而关断电压为 V_{OFF} 。要保持精度，分压器中的电流必须大于流入 EN 输入端的电流 (I_{EN_LKG})。介于 $10k\Omega$ 和 $50k\Omega$ 之间的 R_{ENB} 值是合理的。然后，使用方程式 2 计算 R_{ENT} ，并使用方程式 3 计算 V_{OFF} 。

$$R_{ENT} = R_{ENB} \times \left(\frac{V_{ON}}{V_{EN_TH_R}} - 1 \right) \quad (2)$$

$$V_{OFF} = V_{ON} \times \left(\frac{V_{EN_TH_F}}{V_{EN_TH_R}} \right) \quad (3)$$

其中

- $V_{ON} = V_{IN}$ 导通电压
- $V_{OFF} = V_{IN}$ 关断电压

7.3.3 器件配置

器件配置是通过 CONFIG 引脚实现的。

CONFIG 引脚会将器件配置为主器件或辅助器件，选择内部补偿（单相工作模式）或外部补偿（单相或两相工作模式），并会影响 DRSS/MODECOMM 引脚功能，如下表所示。

表 7-2. 器件配置

CONFIG 引脚	配置	DRSS/MODECOMM 引脚功能
短接至 GND	辅助器件，CLKOUT 被禁用	MODECOMM 输入
49.9k Ω 至 GND	主器件，外部 COMP，CLKOUT 启用	DRSS 控制，MODECOMM 输出
短接至 VCC	主器件，内部 COMP，CLKOUT 禁用	DRSS 控制

7.3.4 单输出双相运行

对于单输出、双相运行，需要两个 LM656x0-Q1 器件。无法添加更多相位。根据器件配置将第一个器件配置为主器件，将第二个器件配置为辅助器件。此操作会禁用辅助器件的反馈误差放大器并将反馈误差放大器置于高阻抗状态。如图 7-3 所示，将辅助器件的 FB 引脚连接到 VCC。此外，以最小的布线长度将主器件和辅助器件的 COMP 引脚连接在一起。在主要器件附近添加一个外部补偿网络。以双相配置运行时，不支持内部补偿功能。

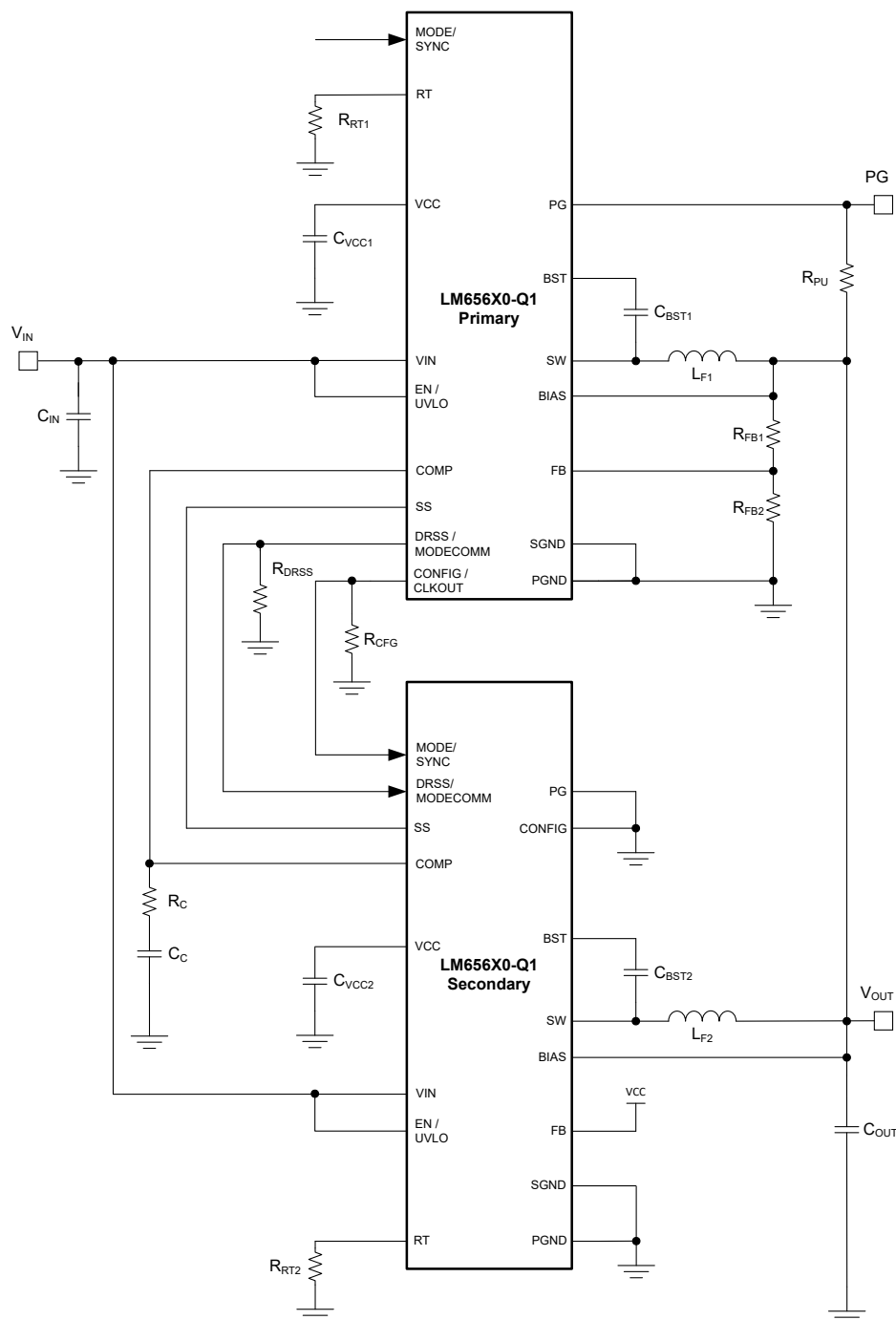


图 7-3. 单输出、双相运行的简化原理图

必须将主器件的 **CONFIG/CLKOUT** 引脚连接到辅助器件的 **MODE/SYNC** 引脚。主器件的 **CLKOUT** 信号为 180° 异相并有助于交错运行。在双相配置下运行时，两个器件需要在同一精确时间同时启用后，才能启动。

当配置为双相运行时，DRSS/MODECOMM 引脚可将模式信息从主器件传输到辅助器件。来自主器件的 MODECOMM 高电平信号会强制辅助器件在 FPWM 模式下工作。来自主器件的 MODECOMM 低电平信号会强制辅助器件在 PFM 模式下工作。主器件和辅助器件的 MODECOMM 引脚必须连接在一起。为了进行故障通信，主器件和辅助器件的 SS 引脚也必须连接在一起。

有关更多信息，请参阅[多相降压转换器的优势](#)模拟设计期刊和[多相降压设计大全](#)应用手册。

7.3.5 模式选择

MODE/SYNC 引脚是一个多功能引脚，用于配置运行模式，并用作外部同步信号的输入。如果该引脚接地 或驱动至逻辑低电平，则转换器在自动模式下运行。如果该引脚连接到 VCC (仅降压) 或驱动至逻辑高电平 (降压或反相降压/升压) 或同步到外部时钟源，则转换器在 FPWM 模式下工作。

将器件从自动模式转换为 FPWM 模式需要将引脚从低电平驱动为高电平或发送同步信号。将器件从 FPWM 转换为自动模式需要将引脚从高电平驱动为低电平或停止发送同步信号。

7.3.5.1 MODE/SYNC 引脚用于同步

LM656x0-Q1 MODE/SYNC 引脚可用于将内部振荡器与外部时钟进行同步。内部振荡器可通过将正边沿耦合至引脚来实现同步。引脚上的耦合边沿电压必须超过 SYNC 振幅阈值 $V_{IH}(\text{SYNC})$ ，才能触发内部同步脉冲检测器。最小 SYNC ON 脉冲和 OFF 脉冲持续时间必须分别长于 $t_{\text{SYNC}(\text{TON-MIN})}$ 和 $t_{\text{SYNC}(\text{TOFF-MIN})}$ 。LM656x0-Q1 开关操作可同步至频率为 300kHz 至 2.2MHz 的外部时钟。

请注意，只能在引脚检测之前或之后施加外部 SYNC 信号。如果在引脚检测期间施加，则无法检测到 SYNC 信号。

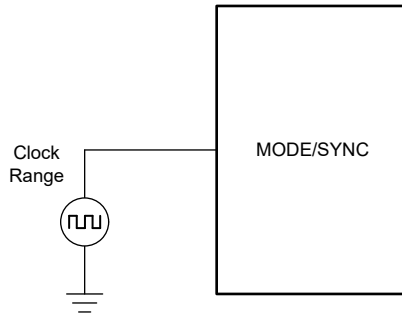
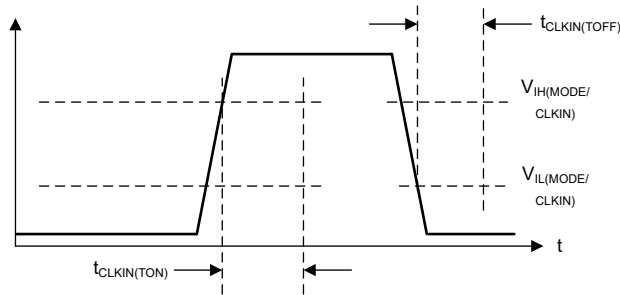


图 7-4. 允许使用 MODE/SYNC 引脚实现同步的典型实现方案

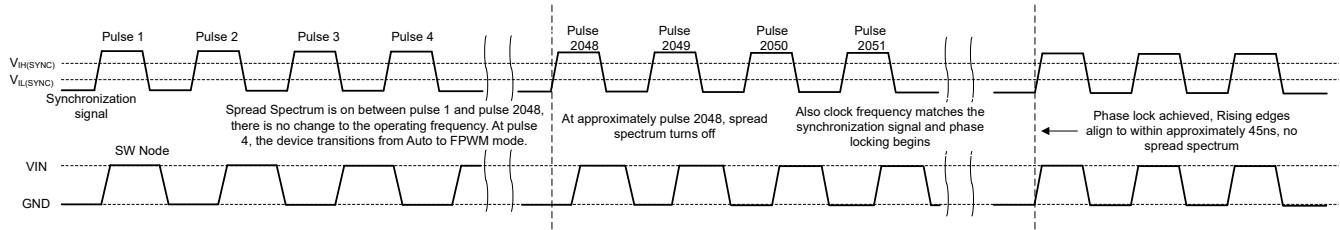


该图显示了检测同步信号所需的条件。

图 7-5. 典型 SYNC 波形

7.3.5.2 时钟锁定

检测到有效的同步信号后，就会启动时钟锁定程序。在大约 2048 个脉冲之后，时钟频率突然变为同步信号的频率。频率突然调整时，相位保持不变，因此默认频率下运行与同步频率下运行之间的时钟周期为中间长度。没有非常长或非常短的脉冲。频率调整后，相位会在几十个周期内进行调整，以便上升同步边沿与上升的 SW 节点脉冲相对应。请参阅下图。



在脉冲 4，检测到同步信号。大约在脉冲 2048 之后，同步信号准备好进行同步，并使用无干扰技术调整频率，然后相位被锁定。

图 7-6. 同步过程

7.3.6 可调开关频率

RT 引脚是可配置的。此引脚可以连接到 VCC 以实现 400kHz 工作频率，可以接地 (PGND) 以实现 2.2MHz 工作频率，也可以使用连接到 PGND 的电阻来设置可调节工作频率。请注意，如果电阻值下降至超出建议范围，则这种下降会导致 LM656x0-Q1 恢复为 400kHz 或 2.2MHz。请勿向该引脚施加脉冲信号以强制同步。如果需要同步，请参阅节 7.3.5.1 中的 SYNC/MODE 引脚。

$$R_T (k\Omega) = (16.4 / f_{SW} (MHz)) - 0.633 \quad (4)$$

例如，对于 $f_{SW} = 400kHz$ ， $R_T = 40.37k\Omega$ ，因此可选择 40.2k Ω 电阻器作为最接近的值。

7.3.7 双随机展频 (DRSS)

表 7-3. 勘误 1

观察结果	根源	建议
原型器件和最终器件的 DRSS 引脚功能不同。	根据原型结果更改定义。请参阅表 7-5 和表 7-4。	如果希望禁用 DRSS 功能，则需要将 DRSS 引脚上将一个 49.9kΩ 的电阻连接到 GND，以便在从原型器件过渡到最终器件时具有相同的器件行为。 如果希望启用 DRSS 功能，请将 DRSS 引脚连接到 VCC 引脚，以便在从原型器件过渡到最终器件时具有类似的器件行为。

LM656x0-Q1 提供双随机展频 (DRSS) 功能，可在宽频率范围内降低电源的 EMI。DRSS 功能将低频三角调制曲线与高频逐周期假随机调制曲线相结合。低频三角调制提高了较低射频频带中的性能，高频随机调制提高了较高射频频带中的性能。

如表 7-5 所示，原型器件上的两个低频三角调制曲线可通过引脚选择。标准低频调制曲线在 12kHz 调制频率的 $\pm 5\%$ 范围内扩展开关频率，而宽低频调制曲线在 6kHz 调制频率的 $\pm 10\%$ 范围内扩展开关频率。在原型器件上始终启用压摆率控制。

如表 7-4 所示，最终的 LM656x0-Q1 器件提供开关节点波形整形功能，该功能在启用时会调整开关节点波形上升转换以减少振铃和过冲。最终器件提供宽低频调制曲线，以 6kHz 调制频率将开关频率扩展 $\pm 10\%$ 。

表 7-4. DRSS 和压摆率控制 - 最终器件

DRSS/MODECOMM 引脚	DRSS	压摆率控制
短接至 VCC ⁽¹⁾	启用， $\pm 10\%$ ，6kHz	启用
浮点	启用， $\pm 10\%$ ，6kHz	启用
150k Ω 至 GND	启用， $\pm 10\%$ ，6kHz	禁用
49.9k Ω 至 GND	禁用	启用
短接至 GND ⁽¹⁾	禁用	禁用

表 7-5. DRSS 和压摆率控制 - 原型器件

DRSS/MODECOMM 引脚	DRSS	压摆率控制
短接至 VCC ⁽¹⁾	启用, $\pm 5\%$, 12kHz	启用
浮点	启用, $\pm 5\%$, 12kHz	启用
150k Ω 至 GND	启用, $\pm 10\%$, 6kHz	启用
49.9k Ω 至 GND	禁用	启用
短接至 GND ⁽¹⁾	禁用	启用

展频通过将窄带信号转换为宽带信号, 以将能量分散在多个频率上。行业标准要求针对不同的频段采用不同的频谱分析仪分辨率带宽 (RBW) 设置。RBW 对展频性能有影响。例如, CISPR-25 要求 150kHz 至 30MHz 频段具有 9kHz 的 RBW。当频率大于 30MHz 时, 所需的 RBW 为 120kHz。DRSS 能够通过低频三角调制和高频逐周期随机调制, 同时提高高 RBW 和低 RBW 条件下的 EMI 性能。在低频段 (150kHz - 30MHz) 中, DRSS 功能可将传导发射降低多达 15dB μ V, 在高频段 (30MHz - 108MHz) 中可降低多达 5dB μ V。当将外部时钟施加到 MODE/SYNC 引脚时, DRSS 功能将被禁用。

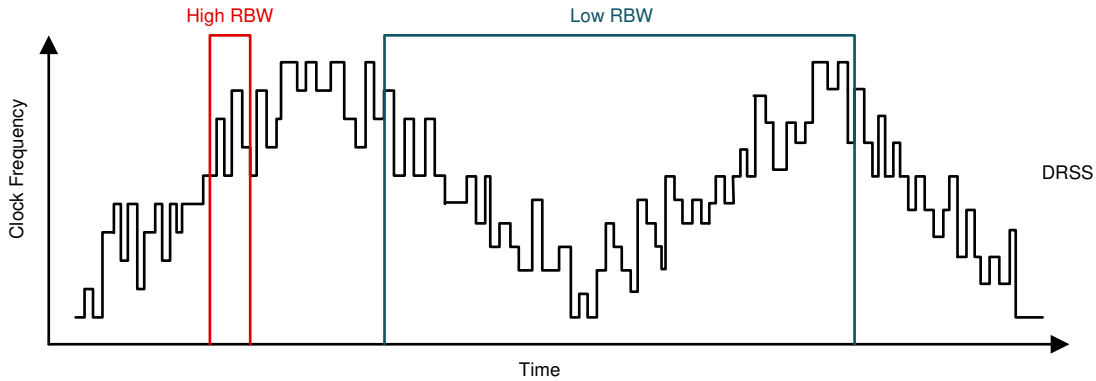


图 7-7. 双随机展频实现

7.3.8 内部 LDO、VCC UVLO 和 BIAS 输入

LM656x0-Q1 具有一个由 VIN 或 BIAS 供电的 VCC 稳压器双路输入。在 LM656x0-Q1 处于运行状态后, 如果 BIAS 低于约 3.1V, 则电源来自 VIN。但是, 如果 BIAS 大于 3.2V (最大值), 则电源来自 BIAS。大多数情况下, VCC 通常为 3.2V 至 3.3V, 但如果 VIN 非常低, 则 VCC 可以更低。为了防止不安全运行, VCC 具有 UVLO, 可在内部电压过低时防止进行开关操作。请参阅 [电气特性](#) 中的 V_{CC-UVLO_R} 和 V_{CC-UVLO_HYST}。启动期间, VCC 会瞬间超过其正常工作电压, 直到超过 V_{CC-UVLO_R}, 然后降至正常工作电压。TI 建议对 VCC 电容器使用额定电压为 10V、采用 X7R 或更佳电介质的 1 μ F 电容器。

7.3.9 自举电压 (BST 引脚)

当 HS 开关导通时, 电源开关 (HS 开关) 的驱动器需要高于 VIN 的偏置。连接在 BST 和 SW 之间的电容器作为电荷泵用于将 BST 引脚上的电压升压到 (SW + VCC)。自举二极管集成在 LM656x0-Q1 芯片上, 可更大程度地减小物理设计尺寸。TI 建议对 BST 电容器使用额定电压为 10V、采用 X7R 或更佳电介质的 100nF 电容器。

7.3.10 软启动和从压降中恢复

在使用 LM656x0-Q1 进行设计时, 由于压降恢复和软启动而导致的输出电压上升放缓必须被视为单独的现象。软启动由以下任一条件触发:

- EN 用于打开器件。
- 从断续等待期恢复; 请参阅 [节 7.3.11.3](#)。
- 由于过热保护而从关断状态恢复。

- 向 IC 的 VIN 施加电源或释放 VCC UVLO。

触发软启动后，IC 将执行以下操作：

- IC 用来调节输出电压的基准从零开始缓慢升高。最终结果是，如果输出电压先前为 0V，则 t_{SS} 将达到调节值的 90%。
- 工作模式设置为自动，从而激活二极管仿真。如果在输出端已存在电压，则此操作允许在不将输出拉低的情况下启动。
- 在软启动期间，断续模式处于禁用状态；请参阅节 7.3.11.3。

所有这些操作共同实现浪涌电流受限的启动。这些操作还允许使用输出电容器和负载条件，从而在启动期间达到电流限值而不会触发断续。此外，如果输出电压已经存在，则输出电压不会放电。

无论出于何种原因，只要输出电压下降超过几个百分点，输出电压就会重新缓慢上升。此操作是从压降条件中恢复，与软启动的区别主要体现在三个方面：

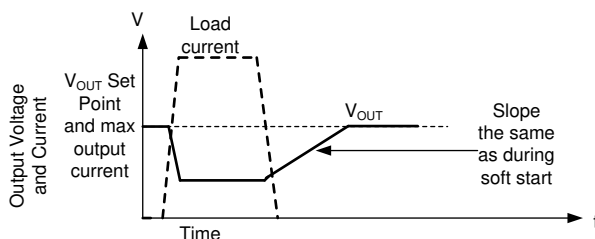
- 仅当输出电压低于设定点的 0.4 倍时，才允许断续。请注意，压降调节期间会抑制断续。请参阅节 7.3.11.3。
- 从压降中恢复期间允许 FPWM 模式。如果输出电压突然被一个外部电源上拉，LM656x0-Q1 可在输出端下拉。请注意，正常运行期间提供的所有保护措施均可用，从而在输出对高电压或接地短路时保护器件。
- 基准电压设置为比实现当前输出电压所需的值高出大概 1%。基准电压并非从零开始。

尽管名称如此，但只要输出电压低于设定点几个百分点且持续时间足够长，从压降中恢复就会生效，以便：

- 占空比由最短导通时间控制或
- 器件在电流限值下运行。

这主要在以下条件下发生：

- 压降：当输入电压不足以生成所需的输出电压时。
- 严重程度不足以触发断续或持续时间过短而无法触发断续的过流。请参阅节 7.3.11.3。



无论是由于高负载还是低输入电压导致输出电压下降，一旦导致输出降至设定点以下的条件消除，输出就会以与启动期间相同的速度爬升。尽管不会由于压降而触发断续，但如果在恢复期间输出电压低于输出设定点的 0.4 倍且持续时间超过 128 个时钟周期，则原则上可以在恢复期间触发断续。

图 7-8. 从压降中恢复

7.3.11 安全功能

LM656x0-Q1 提供一套安全功能：

- 具有输出欠压 (UV) 和过压 (OV) 保护功能的电源正常监视器
- 具有断续模式的过流和短路保护
- 热关断 (TSD)

7.3.11.1 电源正常监视器

LM656x0-Q1 包含电源正常功能，可简化系统中的电源时序和监控。电源正常功能可用于实现由 LM656x0-Q1 供电的下游电路、控制下游保护电路（如负载开关）或开启定序电源。该功能使用窗口比较器通过 FB 引脚监测输出

电压，以实现可调的 V_{OUT} 配置，并通过 **BIAS** 引脚实现固定的 V_{OUT} 配置。当输出电压处于稳压状态时，电源正常输出 (**PG**) 会切换至高阻抗开漏状态。当输出电压超出设定电压的 $\pm 5\%$ 范围时，**PG** 引脚被驱动为低电平 ($< V_{OL(PG)}$)，警告系统输出过压或欠压情况。**PG** 下降沿上的 $114\mu s$ 抗尖峰脉冲滤波器可防止瞬变期间电源正常信号的误跳闸。当输出电压返回到调节窗口内时，**PG** 上升沿上的 $2ms$ 滤波器可为下游元件提供额外的处理时间。

TI 建议 **PG** 引脚与相关逻辑轨之间的 $100k\Omega$ 上拉电阻不大于 $30V$ 。软启动期间以及 LM656x0-Q1 被禁用时，**PG** 会置为低电平。

7.3.11.2 过流和短路保护

LM656x0-Q1 通过针对高侧和低侧 MOSFET 的逐周期电流限制在过流情况下得到保护。

高侧 MOSFET 过流保护是通过峰值电流模式控制的特性来实现的。当高侧开关在较短的消隐时间后导通时，将检测到高侧开关电流。在每个开关周期，将高侧开关电流与固定电流设定点的最小值，或与电压调节环路的输出减去斜率补偿之后的值进行比较。由于电压环路具有最大值并且斜率补偿随占空比增加，因此如果占空比高于 35% ，高侧电流限值会随着占空比的增加而减小。

当低侧开关接通时，也会检测和监控流经该开关的电流。与高侧 MOSFET 一样，电压控制环路会控制低侧 MOSFET 关断。对于低侧器件，即使振荡器正常启动一个新的开关周期，也会在超过电流限值时阻止关断。与高侧器件一样，关断电流的高低也受到限制。这称为低侧电流限制；有关值，请参阅 [电气特性](#)。如果超出 **LS** 电流限值，**LS** MOSFET 将保持导通状态，**HS** 开关不会导通。**LS** 开关在 **LS** 电流降至限值以下后关断。只要自 **HS** 器件上次导通后至少经过一个时钟周期 **HS** 开关就会再次导通。

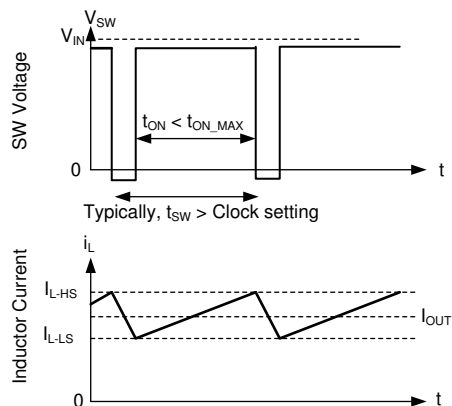


图 7-9. 电流限值波形

高侧和低侧限流运行的最终影响是 **IC** 在迟滞控制下运行。由于电流波形假定值介于 I_{L-HS} 和 I_{L-LS} 之间，因此除非占空比非常高，否则输出电流接近这两个值的平均值。在电流限制下运行之后将使用迟滞控制，并且电流不会随着输出电压接近零而增加。

如果占空比非常高，电流纹波必须非常低以防止不稳定。由于电流纹波较低，因此该器件能够提供全电流。提供的电流非常接近 I_{L-LS} 。

过载条件一旦消除，器件就会像在软启动中一样恢复；请参阅 [节 7.3.10](#)。请注意，如果输出电压降至预期输出电压的大约 0.4 倍以下，则会触发断续。

7.3.11.3 断续

在连续 64 个开关周期 (断续模式激活延迟 t_{HIC_DLY}) 内满足以下所有条件时，LM656x0-Q1 会采用断续过流保护：

- 自软启动开始以来，经过了大于 t_{SS} 的时间；请参阅 [节 7.3.10](#)。
- 输出电压低于输出设定点的约 0.4 倍。

- 该器件不在定义为具有最短关断时间（受占空比控制）的压降模式下运行。

在断续模式下，器件会关断，并在 t_{HIC} 后尝试软启动。断续模式有助于在严重过流和短路情况下降低器件功耗。

表 7-6. 勘误 2

观察结果	根源	建议
断续模式激活延迟 $t_{\text{HIC_DLY}}$ 是 128 个周期，而不是 64 个周期。	已知。在器件的最终版本中已解决。	从器件的原型版本过渡到器件的最终版本时，在系统层面不需要任何特别的考虑。

7.3.11.4 热关断

当 IC 结温超过 165°C （典型值）时，热关断通过关闭内部开关来限制总功率耗散。低于 155°C 时不会触发热关断。发生热关断后，迟滞会阻止器件开关，直到结温降至约 156°C 。当结温降至低于 156°C （典型值）时，LM656x0-Q1 会尝试软启动。

当 LM656x0-Q1 由于结温过高而关断时，继续向 VCC 供电。为了防止由于对 VCC 施加短路而导致过热，为 VCC 供电的 LDO 降低了电流限制，而器件因高结温而被禁用。LDO 在热关断期间仅提供几毫安的电流。

7.4 器件功能模式

7.4.1 关断模式

器件的 EN 引脚可提供电气开/关控制功能。当 EN 引脚电压低于 0.9V 时，稳压器和内部 LDO 均无输出电压，器件处于关断模式。在关断模式下，静态电流降至 $1\mu\text{A}$ 以下。

7.4.2 工作模式

LM656x0-Q1 在以下情况下处于工作模式：

- EN 引脚电压高于 V_{EN} 。
- V_{IN} 高于 V_{EN} 。
- V_{IN} 足够高，能够满足 V_{IN} 最小工作输入电压要求。
- 不存在其他故障条件。

有关保护功能，请参阅节 7.3。使之工作的最简单方法是将 EN 连接至 VIN，这样可以在施加的输入电压超过最小 $V_{\text{IN_OPERATE}}$ 时实现自启动。

在工作模式下，根据负载电流、输入电压和输出电压，LM656x0-Q1 处于以下六种子模式之一：

- 连续导通模式 (CCM)，此时具有固定开关频率并在峰值电流模式下运行
- 不连续导通模式 (DCM)，此时处于自动模式，负载电流低于电感器电流纹波的一半。如果电流继续下降，器件将进入脉冲频率调制 (PFM) 模式，从而降低开关频率以保持稳压状态，同时降低开关损耗以在轻负载条件下实现更高的效率。
- 最短导通时间运行，此时 $T_{\text{ON_MIN}}$ 不支持器件在所请求的低占空比下全频运行所需的导通时间
- 强制脉宽调制 (FPWM)，该模式与具有固定开关频率的 CCM 类似，但将固定工作频率范围从全频率扩展至空载
- 电流限制条件，其中输出电压保持在输出设定点的 0.4 倍以上
- 压降模式，此时开关频率降低，以更大程度地减小压降
- 从压降中恢复，该模式与其他工作模式类似，只是输出电压设定点逐渐上升，直到达到编程的设定点。

7.4.2.1 峰值电流模式运行

有关 LM656x0-Q1 的以下运行说明，请参阅节 7.2 和图 7-10 中的波形。两者都以变化的占空比 (D) 打开内部高侧 (HS) 和低侧 (LS) NMOS 开关，从而提供稳定的输出电压。在 HS 开关导通期间，SW 端子电压 V_{SW} 摆动至大约 V_{IN} ，电感器电流 i_{L} 以线性斜率增加。HS 开关由控制逻辑关闭。在 HS 开关关闭时间 t_{OFF} ，LS 开关打开。电感器电流通过 LS 开关放电，这会强制 V_{SW} 通过 LS 开关两端的压降摆动到地电位以下。稳压器环路调节占空比以保持恒定的输出电压。D 由 HS 开关在开关周期内的导通时间定义： $D = T_{\text{ON}}/(T_{\text{ON}} + T_{\text{OFF}})$ 。

在忽略损耗的理想降压转换器中，D 与输出电压成正比，与输入电压成反比： $D = V_{\text{OUT}}/V_{\text{IN}}$ 。

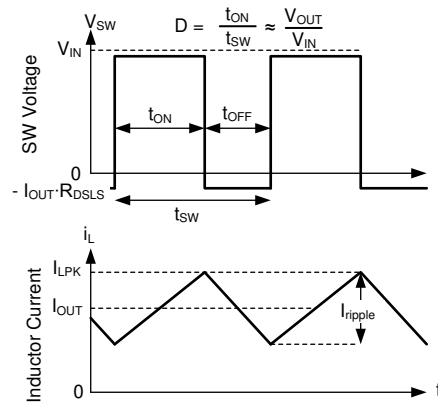


图 7-10. 连续导通模式 (CCM) 下的 SW 电压和电感器电流波形

为了获得精确的直流负载调整率，使用了电压反馈环路。通过检测峰值和谷值电感器电流，实现峰值电流模式控制和电流保护。当负载电平高于最小峰值电感器电流的一半时，稳压器以连续导通模式和恒定的开关频率运行。内部补偿稳压网络使用小型外部元件和低 ESR 电容器实现快速稳定的运行。

7.4.2.2 自动模式运行

LM656x0-Q1 在轻负载时有两种运行模式。一种称为自动模式运行，可在重负载和高效轻负载情况下实现正常电流模式运行之间的无缝转换。另一种称为 FPWM 模式，即使在空载时也能保持满频率。LM656x0-Q1 以哪种模式运行取决于 SYNC/MODE 引脚。当 SYNC/MODE 为高电平时，该器件处于 FPWM 模式。当 SYNC/MODE 为低电平时，该器件处于 PFM 模式。

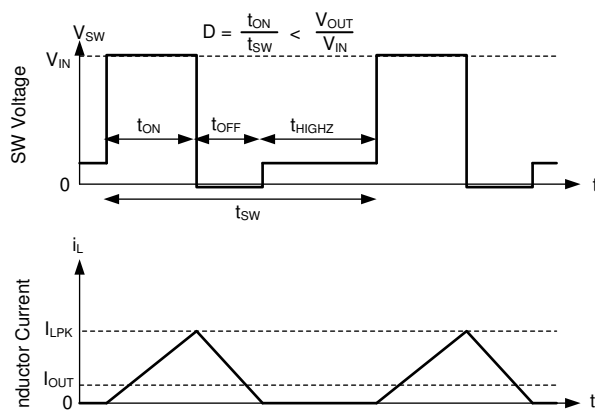
在自动模式下，LM656x0-Q1 在负载低于大概 1/10 的额定最大输出电流时采用轻负载运行。轻负载运行采用两种技术来提高效率：

- 二极管仿真，支持 DCM 运行
- 降频

请注意，虽然这两个特性相互配合来实现出色的轻负载运行，但它们是彼此独立的。

7.4.2.2.1 二极管仿真

二极管仿真可防止反向电流通过电感器，这需要较低的频率来调节给定的固定峰值电感器电流。二极管仿真还会随着频率的降低而限制纹波电流。当峰值电感器电流低于 $I_{PEAK-MIN}$ 时，频率会降低。在峰值电流固定的情况下，随着输出电流降至零，频率必须降至接近零以保持稳定。



在自动模式下，在电感器电流接近零之后，低侧器件会关闭。因此，在输出电流小于 CCM 模式中电感器纹波的一半之后，该器件会以 DCM 模式运行。此操作相当于说正在运行二极管仿真。

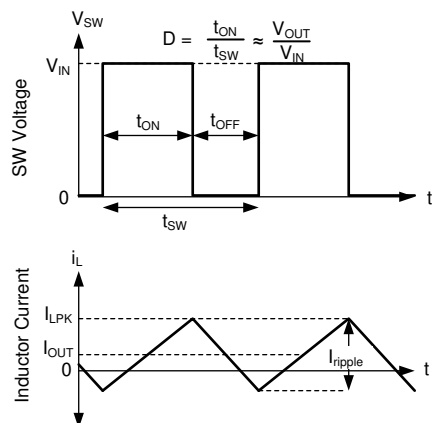
图 7-11. PFM 运行

LM656x0-Q1 在自动模式下具有最小峰值电感器电流设置。话虽如此，电流在固定输入电压下降至低值后，导通时间恒定。然后，通过调整频率来实现稳压。这种工作模式称为 PFM 模式稳压。

7.4.2.3 FPWM 模式运行

与自动模式运行类似，会在轻负载运行期间使用 SYNC/MODE 引脚选择 FPWM 模式运行。

在 FPWM 模式下，频率在轻负载时保持不变。为了保持频率，允许有限的反向电流流过电感器。反向电流受反向电流限制电路限制。有关反向电流限制值，请参阅 [电气特性](#)。



即使 I_{OUT} 小于 I_{ripple} 的一半，也可以实现 FPWM 模式连续导通 (CCM)。

图 7-12. FPWM 模式运行

在 FPWM 模式下，如果输出电压足够高，即使在轻负载时也能实现最短导通时间，则频率降低仍然可用。这样可以在涉及上拉输出的故障期间实现良好的行为。

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

8.1.1 动力总成元件

要想成功完成同步降压稳压器设计，务必要全面地了解降压稳压器的动力总成元件。下面一节讨论输出电感器、输入和输出电容器以及 EMI 输入滤波器。

8.1.1.1 降压电感器

对于大多数应用，选择降压电感时应确保电感器纹波电流 ΔI_L 在标称输入电压下为最大直流输出电流的 30% 至 50%。请根据 [方程式 6](#) 给出的电感器峰值电流，使用 [方程式 5](#) 来选择电感。

$$L_O = \frac{V_{OUT}}{\Delta I_L \times F_{SW}} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (5)$$

$$I_{L(PK)} = I_{OUT} + \frac{\Delta I_L}{2} \quad (6)$$

请查看电感器数据表，以确保电感器的饱和电流远远超过具体设计的电感器峰值电流。铁氧体设计具有非常低的磁芯损耗，是高频开关条件下的最优选择，因此设计目标可以专注于铜损耗和防止饱和。低电感器磁芯损耗可以通过以下现象来证明：空载输入电流更小，轻载效率更高。不过，铁氧体磁芯材料具有硬饱和特性，超过饱和电流时，电感会突然崩溃。此操作会导致电感器纹波电流突然增加，输出电压纹波会更高，更不用说效率会降低且稳定性会受影响。请注意，随着磁芯温度升高，电感器的饱和电流通常会降低。当然，若要避免电感器饱和，准确的过流保护至关重要。

8.1.1.2 输出电容器

通常，稳压器的输出电容器能量储存与控制环路响应相结合，用于在动态（瞬态）容差规格内维持输出电压的完整性。在电源管理应用中限制输出电容器的常用边界由有限可用 PCB 面积、元件尺寸和厚度以及成本驱动。随着负载阶跃幅度和压摆率增加，电容器寄生效应（等效串联电阻 (ESR) 和等效串联电感 (ESL)）优先于对稳压器的负载瞬态响应进行整形。

输出电容器 C_{OUT} 会对电感器纹波电流进行滤波，并提供一个电荷库来应对阶跃负载瞬态事件。通常，陶瓷电容器提供极低的 ESR 来减少输出电压纹波和噪声尖峰，而钽电容器和电解电容器以相对紧凑的外形提供大容量电容来应对瞬态负载事件。

根据 ΔV_{OUT} 所表示的峰峰值输出电压纹波静态规格，选择一个大于 [方程式 7](#) 中所示值的输出电容。

$$C_{OUT} \geq \frac{\Delta I_L}{8 \times F_{SW} \sqrt{\Delta V_{OUT}^2 + (R_{ESR} \times \Delta I_L)^2}} \quad (7)$$

图 8-1 从概念上展示了负载升压和负载降压转换期间的相关电流波形。如图所示，当电感电流增加以与负载瞬态后的新负载电流电平保持一致时，电感电流的大信号压摆率会受到限制。此压摆率限制加剧了输出电容器中的电荷不足，该不足必须在负载升压瞬态期间及之后尽快进行补充。同样，在负载降压瞬态期间以及之后，电感电流的压摆率限制会使输出电容器中的电荷过剩加剧，而这些过剩的电荷必须尽快消耗掉。

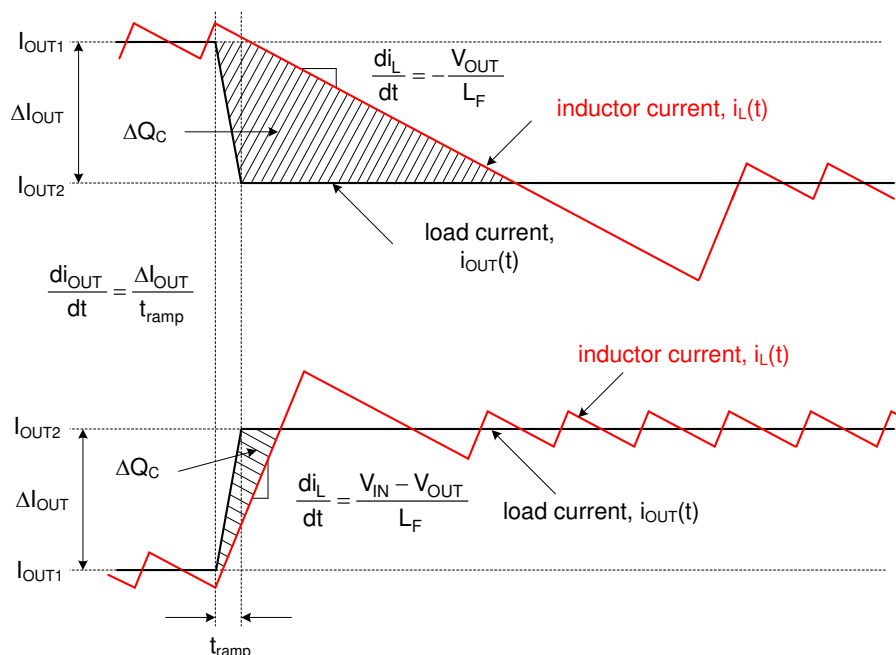


图 8-1. 显示 C_{OUT} 电荷过剩或不足的负载瞬态响应表示

在 12V 输入到低输出电压（例如 3.3V）的典型稳压器应用中，负载关断瞬变表示最差情况下的输出电压瞬态偏差。在该转换率应用中，稳态占空比约为 28%，而占空比折叠至零时的大信号电感电流压摆率约为 $-V_{OUT}/L$ 。与负载导通瞬态相比，电感器电流需要更长的时间才能转换至所需的电平。输出电容器中的过剩电荷会导致输出电压明显过冲。实际上，若要尽快消耗输出电容器上的过剩电荷，电感器电流必须在负载阶跃后降至标称电平以下。在这种情况下，可以方便地采用大输出电容来吸收过剩电荷并尽可能地减少电压过冲。

为了满足此类负载关断瞬态期间的动态输出电压过冲瞬态规格（用 $\Delta V_{OVERSHOOT}$ 表示，其中输出电流的阶跃降低由 ΔI_{OUT} 提供），输出电容必须大于以下值：

$$C_{OUT} \geq \frac{L_O \times \Delta I_{OUT}^2}{(V_{OUT} + \Delta V_{OVERSHOOT})^2 - V_{OUT}^2} \quad (8)$$

制造商数据表中作为规格以显式方式或者在阻抗与频率关系曲线中以隐式方式提供了电容器的 ESR。电解电容器具有很大的 ESR（5mΩ 及以上）以及相对较大的 ESL（5nH 至 20nH），具体取决于类型、尺寸和结构。PCB 迹线也会产生一些寄生电阻和电感。陶瓷输出电容器在开关频率条件下具有低 ESR 和 ESL 贡献度，容性阻抗分量处于主导地位。不过，根据陶瓷电容器的封装和电压额定值，有效电容可能会在施加直流电压时显著下降，具体取决于施加的直流电压和工作温度。

通过忽略方程式 7 中的 ESR 项，可以快速估算出满足输出纹波规格所需的最小陶瓷电容。对于 5V 输出，常见选择是使用两到四个 1206 或 1210 尺寸的 47μF、10V、X7R 电容器。使用方程式 8 来确定是否需要额外的电容才能满足负载关断瞬态过冲规格。

将陶瓷电容器和电解电容器组合在一起的实现方案着重解释了为什么要并联使用化学特性不同但性能互补的电容器。每个电容器的频率响应都是增值性的，每个电容器都在该频率范围的一部分中提供所需的性能。陶瓷电容器具有低 ESR 和 ESL，因此可以提供出色的中频和高频去耦特性，从而尽可能地减少开关频率输出纹波，而电解电容器具有大容量电容，因此可以提供低频储能来应对负载瞬变需求。

8.1.1.3 输入电容器

需要输入电容器来限制降压功率级中因开关频率交流电流而导致的输入纹波电压。TI 推荐使用 X7S 或 X7R 电介质陶瓷电容器来在宽温度范围内提供低阻抗和高 RMS 电流额定值。为了尽可能地减少开关环路中的寄生电感，请

尽可能靠近高侧 MOSFET 的漏极和低侧 MOSFET 的源极放置输入电容器。可以通过 [方程式 9](#) 计算单通道降压稳压器的输入电容 RMS 电流。

$$I_{CIN(rms)} = \sqrt{D \times \left(I_{OUT}^2 \times (1 - D) + \frac{\Delta I_L^2}{12} \right)} \quad (9)$$

最大输入电容器 RMS 电流会出现在 $D = 0.5$ 时，这时输入电容器的 RMS 电流额定值必须大于输出电流的一半。

理想情况下，输入电流的直流分量由输入电压源提供，而交流分量则由输入滤波器电容器提供。在忽略电感器纹波电流的情况下，输入电容器会在 D 间隔期间拉出振幅为 $(I_{OUT} - I_{IN})$ 的电流，并在 $1-D$ 期间灌入振幅为 I_{IN} 的电流。因此，输入电容器会传导峰峰值幅度等于输出电流的方波电流。因此，交流纹波电压的以下相应容性分量为三角波形。通过与 ESR 相关纹波分量相结合，[方程式 10](#) 可以给出峰峰值纹波电压幅值。

$$\Delta V_{IN} = \frac{I_{OUT} \times D \times (1 - D)}{F_{SW} \times C_{IN}} + I_{OUT} \times R_{ESR} \quad (10)$$

可以根据 ΔV_{IN} 的输入电压纹波规格，使用 [方程式 11](#) 来得出特定负载电流所需的输入电容。

$$C_{IN} \geq \frac{D \times (1 - D) \times I_{OUT}}{F_{SW} \times (\Delta V_{IN} - R_{ESR} \times I_{OUT})} \quad (11)$$

低 ESR 陶瓷电容器可以与值较大的大容量电容并联，从而为稳压器提供优化的输入滤波和抑制效果，以减少与高 Q 陶瓷电容器谐振的输入寄生电感所产生的影响。对于大多数应用，一个具有足够高电流额定值的大容量电容器和两个 $4.7 \mu F$ X7R 陶瓷去耦电容器通常就够了。根据纹波电流额定值和工作温度范围来选择输入大容量电容器。

当然，一个具有 180° 异相交错式开关的双通道降压稳压器既可消除输入纹波电流，又可降低输入电容器电流应力。上面的公式展示了一路输出被禁用而另一路输出为满负载时的有效计算。

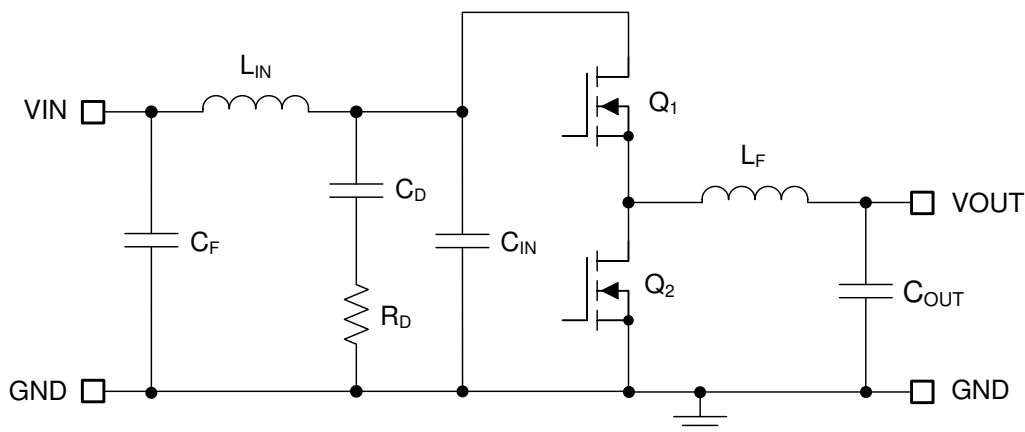
8.1.1.4 EMI 滤波器

开关稳压器具有负输入阻抗，该阻抗在最小输入电压条件下最低。欠阻尼 LC 滤波器在滤波器的谐振频率条件下具有高输出阻抗。为实现稳定性，滤波器输出阻抗必须小于转换器输入阻抗的绝对值。

$$Z_{IN} = \left| -\frac{V_{IN(min)}^2}{P_{IN}} \right| \quad (12)$$

EMI 滤波器设计步骤如下：

- 计算 EMI 滤波器在开关频率下所需的衰减，其中 C_{IN} 表示开关转换器输入端的现有电容。
- 输入滤波器电感器 L_{IN} 通常选择为 $1 \mu H$ 和 $10 \mu H$ 之间，但可以通过减少该电感来降低高电流设计中的损耗。
- 计算输入滤波器电容 C_F 。

图 8-2. 具有 π 级 EMI 滤波器的降压稳压器

通过从傅里叶级数输入电流波形计算第一个谐波电流并乘以输入阻抗（阻抗由现有输入电容器 C_{IN} 定义），可以得出一个公式来获取所需的衰减，具体如方程式 13 所示。

$$\text{Attn} = 20 \log \left(\frac{I_{L(\text{PEAK})}}{\pi^2 \times F_{\text{SW}} \times C_{IN}} \times \sin(\pi \times D_{\text{MAX}}) \times \frac{1}{1\mu\text{V}} \right) - V_{\text{MAX}} \quad (13)$$

其中

- V_{MAX} 是适用传导 EMI 规格（例如 CISPR 25 5 类）允许的 $\text{dB } \mu\text{V}$ 噪声水平。
- C_{IN} 是降压稳压器的现有输入电容。
- D_{MAX} 是最大占空比。
- I_{PEAK} 是电感器峰值电流。

出于滤波器设计目的，输入端的电流可以建模为方波。根据方程式 14 确定 EMI 滤波器电容 C_F 。

$$C_F = \frac{1}{L_{IN}} \left(\frac{10}{2\pi \times F_{\text{SW}}} \frac{|\text{Attn}|}{40} \right)^2 \quad (14)$$

在开关稳压器中增加一个输入滤波器会使“控制到输出”传递函数发生变化。滤波器的输出阻抗必须足够小，使得输入滤波器不会显著影响降压转换器的环路增益。阻抗在滤波器谐振频率下达到峰值。滤波器的谐振频率通过方程式 15 给出。

$$f_{\text{res}} = \frac{1}{2\pi \times \sqrt{L_{IN} \times C_F}} \quad (15)$$

R_D 的用途是减小滤波器在谐振频率下的峰值输出阻抗。电容器 C_D 会阻碍输入电压的直流分量，从而避免 R_D 上产生过大的功率损耗。电容器 C_D 在谐振频率下的阻抗必须小于 R_D ，并且电容值必须大于输入电容器 C_{IN} 的电容值。这可以防止 C_{IN} 干扰主滤波器的截止频率。当滤波器的输出阻抗在谐振频率下较大（由 L_{IN} 和 C_{IN} 构成的滤波器具有过高的 Q ）时，需要增加阻尼。可以使用电解电容器 C_D 来提供方程式 16 所给出的阻尼值。

$$C_D \geq 4 \times C_{IN} \quad (16)$$

可使用方程式 17 选择阻尼电阻 R_D 。

$$R_D = \sqrt{\frac{L_{IN}}{C_{IN}}} \quad (17)$$

8.1.2 误差放大器和补偿

图 8-3 展示了采用跨导误差放大器 (EA) 的 II 型补偿器。EA 开环增益的主极点由 EA 输出电阻 R_{OEA} 和有效带宽限制电容 C_{BW} 设置，如方程式 18 所示。

$$G_{EA(openloop)}(s) = - \frac{g_m \cdot R_{OEA}}{1 + s \cdot R_{OEA} \cdot C_{BW}} \quad (18)$$

$$G_{EA(openloop)}(s) = - \frac{g_m \times R_{OEA}}{1 + s \times R_{OEA} \times C_{BW}} \quad (19)$$

上述表达式中忽略了 EA 高频极点。从输出电压到 COMP 节点的补偿器传递函数，包括 (内部或外部) 反馈电阻器网络贡献的增益，计算方式如方程式 20 中所示。

$$G_c(s) = \frac{\hat{v}_c(s)}{\hat{v}_{out}(s)} = - \frac{V_{REF}}{V_{OUT}} \times \frac{g_m \times R_{OEA} \times \left(1 + \frac{s}{\omega_{z1}}\right)}{\left(1 + \frac{s}{\omega_{p1}}\right) \times \left(1 + \frac{s}{\omega_{p2}}\right)} \quad (20)$$

其中

- V_{REF} 是 0.8V 的反馈电压基准
- g_m 是 $1000\mu S$ 的 EA 增益跨导
- R_{OEA} 是 $500M\Omega$ 的误差放大器输出阻抗

$$\omega_{z1} = \frac{1}{R_{COMP} \times C_{COMP}} \quad (21)$$

$$\omega_{p1} = \frac{1}{R_{OEA} \times (C_{COMP} + C_{HF} + C_{BW})} \cong \frac{1}{R_{OEA} \times C_{COMP}} \quad (22)$$

$$\omega_{p2} = \frac{1}{R_{COMP} \times (C_{COMP} \parallel (C_{HF} + C_{BW}))} \cong \frac{1}{R_{COMP} \times C_{HF}} \quad (23)$$

EA 补偿元件会在原点、零点和高频极点附近形成一个极点。通常， $R_{COMP} \ll R_{OEA}$ 且 $C_{COMP} \gg C_{BW}$ 和 C_{HF} ，因此近似值有效。图 8-3 以红色圈出极点，以蓝色圈出零点。

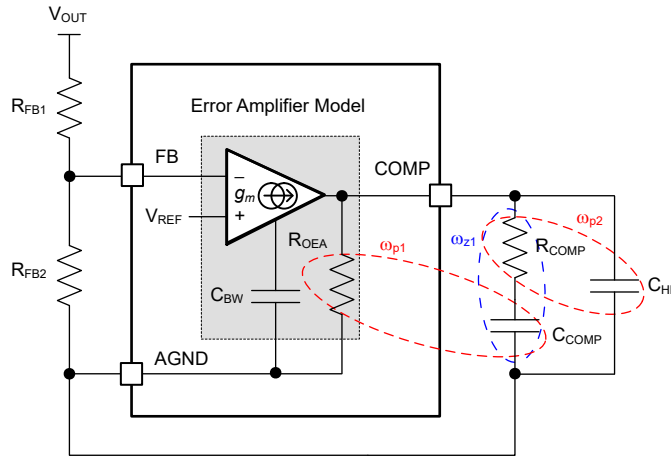


图 8-3. 误差放大器和补偿网络

8.1.3 最高环境温度

与任何功率转换器件一样，LM656x0-Q1 在运行时会消耗内部功率。这种功率耗散的影响是将转换器的内部温度升高到环境温度以上。内部芯片温度 (T_J) 是以下各项的函数：

- 环境温度
- 功率损耗
- 器件的有效热阻 ($R_{\theta JA}$)
- PCB 布局

LM656x0-Q1 的最高内核温度必须限制为 150°C。这会限制器件的最大功率耗散，从而限制负载电流。[方程式 24](#) 展示了重要参数之间的关系。较大的环境温度 (T_A) 和较大的 $R_{\theta JA}$ 值会降低最大可用输出电流。可以使用 [应用曲线](#) 部分提供的曲线来估算转换器效率。如果在其中某条曲线中找不到所需的运行条件，则可以使用内插来估算效率。或者，可以调整 EVM 以匹配所需的应用要求，并且可以直接测量效率。 $R_{\theta JA}$ 的正确值更难估计。如[半导体和 IC 封装热指标应用手册](#)中所述，[热性能信息](#)中给出的 $R_{\theta JA}$ 的 JESD 51-7 值并非对于设计用途始终有效，不得用于估计器件在实际应用中的热性能。[热性能信息](#)表中报告的 JESD 51-7 值是在一组特定条件下测量所得值，在实际应用中很少能获得。

$$I_{OUT(MAX)} = \frac{T_J - T_A}{R_{\theta JA}} \times \frac{\eta}{1 - \eta} \times \frac{1}{V_{OUT}} \quad (24)$$

其中

- η = 效率
- T_A = 环境温度
- T_J = 结温
- $R_{\theta JA}$ = IC 结至空气的有效热阻 (主要通过 PCB)

有效 $R_{\theta JA}$ 是一个关键参数，取决于许多因素。以下是最关键的参数：

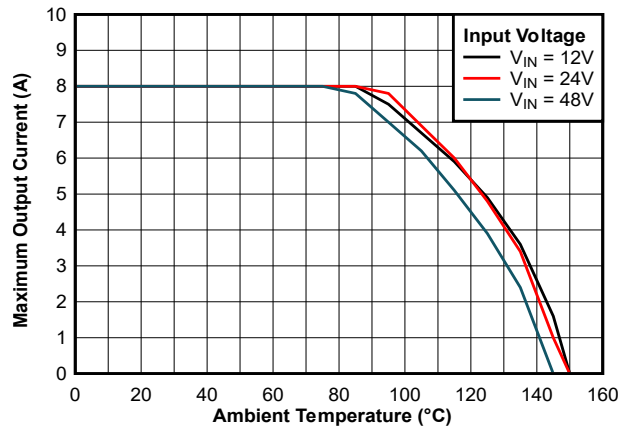
- 功率耗散
- 空气温度
- 气流
- PCB 面积
- 铜散热器面积
- 封装之下或封装附近的散热过孔数量
- 相邻元件放置

[降额曲线](#) 显示了最大输出电流与环境温度间的关系的典型曲线，有助于实现良好的热布局。

[热设计资源](#) 可用作理想热 PCB 设计和针对给定应用环境估算 $R_{\theta JA}$ 的指南。

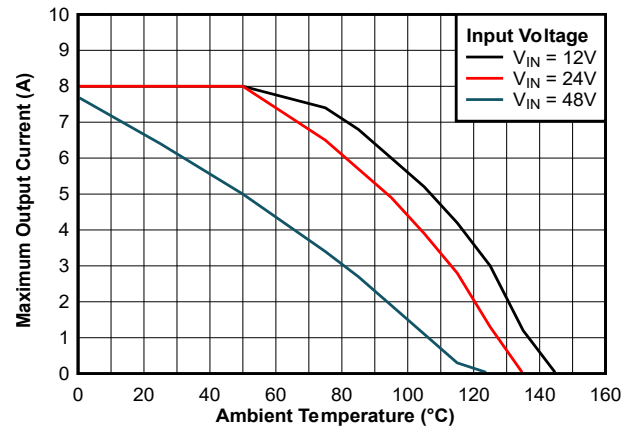
8.1.3.1 降额曲线

本节中的数据取自结合了器件和 PCB 的 LM65680-Q1EVM 评估板，给出的 $R_{\theta JA}$ 约为 18°C/W。请注意，这些图表中给出的数据仅用于说明目的，任何给定应用的实际性能取决于前面提到的所有因素。



$V_{IN} = 12\text{V}, 24\text{V}, 48\text{V}$ $V_{OUT} = 5\text{V}$
 $f_{SW} = 400\text{kHz}$ $R_{\theta JA} = 18^{\circ}\text{C/W}$

图 8-4. 最大输出电流与环境温度间的关系



$V_{IN} = 12\text{V}, 24\text{V}, 48\text{V}$ $V_{OUT} = 5\text{V}$
 $f_{SW} = 2.1\text{MHz}$ $R_{\theta JA} = 18^{\circ}\text{C/W}$

图 8-5. 最大输出电流与环境温度间的关系

8.2 典型应用

LM656x0-Q1 直流/直流降压转换器通常用于将较高的直流电压转换为较低的直流电压，最大输出电流为 4A、6A 或 8A。以下设计过程可用于为 LM656x0-Q1 选择元件。

备注

除非另有说明，否则以下应用信息中给出的所有电容值均指有效值。有效值定义为直流偏置和温度下的实际电容，而不是额定值或铭牌值。在整个过程中使用具有 X7R 或更好电介质的低 ESR 优质陶瓷电容器。除了正常的容差和温度影响外，所有高容值陶瓷电容器还具有大电压系数。在直流偏置下，电容会显著下降。在这方面，较大的外壳尺寸和较高的额定电压会更好。为了帮助减轻这些影响，可以并联多个电容器，以使最小有效电容达到所需值。此操作也可以降低单个电容器上的 RMS 电流要求。必须仔细研究任何电容器组的偏置和温度变化，以确保提供有效电容的最小值。

图 8-6 和 图 8-7 分别展示了使用可调输出模式或固定输出模式时 LM656x0-Q1 的典型应用电路。该器件旨在各种外部元件和系统参数下正常工作。但是，针对特定的外部电感和输出电容设计了内部补偿。作为快速入门指南，表 8-1 至表 8-4 提供了一系列应用参数的典型元件值。这些表中的元件值代表稳定的设计，不一定经过优化。请注意，这些表中的设计基于 12V 至 48V 的典型输入电压。

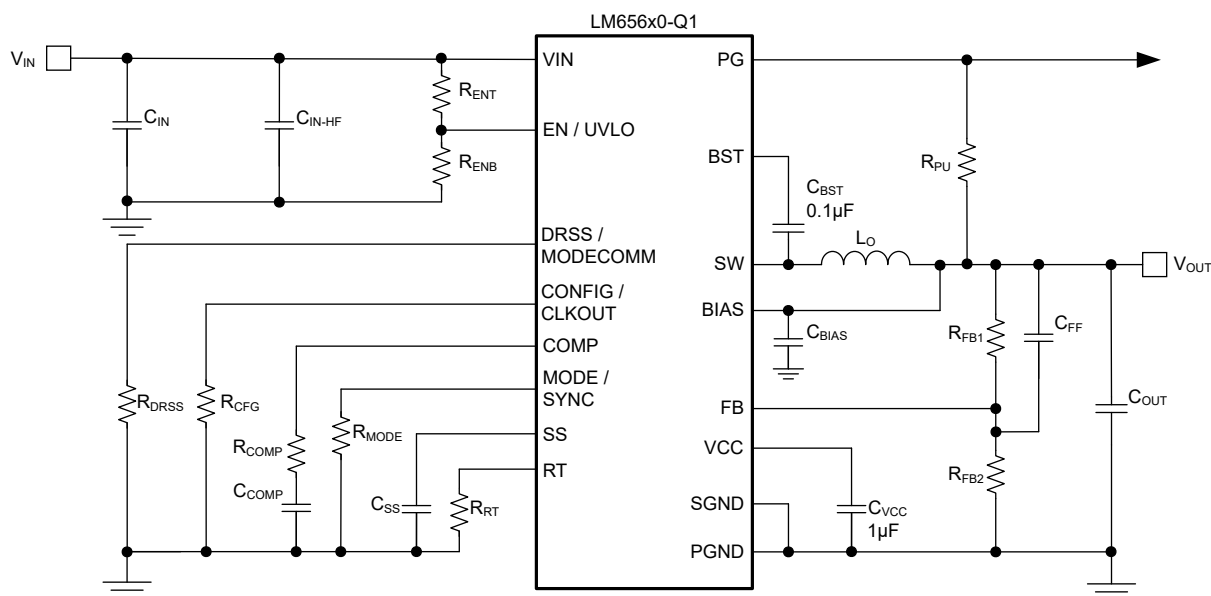


图 8-6. LM656x0-Q1 可调输出电压模式下的示例应用电路

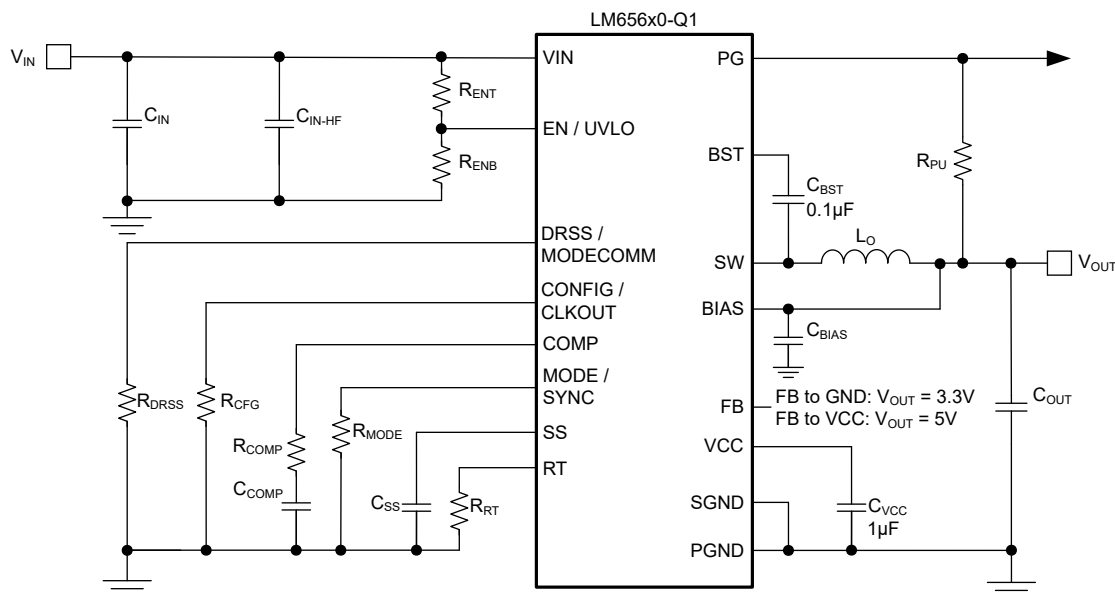


图 8-7. LM656x0-Q1 固定输出电压模式下的示例应用电路

表 8-1. 用于固定输出电压（内部补偿）模式的典型外部元件

输出电压	频率	FB	LM65640-Q1		LM65660-Q1		LM65680-Q1	
			L	COUT ⁽¹⁾	L	COUT ⁽¹⁾	L	COUT ⁽¹⁾
3.3V	400kHz	GND	6.8 μ H	150 μ F	4.7 μ H	180 μ F	3.3 μ H	220 μ F
3.3V	2200kHz	GND	1 μ H	50 μ F	0.82 μ H	60 μ F	0.68 μ H	75 μ F
5V	400kHz	VCC	8.2 μ H	100 μ F	6.8 μ H	125 μ F	4.7 μ H	150 μ F
5V	2200kHz	VCC	1.5 μ H	30 μ F	1.2 μ H	40 μ F	1 μ H	50 μ F

(1) 请注意，表中的所有 COUT 值均为降额后的输出电容值。

表 8-2. LM65640-Q1 在可调输出电压 (内部补偿) 下的
典型外部元件

输出电压	频率	L	COUT ⁽¹⁾	R _{FBT}	R _{FBB}	C _{FF}
3.3V	400kHz	6.8 μ H	120 μ F	100k Ω	31.6k Ω	10pF
5V	400kHz	8.2 μ H	80 μ F	100k Ω	19.1k Ω	10pF
12V	400kHz	22 μ H	35 μ F	100k Ω	7.15k Ω	10pF
3.3V	2200kHz	1 μ H	50 μ F	100k Ω	31.6k Ω	4.7pF
5V	2200kHz	1.5 μ H	30 μ F	100k Ω	19.1k Ω	4.7pF
12V	2200kHz	3.3 μ H	10 μ F	100k Ω	7.15k Ω	4.7pF

(1) 请注意，表中的所有 COUT 值均为降额后的输出电容值。

表 8-3. LM65660-Q1 在可调输出电压 (内部补偿) 下的典型外部元件

输出电压	频率	L	COUT (1)	R _{FBT}	R _{FBB}	C _{FF}
3.3V	400kHz	4.7 μ H	130 μ F	100k Ω	31.6k Ω	10pF
5V	400kHz	6.8 μ H	90 μ F	100k Ω	19.1k Ω	10pF
12V	400kHz	15 μ H	40 μ F	100k Ω	7.15k Ω	10pF
3.3V	2200kHz	0.82 μ H	60 μ F	100k Ω	31.6k Ω	4.7pF
5V	2200kHz	1.2 μ H	40 μ F	100k Ω	19.1k Ω	4.7pF

表 8-3. LM65660-Q1 在可调输出电压 (内部补偿) 下的
典型外部元件 (续)

输出电压	频率	L	COUT ⁽¹⁾	R _{FBT}	R _{FBB}	C _{FF}
12V	2200kHz	3.3 μ H	17 μ F	100k Ω	7.15k Ω	4.7pF

(1) 请注意, 表中的所有 COUT 值均为降额后的输出电容值。

表 8-4. LM65680-Q1 在可调输出电压 (内部补偿) 下的
典型外部元件

输出电压	频率	L	COUT ⁽¹⁾	R _{FBT}	R _{FBB}	C _{FF}
3.3V	400kHz	3.3 μ H	180 μ F	100k Ω	31.6k Ω	10pF
5V	400kHz	4.7 μ H	120 μ F	100k Ω	19.1k Ω	10pF
12V	400kHz	12 μ H	50 μ F	100k Ω	7.15k Ω	10pF
3.3V	2200kHz	0.68 μ H	80 μ F	100k Ω	31.6k Ω	4.7pF
5V	2200kHz	1 μ H	50 μ F	100k Ω	19.1k Ω	4.7pF
12V	2200kHz	2.2 μ H	20 μ F	100k Ω	7.15k Ω	4.7pF

(1) 请注意, 表中的所有 COUT 值均为降额后的输出电容值。

8.2.1 设计要求

以下示例根据表 8-5 中的规格提供了详细的设计过程。

表 8-5. 详细设计参数

设计参数	值
输入电压范围 (稳态)	8V 至 65V
最小瞬态输入电压 (冷启动)	4.5V
最大瞬态输入电压 (负载突降)	70V
输出电压	5V
输出电流	0A 至 8A
开关频率	400kHz
输出电压调节	$\pm 1\%$
工作电流, 空载	15 μ A
关断电流	1.3 μ A
软启动时间	5.3ms

开关频率由电阻器 R_{RT} 设定为 400kHz。在控制环路性能方面, 目标环路交叉频率为 50kHz 并且相位裕度大于 50°。

表 8-6 中列出了所选的降压稳压器动力总成系统器件, 并且很多器件都可以从多个供应商处获得。此设计采用低 DCR、金属粉末复合电感器和陶瓷输出电容器实现方案。

表 8-6. 应用电路的物料清单

参考位号	数量	规格	制造商	器件型号
C _{IN}	4	电容, 陶瓷, 4.7 μ F, 100V, +/-10%, X7S, 1210, AEC-Q200	Murata	GCM32DC72A475KE02L
			TDK	CGA6M3X7S2A475K200
C _O	2	47 μ F, $\pm 10\%$, 10VDC, X7S, 1210, 压纹 T/R, AEC-Q200	Murata	GCM32EC71A476KE02K
		47 μ F, 10V, X7S, 1210, 陶瓷, AEC-Q200	TDK	CGA6P1X7S1A476M250AC

表 8-6. 应用电路的物料清单 (续)

参考位号	数量	规格	制造商	器件型号
L _O	1	3.3μH, 5.9mΩ, 10.1A, 6.71mm × 6.51mm × 6.1mm, AEC-Q200	Coilcraft	XGL6060-332MEC
		3.3μH, 15.7mΩ, 17.7A, 6.95mm × 6.6mm × 4.3mm, AEC-Q200	Cyntec	VCUW064E-3R3MS5
		3.3μH, 10.8mΩ, 15A, 6.45mm × 6.65mm × 5.8mm, AEC-Q200	Würth Elektronik	74439346033
U ₁	1	LM656x0-Q1 70V 降压转换器, AEC-Q100	德州仪器 (TI)	LM65680RZYRQ1

8.2.2 详细设计过程

以下设计过程适用于图 8-6 和表 8-5。

8.2.2.1 电感器选型

电感值和饱和电流是选择电感器的参数。电感值基于理想的纹波电流峰峰值得出，通常选择为器件最大输出电流额定值的 30% 至 50% 范围。经验表明，对于具有固定输入电压的系统，电感器纹波电流的理想值为最大输出电流额定值的 40%。

在达到电流限制之前，较大的纹波电流值会限制最大输出电流。较小的纹波电流值会降低电流模式控制器的 SNR，并可能导致占空比中的抖动增加。电感和开关频率容差都会影响纹波电流的选择，因此也会影响电感值。当为最大负载远小于器件最大可用负载的应用计算纹波电流时，请使用最大器件电流额定值。电感纹波电流与最大输出电流之比被指定为 K。方程式 25 用于确定电感值：

$$L = \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{V_{IN} \times K \times I_{OUT - rated} \times F_{SW}} \quad (25)$$

方程式 25 中通常使用应用的典型输入电压。但是，如果应用需要非常宽的输入电压范围，则可以使用接近该范围上限的电压。在任何情况下，选择电感器后，必须在最大输入电压下检查纹波电流。过大的纹波电流会限制最大输出电流，如上所述。根据方程式 26 来检查这些问题。

$$I_{OUT - max} \cong I_{HS - LIM} - \frac{1}{2} \times \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{V_{IN} \times L \times F_{SW}} \quad (26)$$

在选择电感器时，电感器的饱和电流需要与高侧开关电流限值 I_{HS-LIM} 一样大。此尺寸可确保即使在输出短路期间电感器也不会饱和。当电感磁芯材料饱和时，电感下降到一个非常低的值，导致电感电流上升非常快。虽然谷值电流限值旨在降低电流耗尽的风险，但饱和电感器会使电流迅速上升到高电平。这种上升可能导致元件损坏。采用铁氧体磁芯材料的电感器具有非常硬的饱和特性，但通常比铁粉磁芯具有更低的磁芯损耗。铁粉磁芯具有软饱和，允许在一定程度上放宽电感器的额定电流。然而，铁粉磁芯在高于约 1MHz 的频率下具有更多的磁芯损耗。在任何情况下，电感器饱和电流不得小于满载时的最大峰值电感器电流。

为了避免次谐波振荡，电感值不得小于方程式 27 中给出的值。此限值适用于开关占空比在任何工作条件下大于或等于 50% 的应用。

$$L_{min} \geq M \times \frac{V_{OUT}}{F_{SW}} \quad (27)$$

其中

- 对于 4A 器件，M = 0.273
- 对于 6A 器件，M = 0.203
- 对于 8A 器件，M = 0.156

最大电感值受到电流模式控制正确执行所需的最小电流纹波的限制。根据经验，在正常情况下，最小电感器波纹电流必须不少于器件最大额定电流的约 10%。

在本例中，假设输入电压为 48V 且 $K = 0.4$ ，则使用 [方程式 25](#) 可得出电感值为 $3.5 \mu\text{H}$ 。使用最接近的标准值 $3.3 \mu\text{H}$ 。或者，可以使用 [表 8-4](#) 为 48V 的典型输入电压选择电感器值。

8.2.2.2 输出电容器

- 假定负载瞬态偏差规格为 7% (对于 5V 输出，为 350mV)，使用 [方程式 28](#) 来估算管理负载关断瞬变 (从满负载到空载) 期间的输出电压过冲所需的输出电容。

$$C_{\text{OUT}} \geq \frac{L_O \times \Delta I_{\text{OUT}}^2}{(V_{\text{OUT}} + \Delta V_{\text{OVERSHOOT}})^2 - V_{\text{OUT}}^2} = \frac{3.3\mu\text{H} \times (8\text{A})^2}{(5\text{V} + 350\text{mV})^2 - 5\text{V}^2} = 58\mu\text{F} \quad (28)$$

- 了解陶瓷电容器的电压系数 (其中有效电容会在施加电压后显著减小) 后，选择两个 $47\mu\text{F}$ 、10V、X7S、1210 陶瓷输出电容器。通常，当使用足够大的电容来满足负载关断瞬态响应要求时，从空载转换到满负载瞬态期间的电压下冲也符合要求。在本例中，选择两个 TDK $47\mu\text{F}$ CGA6P1X7S1A476M250AC 可为 5V 输出提供 $80 \mu\text{F}$ 的有效电容。
- 使用 [方程式 29](#) 来估算标称输入电压条件下的峰峰值输出电压纹波。

$$\Delta V_{\text{OUT}} = \sqrt{\left(\frac{\Delta I_{\text{LO}}}{8 \times F_{\text{SW}} \times C_{\text{OUT}}}\right)^2 + (R_{\text{ESR}} \times \Delta I_{\text{LO}})^2} = \sqrt{\left(\frac{3.2\text{A}}{8 \times 400\text{kHz} \times 80\mu\text{F}}\right)^2 + (1\text{m}\Omega \times 3.2\text{A})^2} = 12.9\text{mV} \quad (29)$$

其中

- ΔI_{LO} 是所需的峰峰值电感器纹波电流。在本例中， $K = 0.4$ 的 8A 负载会产生 3.2A 的电感器纹波电流。
 - R_{ESR} 为输出电容器的有效等效串联电阻 (ESR)。
 - 5V 时总有效 (降额) 陶瓷输出电容为 $80\mu\text{F}$ 。
- 使用 [方程式 30](#) 来计算输出电容器 RMS 纹波电流并确认纹波电流位于电容器纹波电流额定值范围内。

$$I_{\text{CO(RMS)}} = \frac{\Delta I_{\text{LO}}}{\sqrt{12}} = \frac{3.2\text{A}}{\sqrt{12}} = 0.924\text{A} \quad (30)$$

8.2.2.3 前馈电容器 (C_{FF})

计算 C_{FF} 电容的值，以便改善整个系统的相位裕度。增加 C_{FF} 电容器不会改变系统在直流电平或较低频率下的响应。在较高频率下，电容器有助于降低从 V_{OUT} 到 FB 的阻抗。此操作有助于将输出端的快速负载瞬态引起的任何高频变化传递到反馈，并让误差放大器可以对此进行校正。

在频域中，增加 C_{FF} 电容器会产生额外的零点和极点。这个零点是由 C_{FF} 与上反馈电阻器 R_{FBT} 的相互作用引起。此操作有助于将增益增加 20dB/十倍频程，并提供必要的相位提升。[方程式 31](#) 中给出了零点频率：

$$f_Z = \frac{1}{2 \times \pi \times R_{\text{FBT}} \times C_{\text{FF}}} \quad (31)$$

这个极点是由 C_{FF} 与上反馈电阻器 R_{FBT} 和下反馈电阻器 R_{FBB} 并联组合的相互作用引起。极点将增益降低 20dB/十倍频程，并有助于在系统交叉频率之后滚降增益。增益裕度也会增加。[方程式 32](#) 中给出了极点频率：

$$f_P = \frac{1}{2 \times \pi \times (R_{\text{FBT}} \parallel R_{\text{FBB}}) \times C_{\text{FF}}} \quad (32)$$

根据 [方程式 31](#) 和 [方程式 32](#)，如果 C_{FF} 增加，零点会移至较低的频率。极点也会移至较低的频率，并且如果未优化 C_{FF} 的值，则零点和极点的动作几乎会相互抵消。在输出相对较低 (极点和零点频率非常接近) 时，这种情况会加剧。为了让 C_{FF} 电容器实现理想性能，必须优化 C_{FF} 的值。

C_{FF} 电容器优化基于这样一种理念：如果零点频率和极点频率一致，使得不使用 C_{FF} 时的系统交叉频率 ($f_{\text{NO_CFF}}$) 恰好在 C_{FF} 引起的极点频率和零点频率之间，则在交叉频率下可以获得出色的相位提升。 C_{FF} 极点出现在交叉频率之后，并有助于增益滚降，从而获得更好的增益裕度。公式如下所示：

$$f_{\text{NO_CFF}} = \sqrt{f_Z \times f_P} \quad (33)$$

将方程式 32 和方程式 31 代入方程式 33 可得到方程式 34，它现在是 R_{FBT} 、 R_{FBB} 和 f_{NO_CFF} 的函数。

$$C_{FF_OPT} = \frac{\sqrt{R_{FBT} + R_{FBB}}}{2 \times \pi \times f_{NO_CFF} \times R_{FBT} \times \sqrt{R_{FBB}}} \quad (34)$$

其中，

- C_{FF_OPT} = 优化的前馈电容器
- R_{FBT} = 上反馈电阻器
- R_{FBB} = 下反馈电阻器
- f_{NO_CFF} = 不使用 C_{FF} 时的系统交叉频率

8.2.2.4 输入电容器选型

除了提供纹波电流并将开关噪声与其他电路隔离，陶瓷输入电容器还为稳压器提供低阻抗源。稳压器的输入端要求最小陶瓷电容为 $2 \times 4.7\mu F$ 。在封装的每一侧放置一个电容器，并直接连接到器件的 VIN 和 GND 引脚。必须至少为应用所需的最大输入电压设置该电容，该值最好为最大输入电压的两倍。可以增大该值以帮助降低输入电压纹波，并在负载瞬态期间保持输入电压。此外，必须在输入端尽可能靠近稳压器的位置放置一个高频旁路电容为 $2 \times 100nF$ 的陶瓷电容器。在封装的每一侧放置一个电容器，并直接连接到器件的 VIN 和 GND 引脚。此项要求为器件内部的控制电路提供了高频旁路。

在本例中，选择了 $4 \times 4.7\mu F$ 、100V、X7R (或更好) 的陶瓷电容器。100nF 电容器必须也具有 100V 的额定电压，并且具有 X7R 电介质。

通常最好在输入端使用与陶瓷并联的电解电容器。如果使用长引线或布线将输入电源连接到稳压器，或者使用输入 EMI 滤波器，情况尤其如此。该电容器的中等 ESR 有助于抑制由输入端的任何电感引起的输入电源上的任何振铃。使用这个额外的电容器还有助于处理由具有异常高阻抗的输入电源引起的电压骤降。

大多数输入开关电流流经陶瓷输入电容器。该电流的近似均方根值可根据以下公式进行计算，且必须根据制造商的最大额定值进行检查。

$$I_{CIN(RMS)} \cong \frac{I_{OUT}}{2} \quad (35)$$

8.2.2.5 选择开关频率

选择开关频率时需权衡转换效率和整体设计尺寸。较低的开关频率意味着较小的开关损耗，通常会实现更高的系统效率。不过，较高的开关频率允许使用较小的电感器和输出电容器，因此得到的设计更加紧凑。在本应用示例中，选择的频率为 400kHz。在这种情况下，RT 引脚连接到 40.2kΩ 的电阻器。有关更多详细信息，请参阅 [可调开关频率](#) 部分。

8.2.2.6 设置输出电压

LM656x0-Q1 的可调节输出电压版本使用反馈分压器网络来设置输出电压。分压器网络包括顶部和底部反馈电阻，分别表示为 R_{FBT} 和 R_{FBB} 。反馈分压器的电阻是噪声拾取过多和静态电流消耗过大之间的折衷。较小的电阻值会降低噪声灵敏度，但也会影响轻负载效率。 R_{FBT} 的建议值为 100kΩ，最大值为 1MΩ。添加一个与 R_{FBT} 并联的前馈电容器可以优化环路性能。对于 R_{FBT} 的给定值，请使用方程式 36 来查找 R_{FBB} 。

$$R_{FBB} = R_{FBT} \times \frac{0.8}{V_{OUT} - 0.8} \quad (36)$$

请注意，方程式 37 指出 R_{FBB} 和 R_{FBT} 的并联组合必须大于 4kΩ 且小于 100kΩ。之所以需要此限制，是因为稳压器必须在启动序列期间可靠地检测 FB 引脚的状态，以便正确设置输出电压配置 (固定或可调输出电压设置)。

$$100k\Omega \geq R_{FBB} \parallel R_{FBT} \geq 4k\Omega \quad (37)$$

分别选择 78.7kΩ 和 15kΩ 的 R_{FBT} 和 R_{FBB} 值，即可将输出电压设置为 5V 并满足方程式 36 和方程式 37。

如果输出电压为 3.3V 或 5V，则可通过分别将 FB 引脚连接到 GND 或 VCC 来提供固定输出电压选项。有关固定输出或可调输出电压选项的更多详细信息，请参阅[输出电压选择](#)。

8.2.2.7 补偿器件

可按照下文概述的过程来为稳定的控制环路选择补偿元件。

- 假定有效输出电容为 $80\mu\text{F}$ (2 个 $47\mu\text{F}$ TDK CGA6P1X7S1A476M250AC 电容器)，根据指定的 50kHz 环路增益交叉频率 f_c ，可使用[方程式 38](#)来计算 R_{COMP} 。为 R_{COMP} 选择 $8.66\text{k}\Omega$ 的标准值。

$$R_{\text{COMP}} = 2 \times \pi \times f_c \times \frac{V_{\text{OUT}}}{V_{\text{REF}}} \times \frac{C_{\text{OUT}}}{g_{m1} \times C_{m2}} = 2 \times \pi \times 50\text{kHz} \times \frac{5\text{V}}{0.8\text{V}} \times \frac{80\mu\text{F}}{1\text{mS} \times 18.6\text{A/V}} = 8.44\text{k}\Omega \quad (38)$$

- 为了在交叉频率处提供足够的相位提升，同时还允许在负载或线路瞬变期间实现快速稳定时间，请选择 C_{COMP} 来实现在以下两者中较高的一个位置放置零点：(1) 交叉频率的八分之一或 (2) 负载极点。为 C_{COMP} 选择 2.2nF 的标准值。

$$C_{\text{COMP}} = \frac{8}{2 \times \pi \times f_c \times R_{\text{COMP}}} = \frac{8}{2 \times \pi \times 50\text{kHz} \times 8.66\text{k}\Omega} = 2.94\text{nF} \quad (39)$$

这种低电容值还有助于从压降中恢复时避免输出电压过冲 (当输入电压低于输出电压设定点并且 V_{COMP} 达到高电平时)。

备注

设置具有高 R_{COMP} 和低 C_{COMP} 值的快速环路，以便改善从压降操作恢复时的响应。

8.2.2.8 C_{BST}

LM656x0-Q1 需要在 BST 引脚与 SW 引脚之间连接自举电容器。此电容器存储的能量用于为功率 MOSFET 的高侧栅极驱动器以及其他关键控制电路供电。需要一个 100nF 的优质陶瓷电容器，电压至少为 16V。

8.2.2.9 外部 UVLO

在某些情况下，需要一个与器件内部提供的输入 UVLO 电平不同的输入电平。可以使用[图 8-8](#)中所示的电路来满足这种需求。导通电压指定为 V_{ON} ，而关断电压指定为 V_{OFF} 。首先， R_{ENB} 阻值在 $10\text{k}\Omega$ 至 $100\text{k}\Omega$ 的范围内选择，然后使用[方程式 40](#)和[方程式 41](#)计算 R_{ENT} 和 V_{OFF} 。

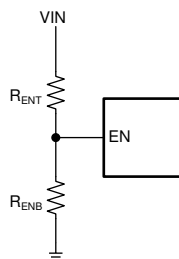


图 8-8. 外部 UVLO 应用的设置

$$R_{\text{ENT}} = R_{\text{ENB}} \times \left(\frac{V_{\text{ON}}}{V_{\text{EN-H}}} - 1 \right) \quad (40)$$

$$V_{\text{OFF}} = V_{\text{EN-L}} \times \left(\frac{V_{\text{ON}}}{V_{\text{EN-H}}} \right) \quad (41)$$

其中

- $V_{\text{ON}} = V_{\text{IN}}$ 导通电压
- $V_{\text{OFF}} = V_{\text{IN}}$ 关断电压

8.2.3 应用曲线

除非另有说明，否则以下条件适用： $V_{IN} = 48V$ ， $T_A = 25^{\circ}C$ 。

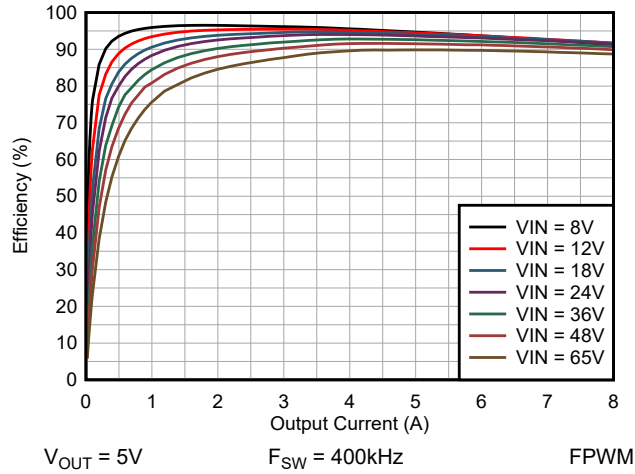


图 8-9. 效率与 I_{OUT} 之间的关系，线性标度

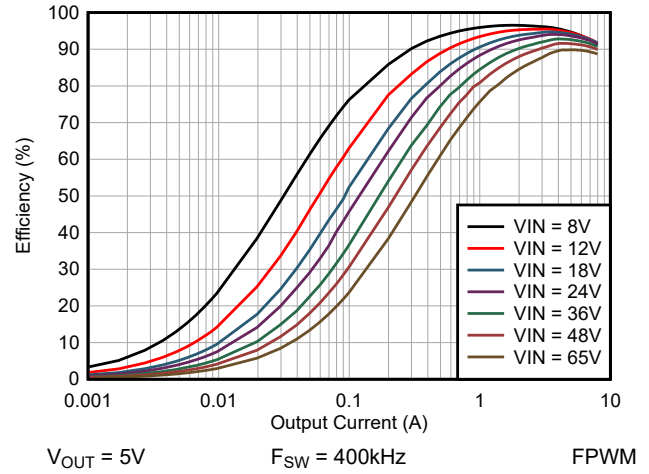


图 8-10. 效率与 I_{OUT} 之间的关系，对数标度

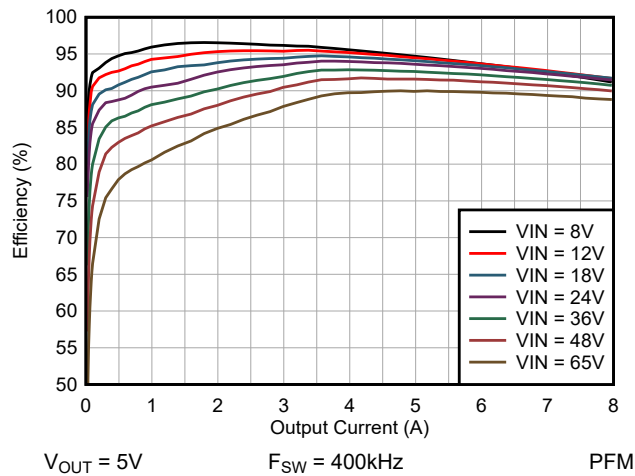


图 8-11. 效率与 I_{OUT} 之间的关系，线性标度

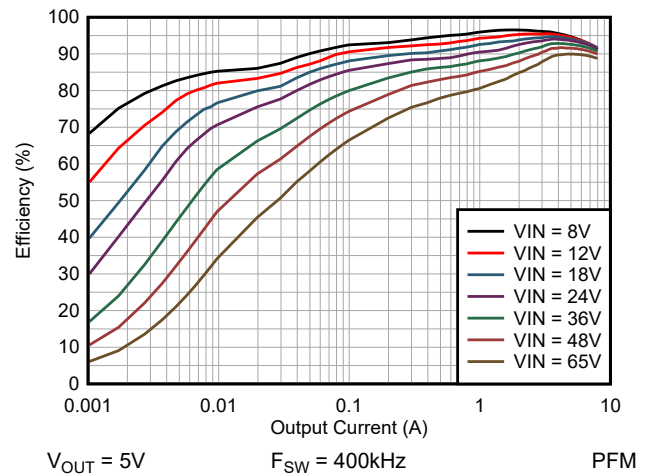


图 8-12. 效率与 I_{OUT} 之间的关系，对数标度

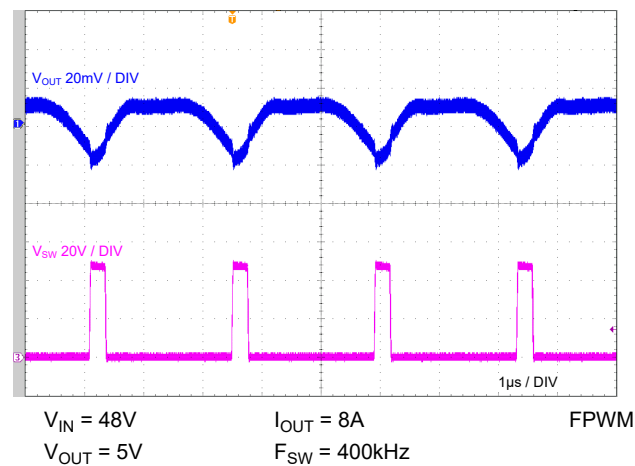


图 8-13. 满负载开关

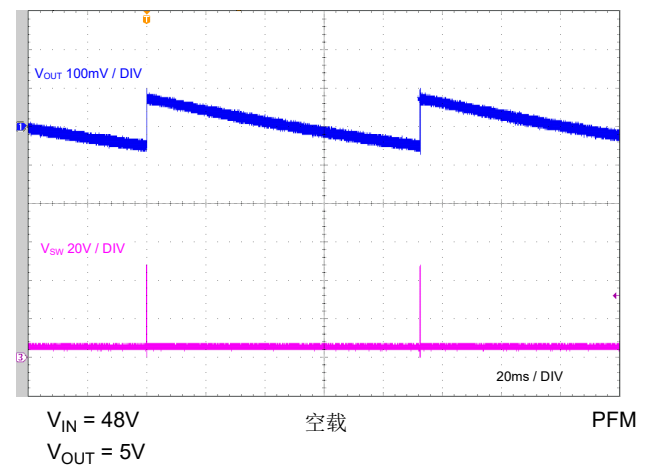
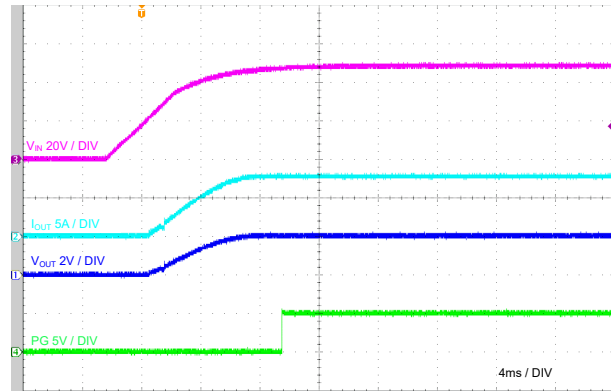
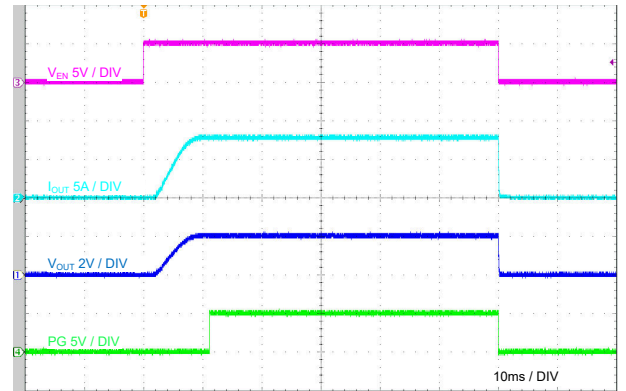


图 8-14. PFM 开关

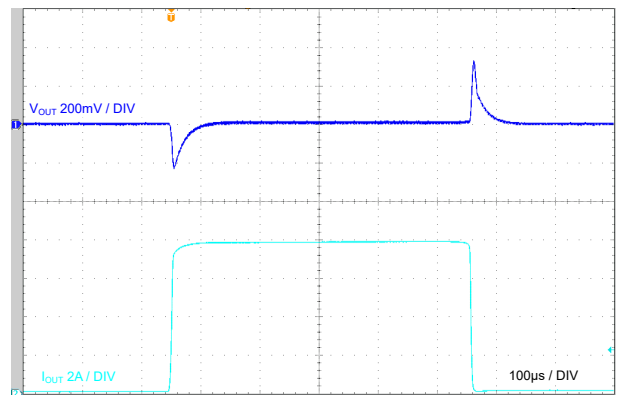


V_{IN} 降压至 48V $I_{OUT} = 8A$ (电阻负载) FPWM
 $V_{OUT} = 5V$ $F_{SW} = 400kHz$

图 8-15. V_{IN} 启动特性

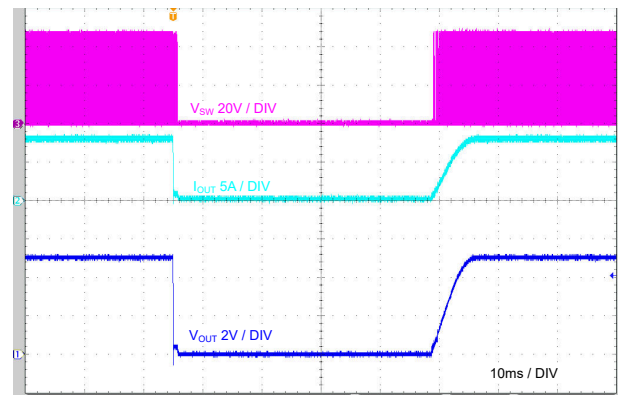
$V_{IN} = 48V$ $I_{OUT} = 8A$ (电阻负载) FPWM
 $V_{OUT} = 5V$ $F_{SW} = 400kHz$

图 8-16. EN 启动和关断特性



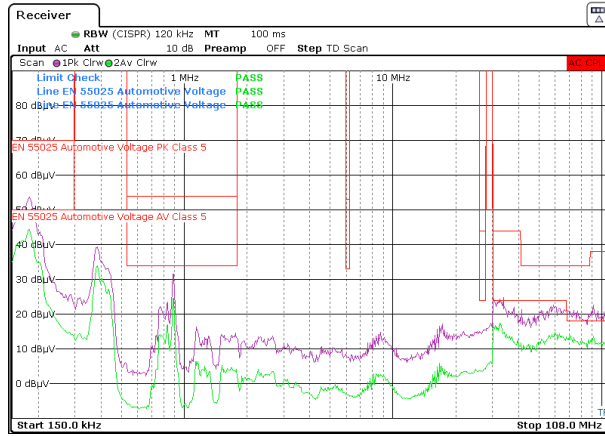
$V_{IN} = 48V$ FPWM
 $V_{OUT} = 5V$

图 8-17. 负载瞬态, 0A 至 8A



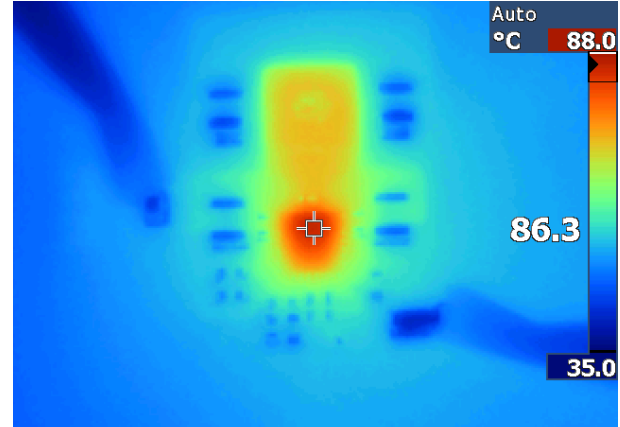
$V_{IN} = 48V$ $I_{OUT} = 8A$ (电阻负载) FPWM
 $V_{OUT} = 5V$ $F_{SW} = 400kHz$

图 8-18. 短路恢复



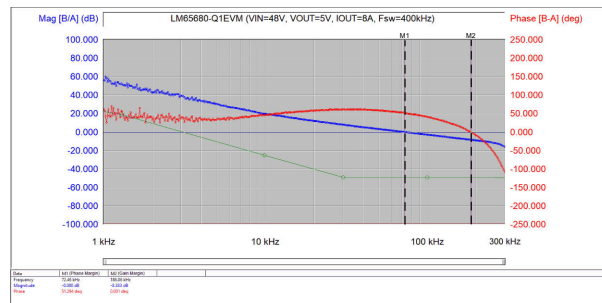
$V_{IN} = 48V$ $F_{SW} = 400kHz$ FPWM
 $V_{OUT} = 5V$ $I_{OUT} = 8A$ (电阻负载) DRSS = 开启

图 8-19. 典型的 CISPR 25 传导 EMI 150kHz 至 108MHz 绿色：平均值检测，紫色 = 峰值检测



$V_{IN} = 48V$ $F_{SW} = 400kHz$ FPWM
 $V_{OUT} = 5V$ $I_{OUT} = 8A$ (电阻负载)

图 8-20. 热性能， $T_{AMB} = 25^{\circ}C$ ，无气流



$V_{IN} = 48V$ $V_{OUT} = 5V$ $I_{OUT} = 8A$ (阻性) $F_c = 72.46kHz$
FPWM
 $L = 3.3 \mu H$
 $F_{SW} = 400kHz$
 $PM = 51.29^{\circ}$

图 8-21. 波特图

8.3 最佳设计实践

- 不要超过 [绝对最大额定值](#)
- 不要超过 [建议运行条件](#)
- 不要超过 [ESD 等级](#)
- 请勿使 EN 输入悬空。
- 不要让输出电压超过输入电压，也不要低于地电平。
- 在将设计投入生产之前，请遵循此数据表中的所有指南和建议。TI 应用工程师随时乐意帮助您对设计和 PCB 布局进行评论，助力项目取得成功。

8.4 电源相关建议

输入电源的特性必须能够向负载稳压器提供所需的输入电流。可以使用以下公式来估算平均输入电流。

$$I_{IN} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} \quad (42)$$

其中

- η 是效率

如果稳压器通过长导线或 PCB 布线连接到输入电源，则需要特别谨慎，以实现良好的性能。输入电缆的寄生电感和电阻可能会对稳压器的运行造成不良影响。寄生电感与低 ESR 陶瓷输入电容器相结合，可以构成一个欠阻尼谐振电路。这可能导致稳压器输入端出现过压瞬态或触发 UVLO。考虑在向输出端施加负载瞬态时，电源电压可能会下降，这取决于线束的寄生电阻和电感以及电源的特性。如果应用的工作电压接近最小输入电压，此下降会导致稳压器暂时关断并复位。解决这些问题的最佳方法是缩短输入电源与稳压器之间的距离。此外，将一个铝输入电容器与陶瓷电容器并联使用。此类电容器的中等 ESR 有助于抑制输入谐振电路并减少任何过冲或下冲。20μF 至 100μF 范围内的值通常足以提供输入抑制，并有助于在大负载瞬变期间保持输入电压稳定。

在某些情况下，稳压器的输入端使用瞬态电压抑制器 (TVS)。一类此器件具有迅速反向特性 (晶闸管类型)。TI 不建议使用具有此类特性的器件。当 TVS 触发时，钳位电压降至非常低的值。如果该电压小于稳压器的输出电压，则输出电容器通过器件向输入端放电。这种不受控制的电流可能会损坏器件。

输入电压不得低于输出电压。在这种情况下 (例如输入短路测试)，输出电容器通过器件的 VIN 和 SW 引脚之间的内部寄生二极管放电。在这种情况下，电流会变得不受控制，从而可能损坏器件。如果认为这种情况很可能发生，则在输入电源和输出之间使用一个肖特基二极管。

8.5 布局

8.5.1 布局指南

任何直流/直流转换器的 PCB 布局对于实现设计的出色性能而言都至关重要。PCB 布局不良可能会破坏原本良好的原理图设计的运行效果。即使转换器正确调节，PCB 布局不良也意味着稳健的设计无法大规模生产。此外，稳压器的 EMI 性能在很大程度上取决于 PCB 布局。在降压转换器中，对 EMI 最关键的 PCB 功能是由输入电容器和电源接地端形成的环路。图 8-22 中显示了此功能。该环路承载大瞬态电流，在布线电感的作用下可能产生大瞬态电压。过高的瞬态电压会破坏转换器的正常运行。由于这种干扰，该环路中的布线必须宽且短，同时使环路面积尽可能小，以降低寄生电感。

- 将一个或多个输入电容器尽可能靠近输入引脚对放置：VIN1 连接到 PGND1，VIN2 连接到 PGND2。将小电容器放置在最靠近的位置。每对引脚都相邻，简化了输入电容器的放置。采用 QFN 封装时，封装任一侧都有两个 VIN/PGND 对。这一对采用对称布局，有助于更大限度地减少开关噪声和 EMI 的产生。使用中间层上的宽 VIN 平面将两个 VIN 对一同连接到输入电源。从电源到每个 VIN 引脚对称布线，以充分利用对称引脚排列的优势。
- 将 VCC 的旁路电容器靠近 VCC 引脚和 PGND2 引脚放置：必须使用短而宽的布线将该电容器连接到 VCC 和 PGND2 引脚。
- 将 BST 电容器放置在尽可能靠近器件的位置，并使用短而宽的布线连接到 BST 和 SW 引脚：

- 将反馈分压器尽可能靠近器件的 **FB** 引脚放置：将 R_{FBB} 、 R_{FBT} 和 C_{FF} （如果使用）在物理上靠近器件放置。通过 R_{FBB} 与 **FB** 和 **PGND** 的连接必须短且靠近器件上的这些引脚。到 V_{OUT} 的连接可能会更长一些。但是，不得将这一条较长的布线布置在任何可能电容耦合到稳压器反馈路径的噪声源（例如 **SW** 节点）附近。
- 使 **PCB** 的第 2 层成为接地平面：该层充当噪声屏蔽层和散热路径。使用第 2 层可减小输入环路中输入循环电流的闭合面积，从而降低电感。
- 为 V_{IN} 、 V_{OUT} 和 **PGND** 提供宽路径：这些路径必须尽可能宽和直，以减少转换器输入或输出路径上的任何压降，从而最大限度地提高效率。
- 提供足够大的 **PCB** 面积，以实现适当的散热：考虑到最大负载电流和环境温度，必须使用足够大的铜面积来确保实现低 $R_{\theta JA}$ 。使用 2 盎司（不少于 1 盎司）的铜制作 **PCB** 顶层和底层。如果 **PCB** 设计使用多个铜层（建议），则散热过孔也可以连接到内层散热接地平面。请注意，该器件的封装通过所有引脚进行散热。除为避免噪声而需要尽可能减小面积之外，所有引脚都可以使用宽布线。
- 保持较小的开关面积：保持 **SW** 引脚与电感器之间的铜区域尽可能短且宽。同时，必须更大程度地减小此节点的总面积，以帮助降低辐射 **EMI**。

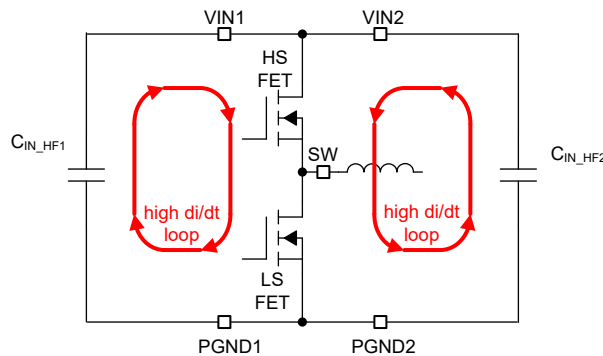


图 8-22. 输入电流环路

8.5.1.1 接地及散热注意事项

如上所述，TI 建议使用一个中间层作为实心接地层。接地层可为敏感电路和布线屏蔽噪声，还可为控制电路提供低噪声基准电位。**PGND** 引脚必须使用旁路电容器旁边的过孔连接到接地平面。**PGND** 引脚直接连接到低侧 MOSFET 的源极，并直接连接到输入和输出电容器的接地端。**PGND** 网在开关频率下会产生噪声，会因负载变化而反弹。**PGND** 布线以及 **VIN** 和 **SW** 布线应限制在接地平面的一侧。接地平面另一侧的噪声要少得多，且必须用于敏感的布线。

TI 建议通过使用靠近 **PGND** 的过孔和 **VIN** 引脚连接到系统接地平面或 V_{IN} 自举来提供足够的器件散热，这两种方法都将散热。尽可能多地使用铜作为顶层和底层的系统接地平面，并避免平面切口和热流瓶颈，以实现最佳散热效果。使用四层电路板，四层的铜厚（从顶层开始）依次为：2oz/1oz/1oz/2oz。具有足够铜厚度和适当布局布线的四层电路板可实现低电流传导阻抗、适当的屏蔽和低热阻。

8.5.2 布局示例

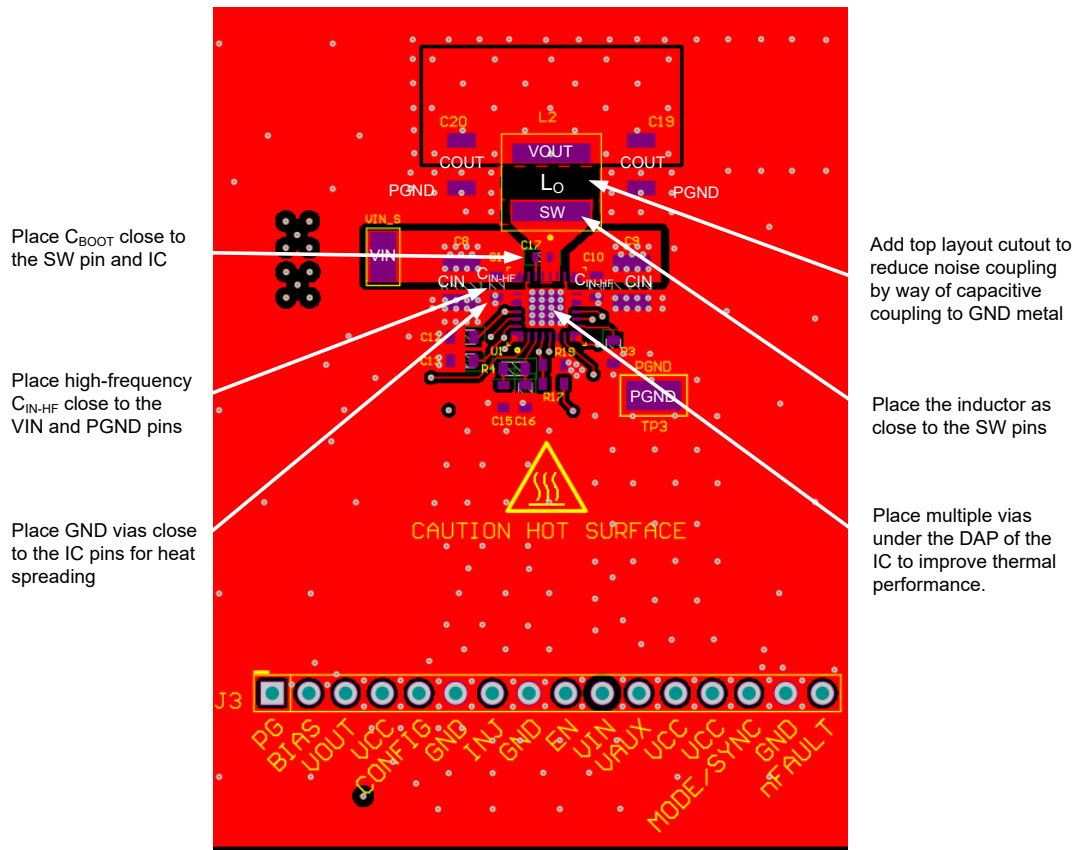


图 8-23. 布局示例

9 器件和文档支持

9.1 开发支持

相关开发支持，请参阅以下文档：

- 有关 TI 的参考设计库，请访问 [TI Designs](#)
- TI Designs :
 - [配备两个 4Gbps 四通道解串器的 ADAS 8 通道传感器融合集线器参考设计](#)
 - [汽车级 EMI 与热性能经优化的同步降压转换器参考设计](#)
 - [采用 LM5141-Q1 的汽车级高电流、宽 \$V_{IN}\$ 同步降压控制器参考设计](#)
 - [工作频率为 2.2MHz 的 25W 汽车启停系统参考设计](#)
 - [适用于汽车仪表组的同步降压转换器参考设计](#)
 - [汽车同步降压 \(3.3V, 12.0A\) 参考设计](#)
 - [汽车同步降压参考设计](#)
 - [适用于数字驾驶舱处理单元的汽车宽输入电压 \(\$V_{IN}\$ \) 前端参考设计](#)
- 技术文章：
 - [直流/直流转换器的高密度 PCB 布局](#)
 - [同步降压转换器解决方案支持提供宽 \$V_{IN}\$ 性能和灵活性](#)
 - [如何使用压摆率进行 EMI 控制](#)

9.2 文档支持

9.2.1 相关文档

请参阅以下相关文档：

- 应用手册：
 - 德州仪器 (TI)，[通过优化的功率级布局免费提高大电流直流/直流稳压器性能](#)
 - 德州仪器 (TI)，[AN-2162：轻松解决直流/直流转换器的传导 EMI 问题](#)
 - 德州仪器 (TI)，[在汽车冷启动期间使用 LM5140-Q1 双路同步降压控制器维持输出电压调节](#)
 - 德州仪器 (TI)，[多相降压设计大全](#)
- 模拟设计期刊：
 - 德州仪器 (TI)，[通过将电感寄生效应降至最低来降低降压转换器 EMI 和电压应力](#)
 - 德州仪器 (TI)，[多相降压转换器的优势](#)
- 白皮书：
 - 德州仪器 (TI)，[电源的传导 EMI 规格概述](#)
 - 德州仪器 (TI)，[电源的辐射 EMI 规格概述](#)
 - 德州仪器 (TI)，[评估适用于成本驱动型严苛应用的宽 \$V_{IN}\$ 、低 EMI 同步降压电路](#)

9.2.1.1 PCB 布局资源

- 应用手册：
 - 德州仪器 (TI)，[通过优化的功率级布局免费提高大电流直流/直流稳压器性能](#)
 - 德州仪器 (TI)，[AN-1149 开关电源布局指南](#)
 - 德州仪器 (TI)，[AN-1229 Simple Switcher PCB 布局指南](#)
 - 德州仪器 (TI)，[使用 LM4360x 与 LM4600x 简化低辐射 EMI 布局](#)
- 研讨会：
 - 德州仪器 (TI)，[构建电源之布局注意事项](#)

9.2.1.2 热设计资源

- 应用手册：
 - 德州仪器 (TI)，[AN-2020 热设计：学会洞察先机，不做事后诸葛](#)
 - [AN-1520 外露焊盘封装实现最佳热阻的电路板布局布线指南](#)

- 德州仪器 (TI), 半导体和 IC 封装热指标
- 德州仪器 (TI), 使用 LM43603 和 LM43602 简化热设计
- 德州仪器 (TI), PowerPAD™ 热增强型封装
- 德州仪器 (TI), PowerPAD 速成
- 德州仪器 (TI), 使用新的热指标

9.3 接收文档更新通知

要接收文档更新通知, 请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册, 即可每周接收产品信息更改摘要。有关更改的详细信息, 请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料, 可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题, 获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范, 并且不一定反映 TI 的观点; 请参阅 TI 的[使用条款](#)。

9.5 商标

HotRod™, PowerPAD™, and TI E2E™ are trademarks of Texas Instruments.

所有商标均为其各自所有者的财产。

9.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序, 可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级, 大至整个器件故障。精密的集成电路可能更容易受到损坏, 这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

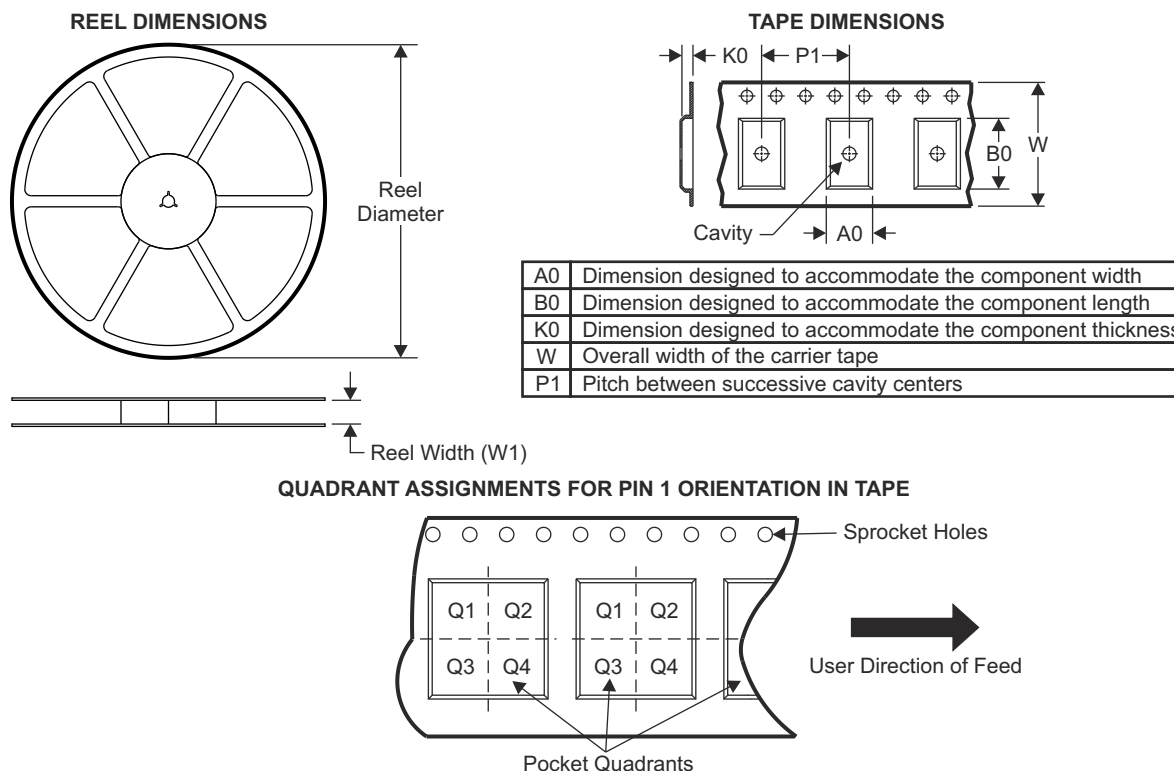
注: 以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
October 2024	*	初始发行版

11 机械、封装和可订购信息

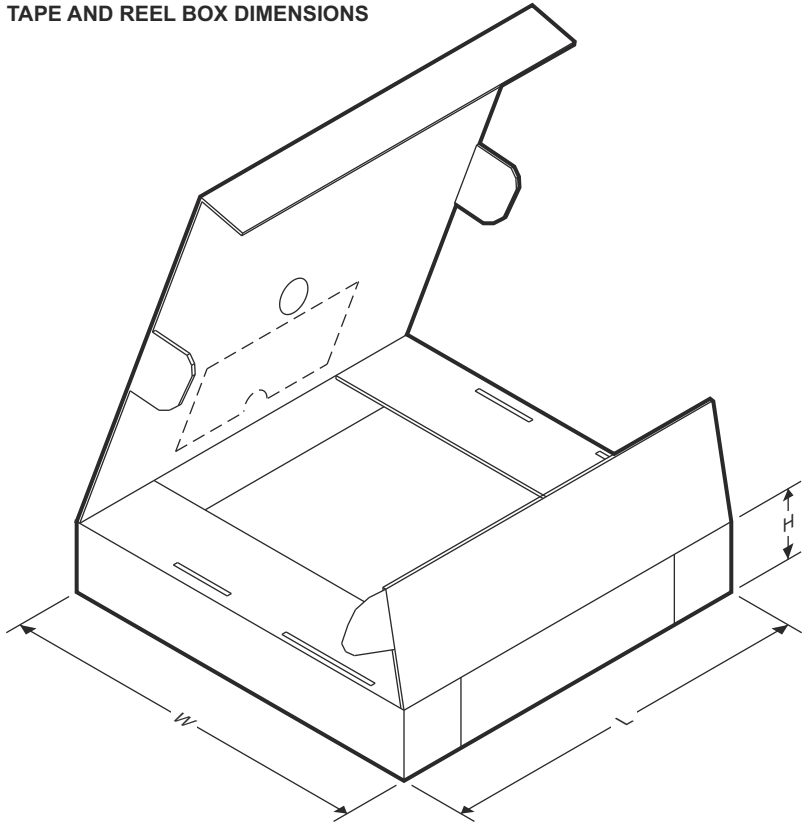
以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

11.1 卷带包装信息



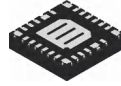
器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
PLM65680RZYRQ1	VQFN-FCRLF	RZY	26	3000	330	12.4	3.79	3.79	0.71	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



器件	封装类型	封装图	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
PLM65680RZYRQ1	VQFN-FCRLF	RZY	26	3000	367	367	35

ADVANCE INFORMATION

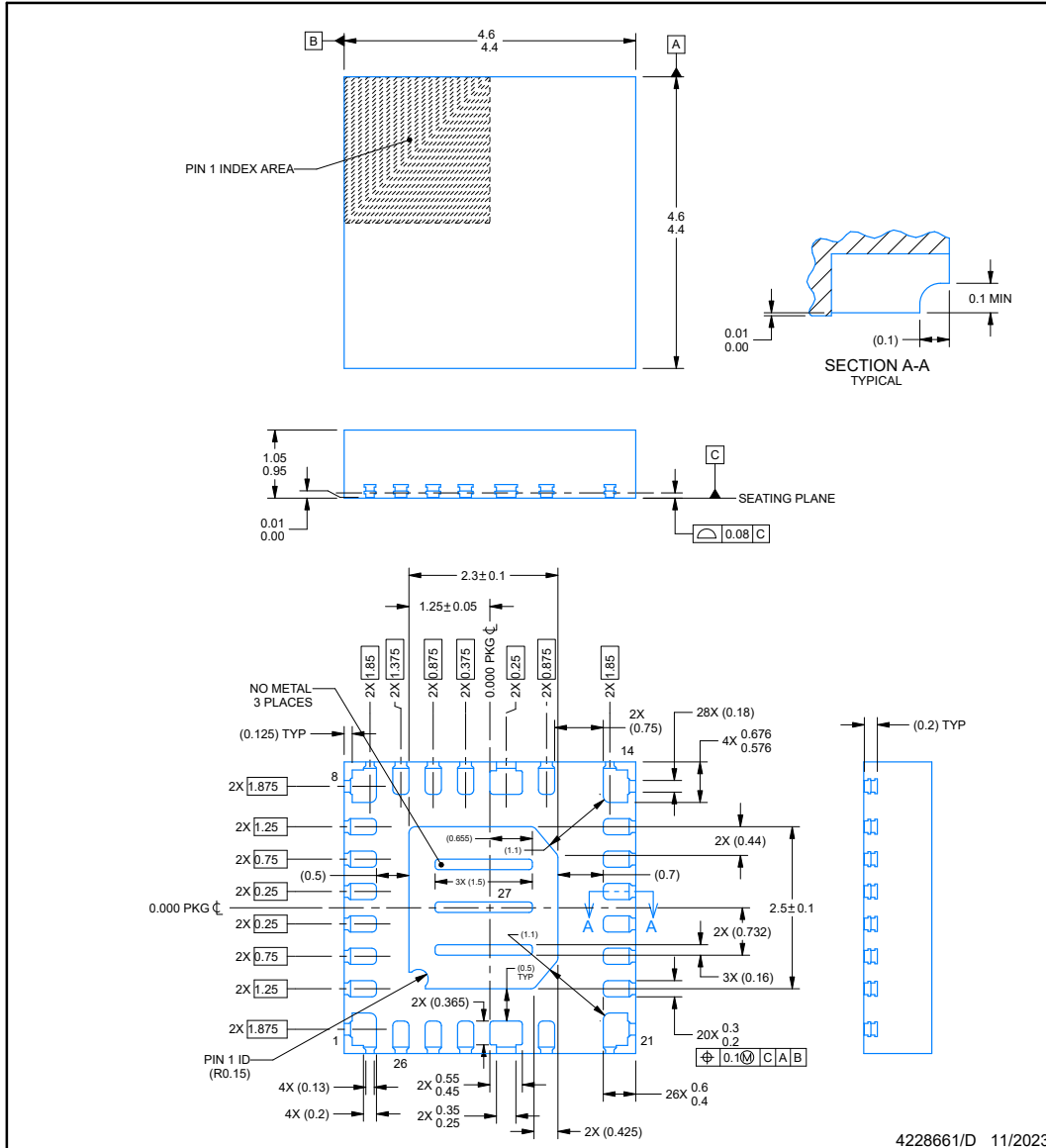


PACKAGE OUTLINE

RZY0026A

VQFN-FCRLF - 1.05 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

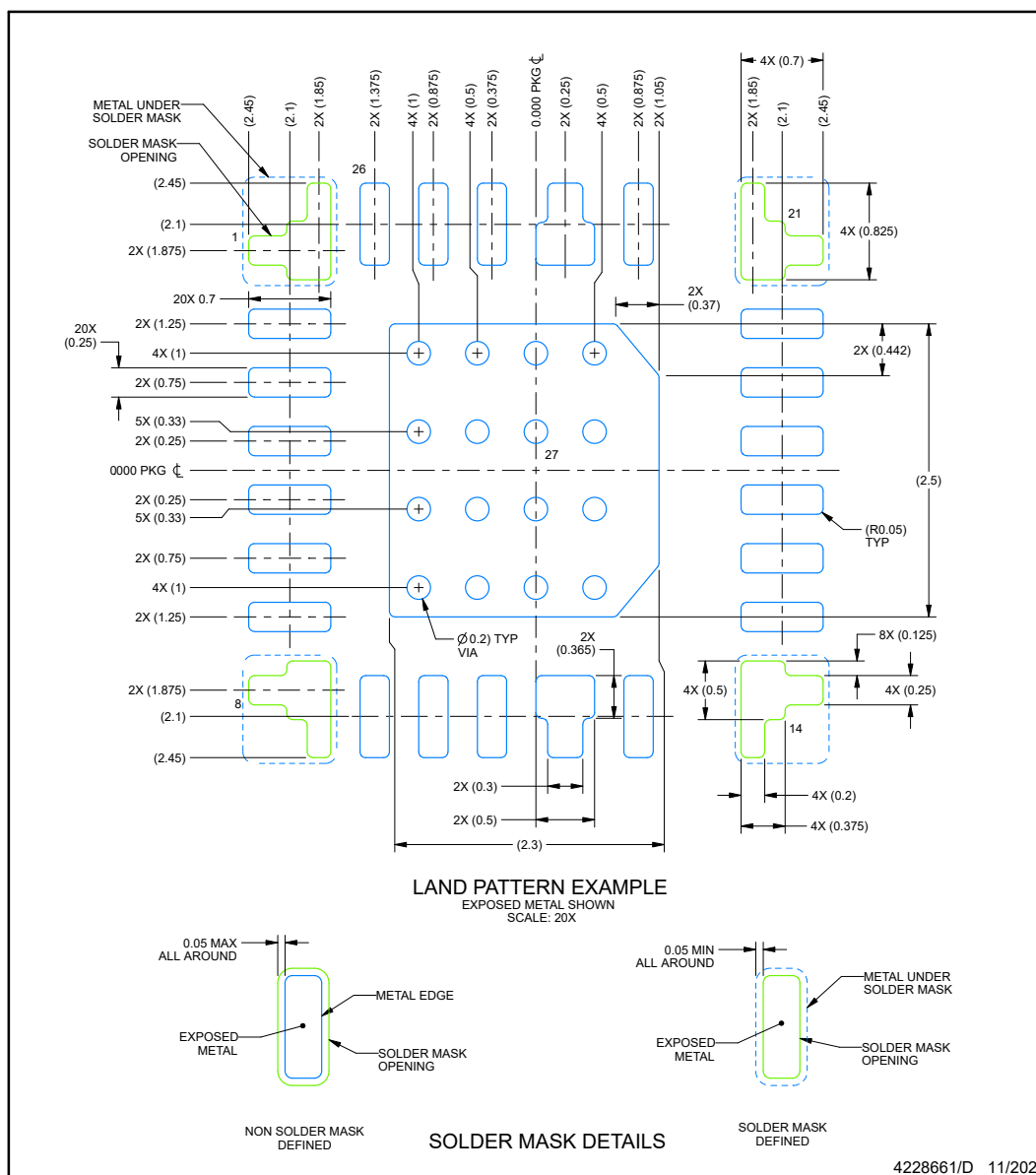
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

RZY0026A

VQFN-FCRLF - 1.05 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

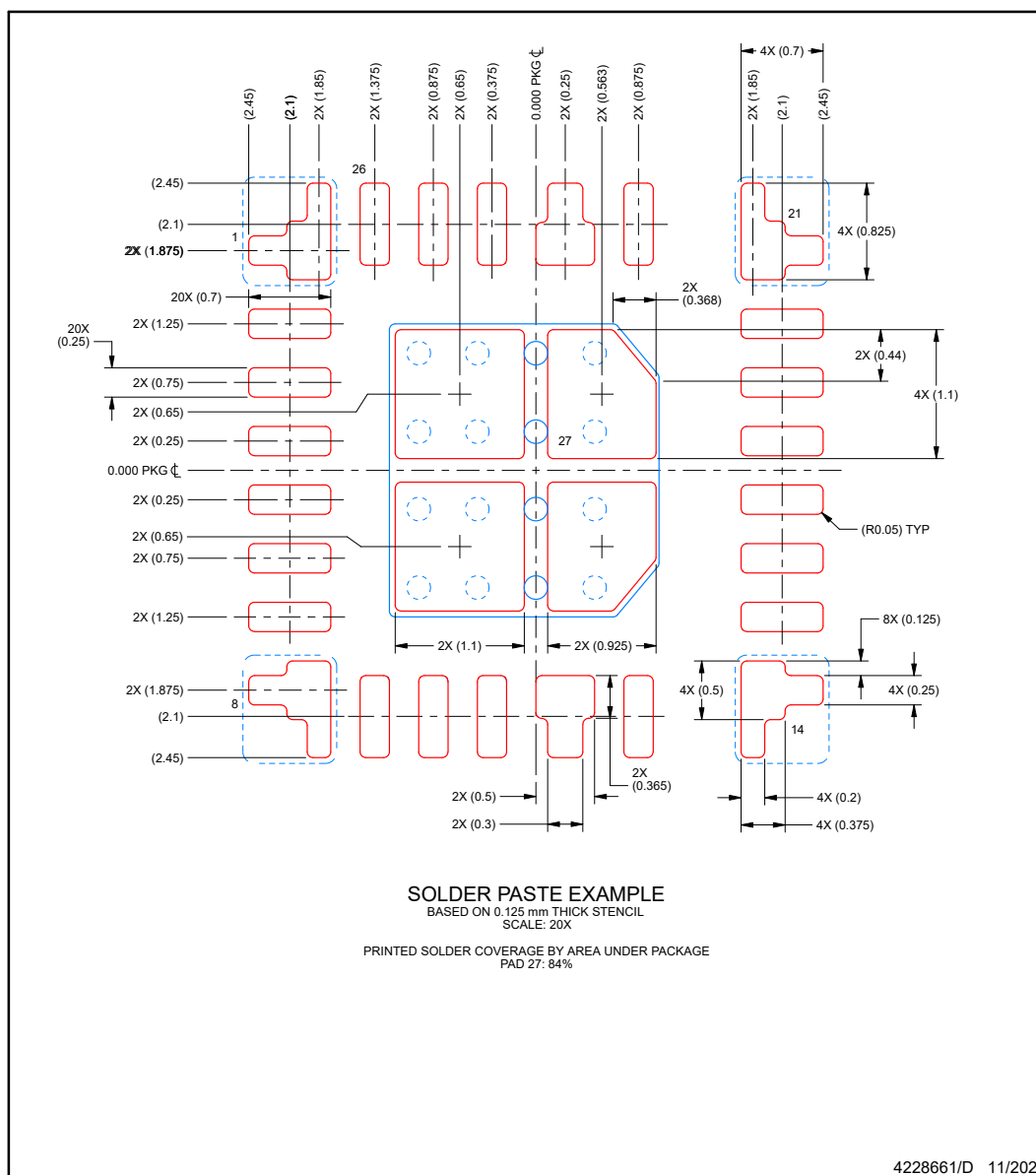
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RZY0026A

VQFN-FCRLF - 1.05 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
PLM65680RZYRQ1	ACTIVE	WQFN-FCRLF	RZY	26	3000	TBD	Call TI	Call TI	-40 to 150		Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSELETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF LM65680-Q1 :

- Catalog : [LM65680](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司